

ADE7854/ADE7858/ADE7868/ADE7878

产品特性

高精度；支持EN 50470-1、EN 50470-3、IEC 62053-21、IEC 62053-22和IEC 62053-23标准

兼容三相三线或三相四线(三角形或星形)及其它三相配置测量各相及整个系统的总(基波和谐波)有功/无功(ADE7878、ADE7868和ADE7858)/视在功率和基波有功/无功功率(仅限ADE7878)

$T_A = 25^\circ\text{C}$ 时，在1000:1的动态范围内有功和无功功率误差小于0.1%

$T_A = 25^\circ\text{C}$ 时，在3000:1的动态范围内有功和无功功率误差小于0.2%

支持电流互感器和微分(di/dt)电流传感器

零线电流输入采用专用ADC通道(仅限ADE7868和ADE7878)

$T_A = 25^\circ\text{C}$ 时，在1000:1的动态范围内电压和电流有效值误差小于0.1%

提供所有三相及零线电流的波形采样数据

总有功/无功功率和基波有功/无功功率，以及视在功率的空载阈值分别独立并可配置

低功耗电池模式通过监控相电流实现防窃电检测(仅限ADE7868和ADE7878)

支持电池电源输入，可在全失压的情况下工作
电流和电压通道的相位角测量误差典型值为0.3°

宽工作电压范围：2.4 V至3.7 V

基准电压源：1.2 V(典型漂移量为+5 ppm/°C)且具有外部过驱功能

3.3 V单电源

40引脚引线框芯片级无铅封装(LFCSP)

工作温度：-40°C至+85°C

灵活的I²C、SPI和HSDC串行接口

应用

电能计量系统

概述

ADE7854/ADE7858/ADE7868/ADE7878均为高精度、三相电能计量IC，采用串行接口，并提供三路灵活的脉冲输出。

ADE78xx器件内置多个二阶Σ-Δ型模数转换器(ADC)、数字积分器、基准电压源电路及所有必需的信号处理电路，实

现总(基波和谐波)有功/无功(ADE7878、ADE7868和ADE7858)/视在功率测量和有效值计算，以及基波有功/无功功率测量(ADE7878)和有效值计算。一个固定功能数字信号处理器(DSP)负责实现这种信号处理。DSP程序存储在内部ROM存储器中。

ADE7854/ADE7858/ADE7868/ADE7878适合测量各种三线、四线的三相配置有功/无功/视在功率，例如星形或三角形等。各相均具有系统校准功能，即有效值偏移失调校正、相位校准和增益校准。CF1、CF2和CF3逻辑输出可提供许多功率信息：总有功/无功/视在功率、电流有效值和基波有功/无功功率。

ADE7854/ADE7858/ADE7868/ADE7878提供波形采样寄存器，允许访问所有ADC输出。这些器件还提供电能质量监测，如瞬时低压或高压检测、瞬时高电流变化、线电压周期测量以及相电压与电流之间的角度等。利用SPI和I²C等两个串行接口可以与ADE78xx通信，同时专用高速接口、高速数据采集(HSDC)端口可以与I²C配合使用，以访问ADC输出和实时功率信息。这些器件还有两个中断请求引脚IRQ0和IRQ1，用来指示一个使能的中断事件已经发生。对于ADE7868/ADE7878，当器件遭遇窃电篡改时，三种专门设计的低功耗模式可确保电能累计的连续性。有关快速参考图，请参阅表1，其中列出了各器件及其功能。ADE78xx提供40引脚LFCSP无铅封装。

表1. 器件比较

产品型号	WATT	VAR	IRMS、VRMS和VA	di/dt	基波WATT和VAR	防窃电检测和低功耗模式
ADE7878	是	是	是	是	是	是
ADE7868	是	是	是	是	否	是
ADE7858	是	是	是	是	否	否
ADE7854	是	否	是	是	否	否

Rev. H

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2010–2014 Analog Devices, Inc. All rights reserved.
Technical Support www.analog.com

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

目录

产品特性	1	电能质量测量	34
应用	1	相位补偿	39
概述	1	参考电路	41
修订历史	3	数字信号处理器	42
功能框图	5	有效值测量	43
技术规格	9	有功功率计算	47
时序特性	12	无功功率计算—仅限ADE7858、 ADE7868和ADE7878	52
绝对最大额定值	15	视在功率计算	57
热阻	15	波形采样模式	60
ESD警告	15	电能频率转换	60
引脚配置和功能描述	16	无负载条件	64
典型性能参数	18	校验和寄存器	65
测试电路	21	中断	66
术语	22	串行接口	68
电源管理	23	快速设置为电表	75
PSM0—正常功耗模式(所有器件)	23	布局指南	75
PSM1—降耗模式(仅限ADE7868和ADE7878)	23	晶振电路	76
PSM2—低功耗模式(仅限ADE7868和ADE7878)	23	ADE7878评估板	76
PSM3—休眠模式(所有器件)	24	芯片版本	76
上电流程	26	硅片异常	77
硬件复位	27	ADE7854/ADE7858/ADE7868/ADE7878功能问题	77
软件复位功能	27	功能问题	77
工作原理	28	第1部分. ADE7854/ADE7858/ADE7868/ADE7878 功能问题	79
模拟输入	28	寄存器列表	80
模数转换	28	外形尺寸	98
电流通道ADC	29	订购指南	98
di/dt电流传感器和数字积分器	31		
电压通道ADC	32		
更换相电压数据路径	33		

修订历史

2014年4月—修订版G至修订版H

更改“上电流程”部分	26
更改“晶振电路”部分	76

2013年10月—修订版F至修订版G

更改产品标题和产品特性部分	1
更改表2	9
删除表6中的结温	15
更改NC和CLKIN引脚描述	16
更换“典型性能参数”部分	18
向“测试电路”部分添加文字	21
更改“术语”部分	22
更改“PSM2—低功耗模式(仅限ADE7868和 ADE7878)”部分，增加图25	24
更改“更换相电压数据路径”部分和图42	33
更改“参考电路”部分；增加图56、图57、图58； 重新排序	41
更改“电流有效值补偿”部分	44
更改“电流平均绝对值计算—仅限ADE7868和 ADE7878”部分和图60	45
更改“电压有效值失调补偿”部分	47
更改“线路周期有功功率累计模式”部分	51
更改“快速设置为电表”部分和图95	75
更改图96和图97；增加“晶振电路”部分	76
更改表33中的地址0xE520描述	84
更改表43中的位11、位12、位13描述	91
更新“外形尺寸”	99

2012年10月—修订版E至修订版F

更改图1	4
更改图2	5
更改图3	6
更改图4	7
更改表2	8
更改图5	11
表6下方增加文字	14
更改图9和表8	15
更改“上电流程”部分	24
更改图31和图32	28
更改图39	30
更改“电压波形增益寄存器”部分	31
更改图41	32
更改“相位补偿”部分	37
更改“数字信号处理器”部分	39
更改公式12	40
更改“电流有效值失调补偿”部分	42
更改“电压通道有效值计算”部分	43
更改“电压有效值失调补偿”部分和图59	44

更改公式20和公式21	45
更改“有功功率计算”部分	46
更改图62和随后的文字；更改公式25	47
更改公式32、公式34和“无功功率增益校准”部分	50
更改“无功电能计算”部分	51
更改图66	52
更改“电能累计模式”部分和图67的标题	53
更改公式40	54
更改“使用VNOM计算视在功率”部分	55
更改“各种累计模式的CF输出”部分	60
更改“CFx数据路径中相功率之和的符号”和公式47	61
更改公式48	62
更改“校验和寄存器”部分和表23	63
更改图81	66
更改图82	67
更改“SPI兼容接口”部分	68
修改“HSDC接口”部分	70
更改图88	71
更改图89，增加“快速设置为电表”部分、 “布局指南”部分和图90；重新排序	72
增加图91和图92	73
更改表30	78
更改表33	79
更改表46	90

2011年4月—修订版D至修订版E

更改表2中的输入时钟频率参数	10
更改“电流有效值失调补偿”部分	42
更改“电压有效值失调补偿”部分	44
更改表30的注释2	77
更改表33中的地址0xE707	80
更改表45	87
更改表46	88
更改表54中位位置7:3的默认值	92

2011年2月—修订版C至修订版D

更改图1	4
更改图2	5
更改图3	6
更改图4	7
更改表2	8
表5中的“SCLK沿”更改为“HSCLK沿”、	13
更改“电流通道HPF”部分	28
更改“di/dt电流传感器和数字积分器”部分	30
更改“数字信号处理器”部分	39
更改图59	44
更改图62	47
更改图65	49
更改图66	52

ADE7854/ADE7858/ADE7868/ADE7878

更改“线路周期无功电能累计模式”部分和图67	53
更改“基于总有功/无功功率的空载检测”部分	61
更改公式50	63
更改“HSDC接口”部分	70
更改图87和图88	71
更改图89	72
更改表30	77
更改表46	88

2010年11月—修订版B至修订版C

更改表1中的信纳比(SINAD)参数	9
更改图18	18
更改图22	19
更改“硅片异常”部分	72
“硅片异常”部分增加表28	73

2010年8月—修订版A至修订版B

更改图1	4
更改图2	5
更改图3	6
更改图4	7
更改表8	16
更改“上电流程”部分	23
更改公式6和公式7	33
更改公式17	43
更改“有功功率失调校准”部分	45
更改图63	46
更改“无功功率失调校准”部分	49
更改图82	65
增加“硅片异常”部分，后续表格重新编号	71

2010年3月-修订版0至修订版A

增加ADE7854、ADE7858和ADE7878	通篇
重新组织布局	通篇
增加表1，重新排序	1
增加图1；重新排序	3
增加图2	4
增加图3	5
更改“技术规格”部分	7
更改图9和表8	14
更改“典型性能参数”部分	16
更改图22	18
更改“电源管理”部分	20
更改“工作原理”部分	25
更改图31和图32	27
更改公式28	47
更改图83	66
更改图86	68
更改“寄存器列表”部分	72
更改“订购指南”	91

2010年2月—修订版0：初始版

功能框图

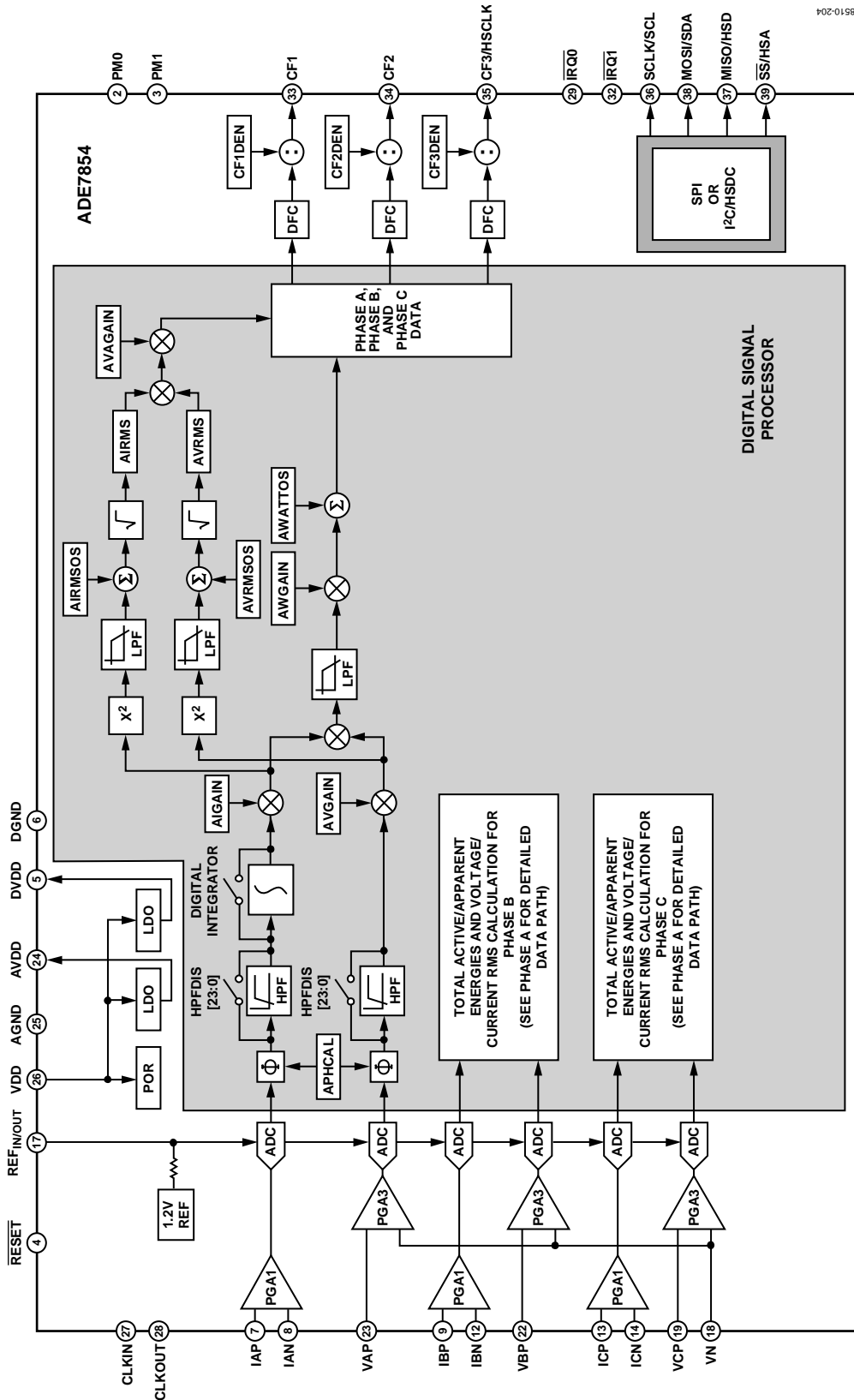


图1. ADE7854功能框图

ADE7854/ADE7858/ADE7868/ADE7878

602-01580

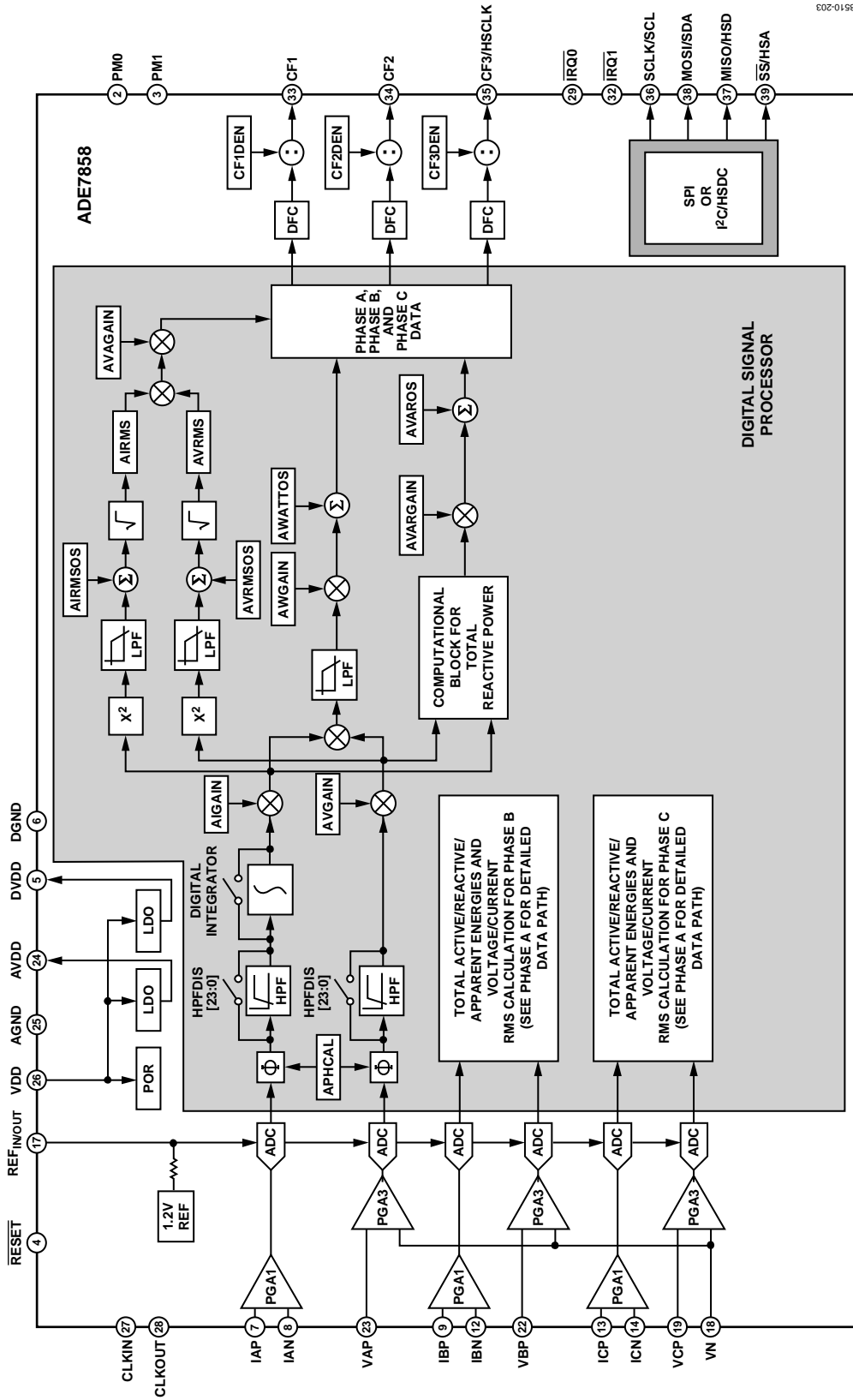


图2. ADE7858功能框图

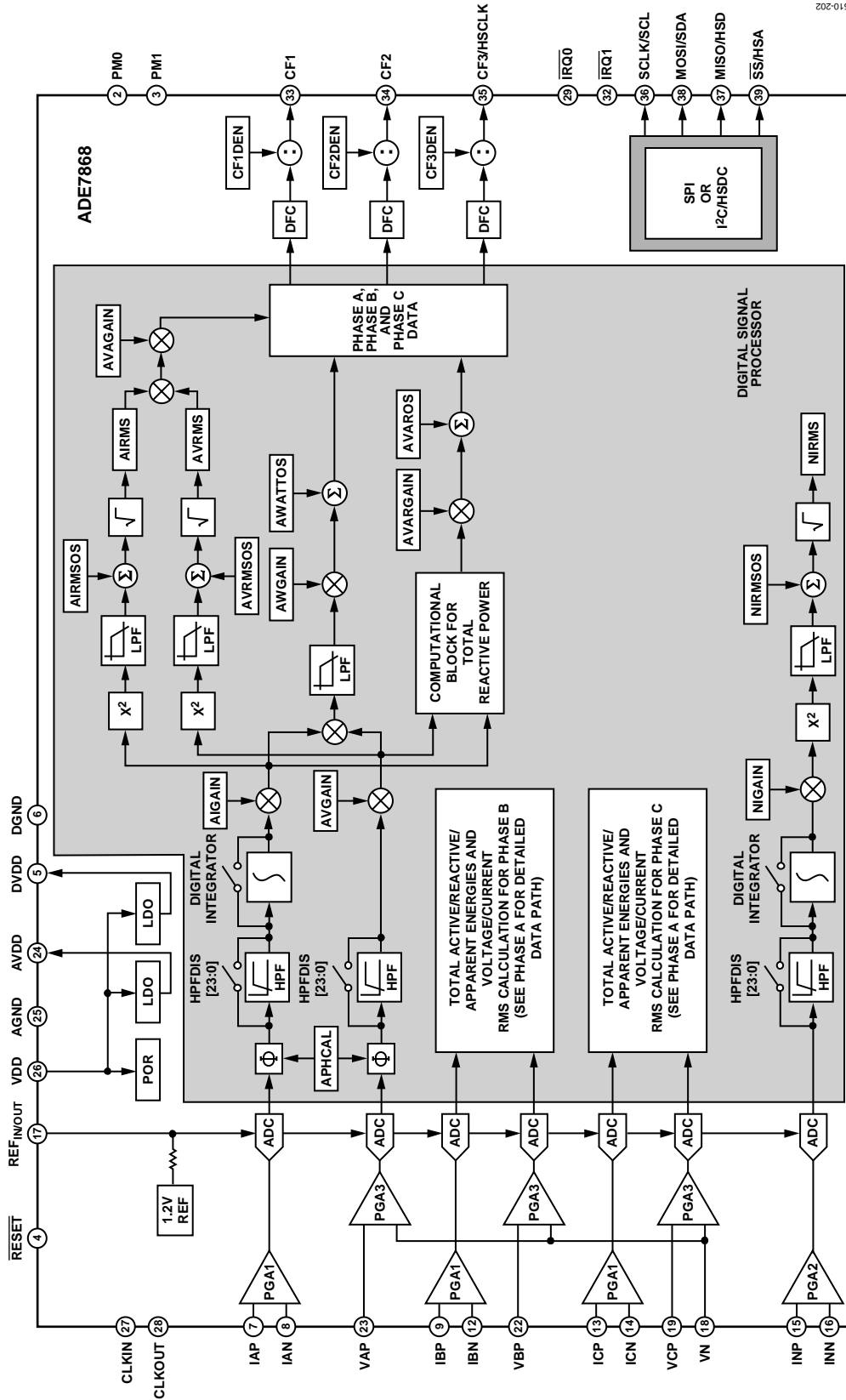


图3. ADE7868功能框图

ADE7854/ADE7858/ADE7868/ADE7878

102-01202

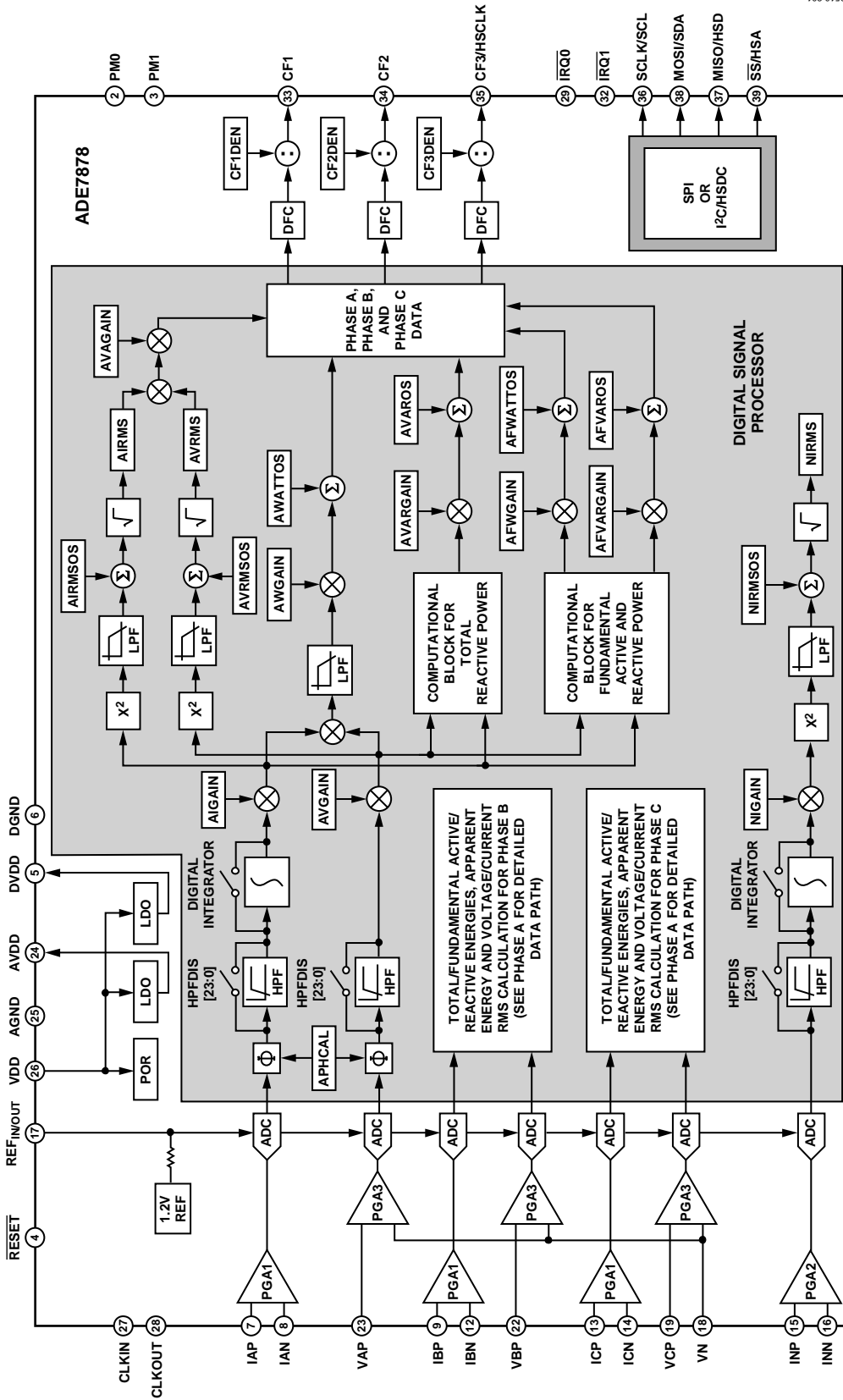


图4. ADE7878功能框图

技术规格

VDD = 3.3 V ± 10%, AGND = DGND = 0 V, 片内基准电压源, CLKIN = 16.384 MHz, T_{MIN}至T_{MAX} = -40°C至+85°C, T_{Typ} = 25°C。

表2.

参数 ^{1,2}	最小值	典型值	最大值	单位	测试条件/注释
精度					
有功功率测量					
有功功率测量误差(每个相位)		0.1		%	在1000:1的动态范围内, PGA = 1、2或4; 积分器关闭
总有功功率		0.2		%	在3000:1的动态范围内, PGA = 1、2或4; 积分器关闭
基波有功功率(仅限ADE7878)		0.1		%	在500:1的动态范围内, PGA = 8或16; 积分器开启
		0.1		%	在1000:1的动态范围内, PGA = 1、2或4; 积分器关闭
		0.2		%	在3000:1的动态范围内, PGA = 1、2或4; 积分器关闭
		0.1		%	在500:1的动态范围内, PGA = 8或16; 积分器开启
交流电源抑制					
输出频率变化		0.01		%	VDD = 3.3 V + 120 mV rms/120 Hz/100 Hz, IPx = VPx = ±100 mV rms
直流电源抑制					
输出频率变化		0.01		%	VDD = 3.3 V ± 330 mV 直流, IPx = VPx = ±100 mV rms
总有功功率测量带宽		2		kHz	
无功功率测量(ADE7858、ADE7868和ADE7878)					
无功功率测量误差(每个相位)		0.1		%	在1000:1的动态范围内, PGA = 1、2或4; 积分器关闭
总无功功率		0.2		%	在3000:1的动态范围内, PGA = 1、2或4; 积分器关闭
基波无功功率(仅限ADE7878)		0.1		%	在500:1的动态范围内, PGA = 8或16; 积分器开启
		0.1		%	在1000:1的动态范围内, PGA = 1、2或4; 积分器关闭
		0.2		%	在3000:1的动态范围内, PGA = 1、2或4; 积分器关闭
		0.1		%	在500:1的动态范围内, PGA = 8或16; 积分器开启
交流电源抑制					
输出频率变化		0.01		%	VDD = 3.3 V + 120 mV rms/120 Hz/100 Hz, IPx = VPx = ±100 mV rms
直流电源抑制					
输出频率变化		0.01		%	VDD = 3.3 V ± 330 mV 直流, IPx = VPx = ±100 mV rms
总无功功率测量带宽		2		kHz	
有效值测量					
电流有效值和电压有效值测量带宽		2		kHz	
电流有效值和电压有效值测量误差(PSM0模式)		0.1		%	在1000:1的动态范围内, PGA = 1

ADE7854/ADE7858/ADE7868/ADE7878

参数 ^{1,2}	最小值	典型值	最大值	单位	测试条件/注释
平均绝对值(MAV)测量 (ADE7868和ADE7878) 电流平均绝对值测量带宽(PSM1模式) 电流平均绝对值测量误差(PSM1模式)		260 0.5		Hz %	在100:1的动态范围内, PGA = 1、2、4或8
模拟输入 最大信号电平			±500	mV峰值	PGA = 1, 以下引脚之间的差分输入: IAP和IAN、IBP和IBN、ICP和ICN; 以下引脚之间的单端输入: VAP和VN、VBP和VN、VCP和VN
输入阻抗(直流) IAP、IAN、IBP、IBN、ICP、ICN、 VAP、VBP和VCP引脚	400			kΩ	
VN引脚	130			kΩ	
ADC失调		-24		mV	PGA = 1, 未校准误差; 参见“术语”部分。
增益误差		±4		%	1.2 V外部基准电压
波形采样 电流和电压通道 信噪比(SNR)		74		dB	采样CLKIN/2048、16.384 MHz/2048 = 8 kSPS 参见“波形采样模式”部分 PGA = 1, 基波频率: 45 Hz至65 Hz, 参见“术语”部分
信纳比(SINAD)		74		dB	PGA = 1, 基波频率: 45 Hz至65 Hz, 参见“术语”部分
-3 dB带宽		2		kHz	
相位时间间隔 测量误差		0.3		度	线路频率 = 45 Hz至65 Hz, HPF开启
CF1、CF2、CF3脉冲输出 最大输出频率 占空比		8 50		kHz %	WTHR = VARTHR = VATHR = PMAX = 33,516,139 如果CF1、CF2或CF3频率大于6.25 Hz, 且CFDEN为偶数并大于1 如果CF1、CF2或CF3频率大于6.25 Hz, 且CFDEN为奇数并大于1
低电平有效脉冲宽度 抖动		80 0.04		ms %	如果CF1、CF2或CF3频率小于6.25 Hz CF1、CF2或CF3频率等于1 Hz, 且标称相电流大于满量程的10%时
基准输入 REF _{IN/OUT} 输入电压范围 输入电容	1.1		1.3 10	V pF	最小值 = 1.2 V - 8%; 最大值 = 1.2 V + 8%
片内基准电压源 PSM0和PSM1模式 温度系数	-50	±5	+50	ppm/°C	T _A = 25°C时, REFIN/OUT引脚上标称值为1.2 V -40°C至+85°C整个温度范围内的漂移计算以25°C为准; 详情参见“参考电路”部分
CLKIN 输入时钟频率	16.22	16.384	16.55	MHz	所有规格CLKIN均为16.384 MHz。详情参见“晶振电路”部分
逻辑输入—MOSI/SDA、SCLK/SCL、SS、 RESET、PM0和PM1 输入高电压VINH 输入低电压VINL 输入电流I _{IN} 输入电容C _{IN}	2.0		0.8 -8.7 3 10	V V μA μA pF	VDD = 3.3 V ± 10% VDD = 3.3 V ± 10% 输入电压 = 0 V, VDD = 3.3 V 输入电压 = VDD = 3.3 V

ADE7854/ADE7858/ADE7868/ADE7878

参数 ^{1,2}	最小值	典型值	最大值	单位	测试条件/注释
逻辑输出—IRQ0、IRQ1、MISO/HSD					VDD = 3.3 V ± 10%
输出高电压V _{OH}	2.4			V	VDD = 3.3 V ± 10%
I _{SOURCE}			800	μA	
输出低电压V _{OL}			0.4	V	VDD = 3.3 V ± 10%
I _{SINK}			2	mA	
CF1、CF2、CF3/HSCLK					
输出高电压V _{OH}	2.4			V	VDD = 3.3 V ± 10%
I _{SOURCE}			500	μA	
输出低电压V _{OL}			0.4	V	VDD = 3.3 V ± 10%
I _{SINK}			2	mA	
电源					额定性能
PSM0模式					
VDD引脚	2.97		3.63	V	最小值 = 3.3 V - 10%；最大值 = 3.3 V + 10%
I _{DD}		24.4	27.2	mA	
PSM1和PSM2模式 (ADE7868和ADE7878)					
VDD引脚	2.4		3.7	V	
I _{DD}					
PSM1模式		6.0		mA	
PSM2模式		0.2		mA	
PSM3模式					
VDD引脚	2.4		3.7	V	
PSM3模式下的I _{DD}		1.7		μA	

¹ 参见“典型性能参数”部分。

² 有关参数定义，请参见“术语”部分。

ADE7854/ADE7858/ADE7868/ADE7878

时序特性

VDD = 3.3 V ± 10%, AGND = DGND = 0 V, 片内基准电压源, CLKIN = 16.384 MHz, T_{MIN} 至 T_{MAX} = -40°C至+85°C。请注意, 仅时序表和图中的相关功能会引用双功能引脚名称; 有关完整的引脚名称和描述, 请参见“引脚配置和功能描述”部分。

表3. I²C兼容接口时序参数

参数	符号	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
SCL时钟频率	f_{SCL}	0	100	0	400	kHz
保持时间(重复)起始条件	$t_{HD;STA}$	4.0		0.6		μs
SCL时钟低电平周期	t_{LOW}	4.7		1.3		μs
SCL时钟高电平周期	t_{HIGH}	4.0		0.6		μs
重复起始条件的建立时间	$t_{SU;STA}$	4.7		0.6		μs
数据保持时间	$t_{HD;DAT}$	0	3.45	0	0.9	μs
数据建立时间	$t_{SU;DAT}$	250		100		ns
SDA和SCL信号的上升时间	t_R		1000	20	300	ns
SDA和SCL信号的下降时间	t_F		300	20	300	ns
停止条件的建立时间	$t_{SU;STO}$	4.0		0.6		μs
停止条件和起始条件之间的总线空闲时间	t_{BUF}	4.7		1.3		μs
尖峰抑制脉冲宽度	t_{SP}	N/A ¹			50	ns

¹ N/A表示不适用。

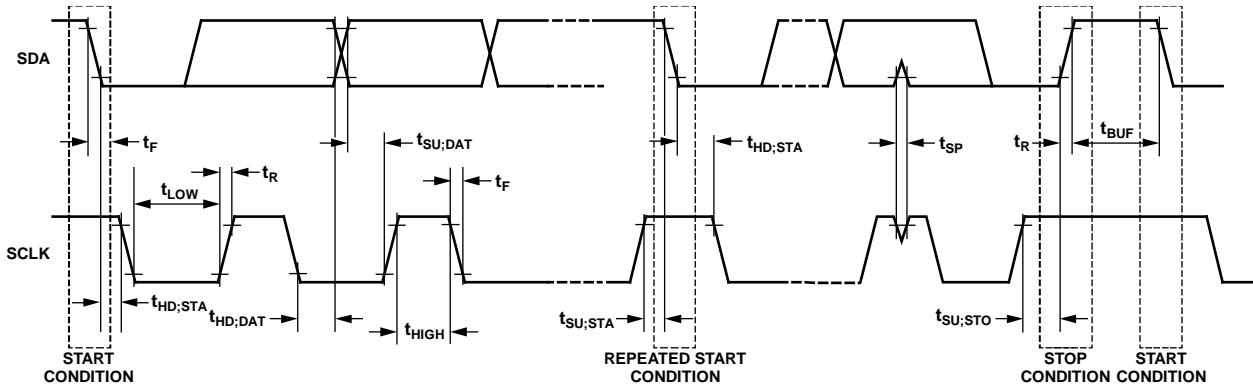


图5. I²C兼容接口时序

表4. SPI接口时序参数

参数	符号	最小值	最大值	单位
SS至SCLK边沿	t_{SS}	50		ns
SCLK周期		0.4	4000 ¹	μ s
SCLK低电平脉冲宽度	t_{SL}	175		ns
SCLK高电平脉冲宽度	t_{SH}	175		ns
SCLK边沿之后数据输出有效时间	t_{DAV}		100	ns
SCLK边沿之前数据输入建立时间	t_{DSU}	100		ns
SCLK边沿之后数据输入保持时间	t_{DHD}	5		ns
数据输出下降时间	t_{DF}		20	ns
数据输出上升时间	t_{DR}		20	ns
SCLK上升时间	t_{SR}		20	ns
SCLK下降时间	t_{SF}		20	ns
SS上升沿之后MISO禁用时间	t_{DIS}		200	ns
在SCLK沿后SS高电平时间	t_{SFS}	0		ns

¹ 通过设计保证。

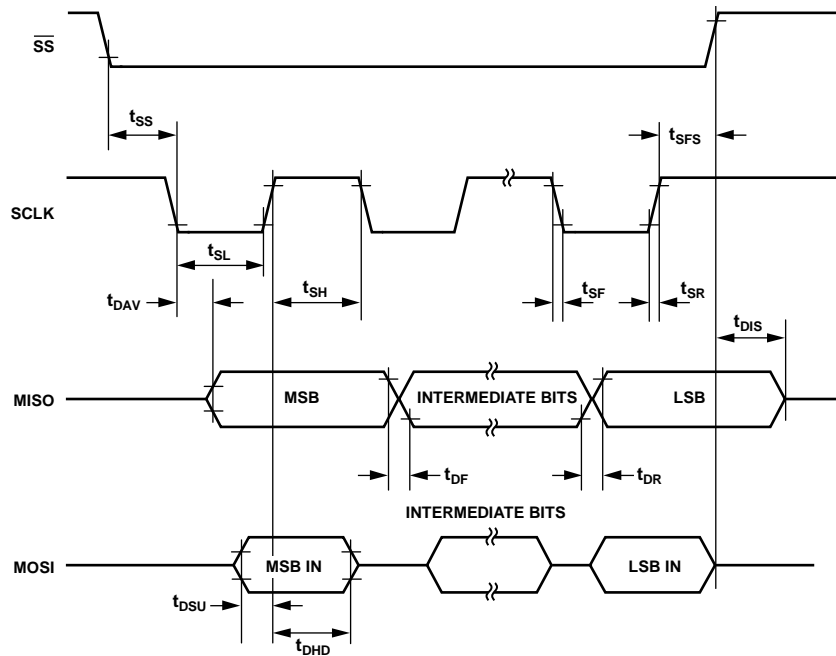


图6. SPI接口时序

08510-003

ADE7854/ADE7858/ADE7868/ADE7878

表5. HSDC接口时序参数

参数	符号	最小值	最大值	单位
HSA至HSCLK边沿	t_{SS}	0		ns
HSCLK周期		125		ns
HSCLK低电平脉宽	t_{SL}	50		ns
HSCLK高电平脉宽	t_{SH}	50		ns
HSCLK边沿之后数据输出有效时间	t_{DAV}		40	ns
数据输出下降时间	t_{DF}		20	ns
数据输出上升时间	t_{DR}		20	ns
HSCLK上升时间	t_{SR}		10	ns
HSCLK下降时间	t_{SF}		10	ns
HSA上升沿之后HSD禁用时间	t_{DIS}	5		ns
HSCLK边沿之后HSA高电平时间	t_{SFS}	0		ns

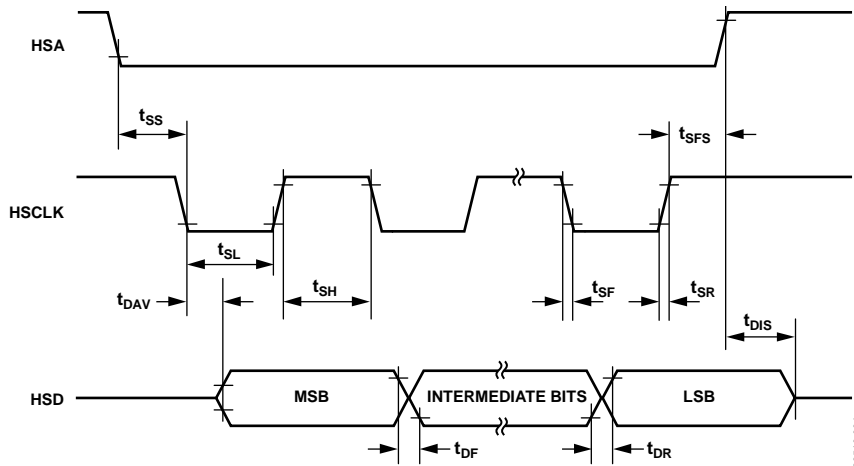


图7. HSDC接口时序

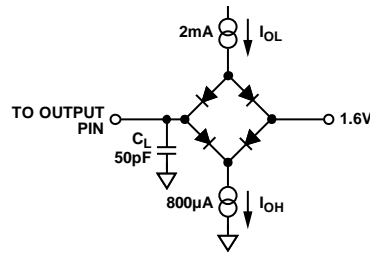


图8. 时序规格的负载电路

绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表6.

参数	额定值
VDD至AGND	-0.3 V至+3.7 V
VDD至DGND	-0.3 V至+3.7 V
模拟输入电压至AGND、IAP、IAN、IBP、IBN、ICP、ICN、VAP、VBP、VCP、VN	-2 V至+2 V
模拟输入电压至INP和INN	-2 V至+2 V
基准输入电压至AGND	-0.3 V至VDD + 0.3 V
数字输入电压至DGND	-0.3 V至VDD + 0.3 V
数字输出电压至DGND	-0.3 V至VDD + 0.3 V
工作温度	
工业范围	-40°C至+85°C
存储温度范围	-65°C至+150°C
引脚温度(焊接, 10秒)	300°C

注意，有关焊接RoHS兼容器件的温度曲线，ADI公司建议回流焊温度曲线应符合JEDEC J-STD 20标准。欲了解最新版本，请访问www.jedec.org。

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

θ_{JA} 额定值等于29.3°C/W； θ_{JC} 额定值等于1.8°C/W。

表7. 热阻

封装类型	θ_{JA}	θ_{JC}	单位
40引脚 LFCSP	29.3	1.8	°C/W

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

ADE7854/ADE7858/ADE7868/ADE7878

引脚配置和功能描述

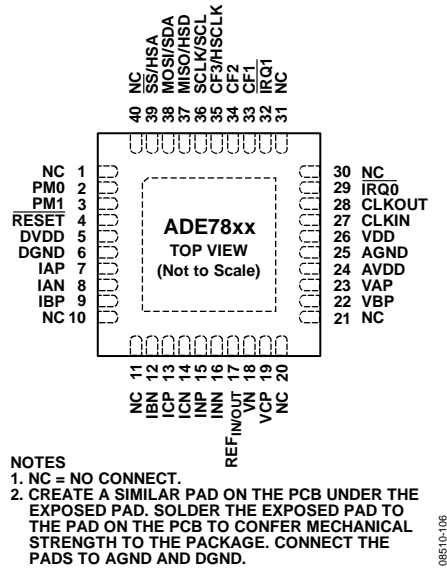


图9. 引脚配置

表8. 引脚功能描述

引脚编号	引脚名称	说明
1, 10, 11, 20, 21, 30, 31, 40	NC	不连接。这些引脚不在内部互连。建议将这些引脚接地。
2	PM0	功耗模式引脚0。此引脚与PM1配合来定义ADE7854/ADE7858/ADE7868/ADE7878的功耗模式，如表9所述。
3	PM1	功耗模式引脚1。此引脚与PM0配合来定义ADE7854/ADE7858/ADE7868/ADE7878的功耗模式，如表9所述。
4	RESET	复位输入，低电平有效。在PSM0模式下，此引脚应至少保持低电平10 μs，以触发硬件复位。
5	DVDD	数字低压差稳压器(LDO)的2.5 V输出。通过将 一个4.7 μF电容和一个220 nF陶瓷电容并联对此引脚去耦。不要将外部有源电路连接至此引脚。
6	DGND	接地基准。此引脚为所有数字电路提供接地基准。
7, 8	IAP, IAN	电流通道A的模拟输入。此通道与电流传感器配合使用，在本文中称为“电流通道A”。这些输入都是全差分电压输入，最大差分电平为±0.5 V。此通道还具有一个内部PGA，与通道B和通道C上的相同。
9, 12	IBP, IBN	电流通道B的模拟输入。此通道与电流传感器配合使用，在本文中称为“电流通道B”。这些输入都是全差分电压输入，最大差分电平为±0.5 V。此通道还具有一个内部PGA，与通道C和通道A上的相同。
13, 14	ICP, ICN	电流通道C的模拟输入。此通道与电流传感器配合使用，在本文中称为“电流通道C”。这些输入都是全差分电压输入，最大差分电平为±0.5 V。此通道还具有一个内部PGA，与通道A和通道B上的相同。
15, 16	INP, INN	零线电流通道N的模拟输入。此通道与电流传感器配合使用，在本文中称为“电流通道N”。这些输入都是全差分电压输入，最大差分电平为±0.5 V。此通道还具有一个不同于通道A、B、C所用的内部PGA。ADE7878和ADE7868上具有零线电流通道。在ADE7858和ADE7854中，将这些引脚连接到AGND。
17	REF _{IN/OUT}	通过该引脚可以使用片内基准电压。片内基准电压的标称值为1.2 V。也可以在此引脚上连接1.2 V ± 8%的外部基准电压源。这两种情况下，都要通过将 一个4.7 μF电容和一个100 nF陶瓷电容并联来对此引脚去耦。复位后，使能片内基准电压源。

ADE7854/ADE7858/ADE7868/ADE7878

引脚编号	引脚名称	说明
18, 19, 22, 23	VN, VCP, VBP, VAP	电压通道的模拟输入。此通道与电压传感器配合使用，在本文中称为“电压通道”。这些输入都是单端电压输入，对于指定操作，最大信号电平为相对于VN的±0.5V。此通道还具有一个内部PGA。
24	AVDD	模拟低压差稳压器(LDO)的2.5 V输出。通过将 一个4.7 μF电容和一个220 nF陶瓷电容并联对此引脚去耦。不要将外部有源电路连接至此引脚。
25	AGND	接地基准。此引脚为所有模拟电路提供接地基准。将此引脚连接到系统中的模拟接地层或最安静的接地基准。为抗混叠滤波器、电流传感器和电压传感器等所有模拟电路使用此安静的基地基准。
26	VDD	电源电压。此引脚提供电源电压。在PSM0(正常功耗模式)下，应将电源电压维持在3.3 V ± 10%，以保证正常工作。在PSM1(降耗模式)、PSM2(低功耗模式)和PSM3(休眠模式)下，当ADE7868/ADE7878采用电池供电时，应将电源电压维持在2.4 V到3.7 V范围内。通过将 一个10 μF电容和一个100 nF陶瓷电容并联将此引脚去耦至AGND。ADE7858和ADE7854上仅支持PSM0和PSM3功耗模式。
27	CLKIN	主时钟。可以通过此逻辑输入提供外部时钟。或者，可以将一个晶体跨接到CLKIN和CLKOUT，来给ADE7854/ADE7858/ADE7868/ADE7878提供时钟源。额定工作性能要求的时钟频率为16.384 MHz。有关选择合适晶体的详细信息，请参见“晶振电路”部分。
28	CLKOUT	可以在此引脚和CLKIN(如本表之前在引脚27中所述)上跨接一个晶振，来给ADE7854/ADE7858/ADE7868/ADE7878提供时钟源。
29, 32	$\overline{\text{IRQ0}}$, $\overline{\text{IRQ1}}$	中断请求输出。这些都是低电平有效逻辑输出。有关可触发中断的事件详情，请参见“中断”部分。
33, 34, 35	CF1, CF2, CF3/HCLK	校准频率(CF)逻辑输出。这些输出可以根据CFMODE寄存器中的CF1SEL[2:0]、CF2SEL[2:0]和CF3SEL[2:0]位来提供功率信息。这些输出可以在正常工作和校准时使用。通过分别写入CF1DEN、CF2DEN和CF3DEN寄存器，可以按比例调整满量程输出频率(参见“功率频率转换”部分)。CF3可以和HSDC端口的串行时钟输出复用。
36	SCLK/SCL	SPI端口的串行时钟输入/I ² C端口的串行时钟输入。所有串行数据传输均与此时钟同步(参见“串行接口”部分)。此引脚具有施密特触发输入，可以与光隔离器输出等具有较慢转换时间的时钟源配合使用。
37	MISO/HSD	SPI端口的数据输出/HSDC端口的数据输出。
38	MOSI/SDA	SPI端口的数据输入/I ² C端口的数据输出。
39	$\overline{\text{SS}}$ /HSA	SPI端口的从机选择/HSDC端口有效。
EP	Exposed Pad	应在裸露焊盘下方的PCB上创建一个相似的焊盘，然后将裸露焊盘焊接到PCB上的焊盘，以将其机械强度赋予封装。将这些焊盘连接到AGND和DGND。

典型性能参数

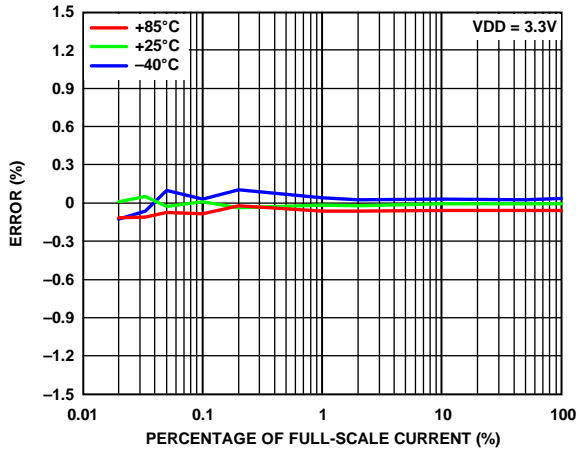


图10. 内部基准电压源和积分器关闭(增益 = +1, 功率因数 = 1)时整个温度范围内的总有功功率误差(以读数百分比形式表示)

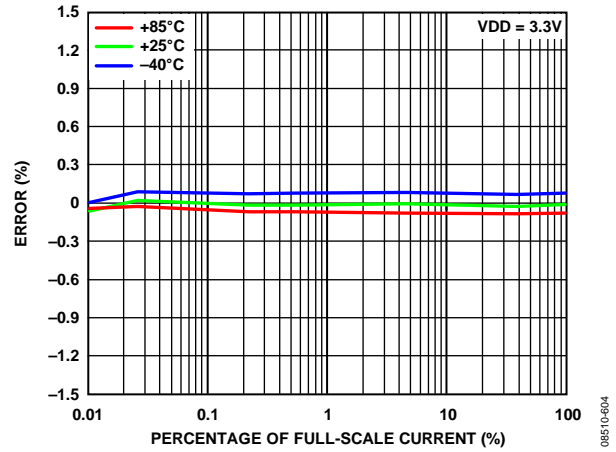


图13. 内部基准电压源和积分器开启(增益 = +16, 功率因数 = 1)时整个温度范围内的总有功功率误差(以读数百分比形式表示)

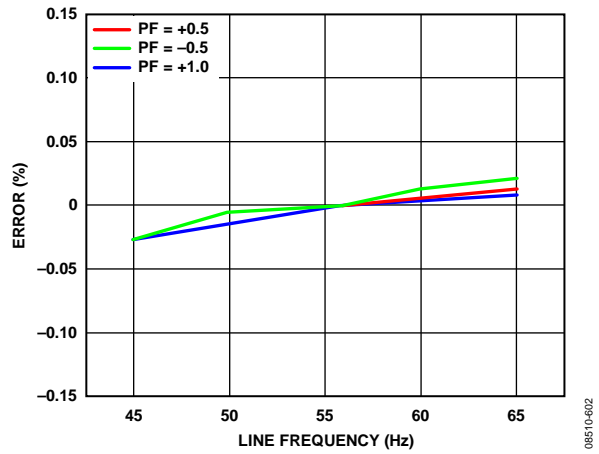


图11. 内部基准电压源和积分器关闭(增益 = +1)时整个频率范围内的总有功功率误差(以读数百分比形式表示)

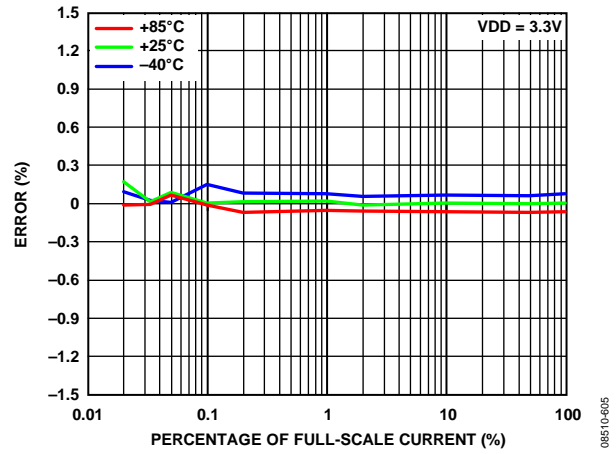


图14. 内部基准电压源和积分器关闭(增益 = +1, 功率因数 = 0)时整个温度范围内的总无功功率误差(以读数百分比形式表示)

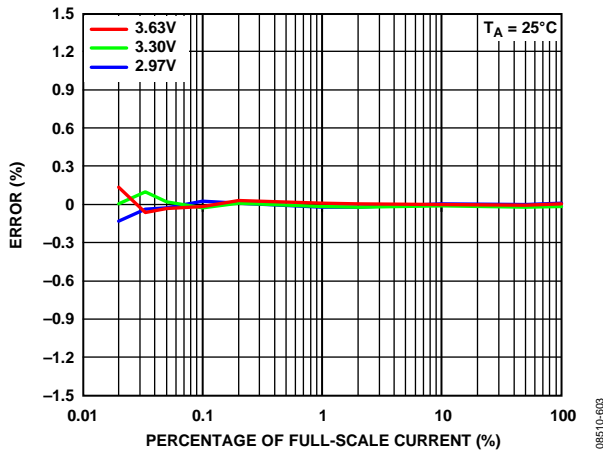


图12. 内部基准电压源和积分器关闭(增益 = +1, 功率因数 = 1)时整个电源电压范围内的总有功功率误差(以读数百分比形式表示)

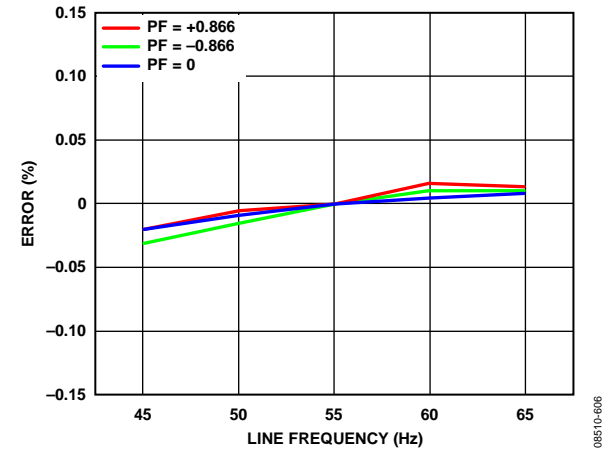


图15. 内部基准电压源和积分器关闭(增益 = +1)时整个频率范围内的总无功功率误差(以读数百分比形式表示)

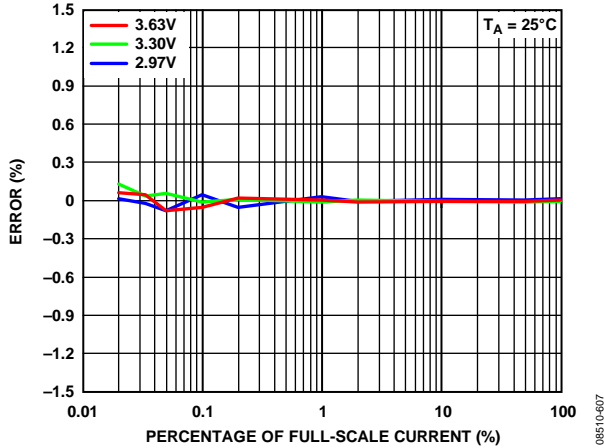


图16. 内部基准电压源和积分器关闭(增益 = +1, 功率因数 = 0)时整个电源电压范围内的总无功功率误差(以读数百分比形式表示)

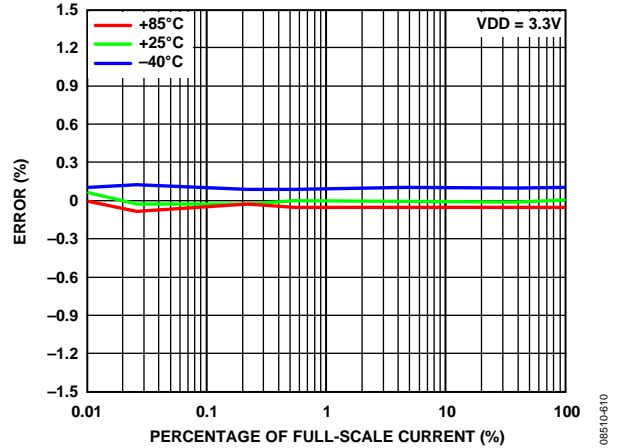


图19. 内部基准电压源和积分器开启(增益 = +16)时整个温度范围内的基波有功功率误差(以读数百分比形式表示)

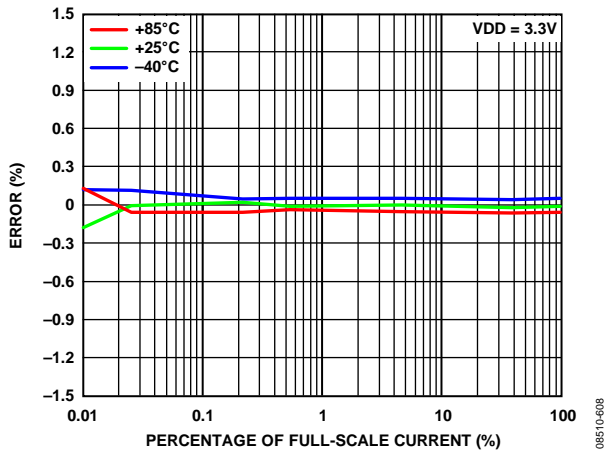


图17. 内部基准电压源和积分器开启(增益 = +16, 功率因数 = 0)时整个温度范围内的总无功功率误差(以读数百分比形式表示)

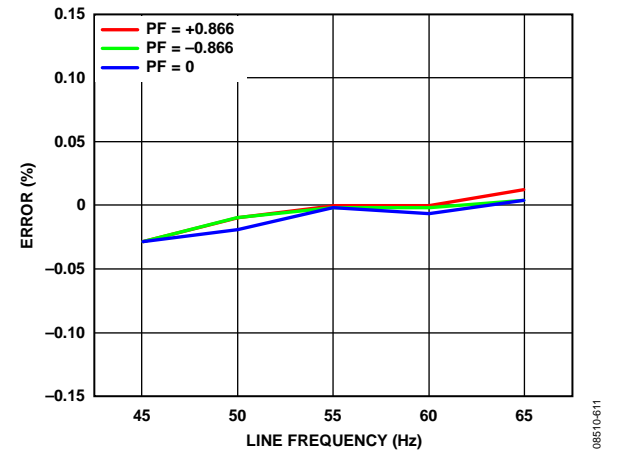


图20. 内部基准电压源和积分器关闭(增益 = +1)时整个频率范围内的基波无功功率误差(以读数百分比形式表示)

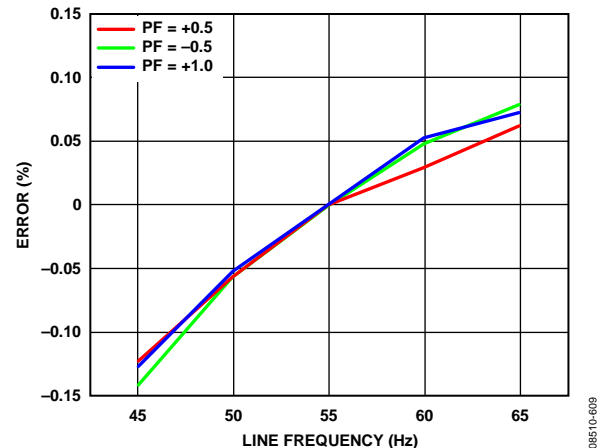


图18. 内部基准电压源和积分器关闭(增益 = +1)时整个频率范围内的基波有功功率误差(以读数百分比形式表示)

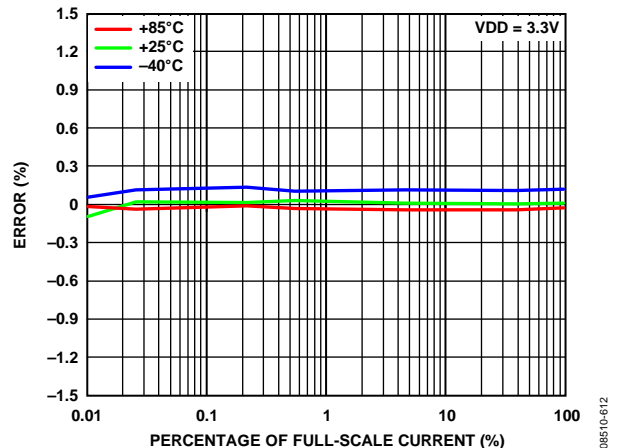


图21. 内部基准电压源和积分器开启(增益 = +16)时整个温度范围内的基波无功功率误差(以读数百分比形式表示)

ADE7854/ADE7858/ADE7868/ADE7878

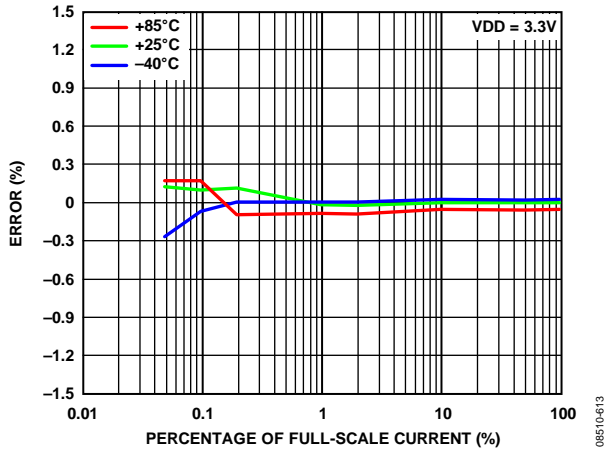


图22. 内部基准电压源和积分器关闭(增益 = +1, 功率因数 = 1)时
整个温度范围内的IRMS误差(以读数百分比形式表示)

测试电路

请注意，在图23中，PM1和PM0引脚内部上拉至3.3 V。通过微控制器以编程方式更改引脚值，可选择工作模式。

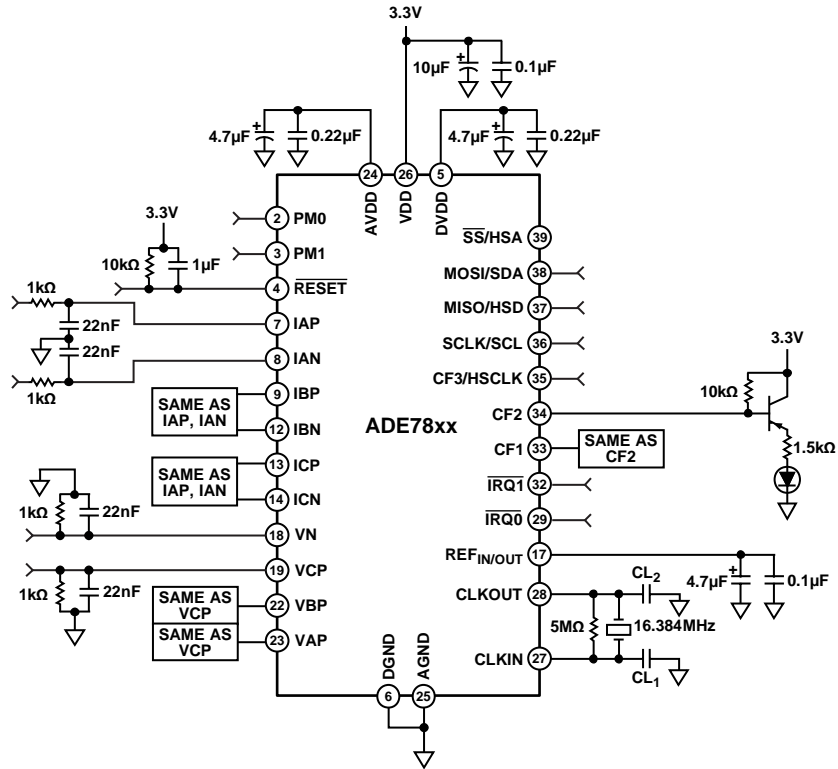


图23. 测试电路

09510-099

术语

测量误差

与ADE7854/ADE7858/ADE7868/ADE7878的电能测量相关的误差，由以下公式定义：

$$\text{测量误差} = \frac{\text{ADE78xx记录的电能} - \text{实际电能}}{\text{实际电能}} \times 100\% \quad (1)$$

电源抑制(PSR)

PSR衡量ADE7854/ADE7858/ADE7868/ADE7878测量误差占读数的百分比与电源变化的关系。对于交流PSR测量，首先是获取标称电源(3.3 V)时的读数。接着会在向电源引入交流信号(120 mV rms，两倍于基波频率)时以相同的输入信号电平获取另一个读数。此交流信号引入的误差以读数百分比形式表示。请参见测量误差定义。

对于直流PSR测量，首先是获取标称电源(3.3 V)时的读数。接着会在电源变化±10%时以相同的输入信号电平获得另一个读数。所引入的误差以读数百分比形式表示。

ADC失调误差

ADC失调误差是指与ADC的模拟输入相关的直流失调。它意味着当模拟输入连接到AGND时，ADC仍然可以看到直流模拟输入信号。失调幅度取决于增益和输入范围选择。不过，HPF会在电流和电压通道中消除该失调，因此功率计算仍然不会受到该失调的影响。

增益误差

ADE7854/ADE7858/ADE7868/ADE7878中ADC的增益误差定义为测得的ADC输出码(减去失调)和理想输出码之间的差值(参见“电流通道ADC”部分和“电压通道ADC”部分)。该偏差表示为理想代码的百分比。

CF抖动

首先连续测量CF1、CF2或CF3引脚上的脉冲周期。接着，通过下式计算四个连续脉冲的最大值、最小值和平均值：

$$\text{最大值} = \max(\text{Period}_0, \text{Period}_1, \text{Period}_2, \text{Period}_3)$$

$$\text{最小值} = \min(\text{Period}_0, \text{Period}_1, \text{Period}_2, \text{Period}_3)$$

$$\text{平均值} = \frac{\text{Period}_0 + \text{Period}_1 + \text{Period}_2 + \text{Period}_3}{4}$$

然后，通过下式计算CF抖动：

$$CF_{\text{JITTER}} = \frac{\text{最大值} - \text{最小值}}{\text{平均值}} \times 100\% \quad (2)$$

信噪比(SNR)

SNR指实际输入信号的均方根值与2 kHz以下除谐波和直流以外所有其它频谱成分的均方根和之比，输入信号仅包含基波成分。频谱成分在2秒窗口内计算。用分贝(dB)表示。

信纳比(SINAD)

SINAD指实际输入信号的均方根值与2 kHz以下(包括谐波但不包括直流)所有其它频谱成分的均方根和之比。输入信号仅包含基波成分。频谱成分在2秒窗口内计算。用分贝(dB)表示。

电源管理

ADE7868/ADE7878支持四种工作模式，具体模式由PM0和PM1引脚的状态决定(参见表9)。ADE7854/ADE7858支持两种工作模式。这两个引脚可以完全控制ADE7854/ADE7858/ADE7868/ADE7878的工作模式，并可以轻松连接到外部微处理器I/O。PM0和PM1引脚都具有内部上拉电阻。有关设置新功耗模式之前和之后的建议操作列表，请参见表11和表12。

表9. 电源模式

电源模式	PM1	PM0
PSM0正常功耗模式	0	1
PSM1降耗模式 ¹	0	0
PSM2低功耗模式 ¹	1	0
PSM3休眠模式	1	1

¹ 适用于ADE7868和ADE7878。

PSM0—正常功耗模式(所有器件)

在PSM0模式下，ADE7854/ADE7858/ADE7868/ADE7878能够执行全部功能。若要让ADE78xx进入此模式，应将PM0引脚设为高电平，并将PM1引脚设为低电平。当ADE78xx从PSM1、PSM2或PSM3模式切换至PSM0模式时，所有控制寄存器均会恢复至默认值，不过阈值寄存器LPOILVL(在PSM2模式中使用)和CONFIG2寄存器会保留当前值。

ADE7854/ADE7858/ADE7868/ADE7878将IRQ1中断引脚触发为低电平并将STATUS1寄存器中的位15(RSTDONE)置1，来表示转换周期结束。转换周期期间，该位为0；当转换结束时，该位变为1。通过向STATUS1寄存器的相应位写入1，该状态位将被清除且IRQ1引脚回到高电平。即使STATUS1寄存器的位15(RSTDONE)置1时IRQ1引脚变为低电平，中断屏蔽寄存器的位15(RSTDONE)并不具备任何功能，因而RSTDONE中断是不可屏蔽的中断。

PSM1—降耗模式(仅限ADE7868和ADE7878)

降耗模式PSM1仅适用于ADE7868和ADE7878。在此模式下，ADE7868/ADE7878测量三相电流的平均绝对值(mav)，并将结果存储在AIMAV、BIMAV和CIMAV 20位寄存器中。在全失压的情况下，并且ADE7868或ADE7878采用外部电池供电时，此模式很有用。此模式下会使能I2C或SPI串行端口；这些串行端口可用于读取AIMAV、BIMAV和CIMAV寄存器。建议不要读取任何其它寄存器，因为此模式下无法保证那些寄存器值的准确性。同理，ADE7868/ADE7878在此模式下也不支持写操作。

总而言之，在此模式下，建议不要访问AIMAV、BIMAV和CIMAV之外的任何其它寄存器。在PSM0模式下，用于测量这些有效值估计值的电路也处于激活状态；因此，可以在PSM0模式或PSM1模式下完成该电路的校准。请注意，ADE7868和ADE7878并未提供任何寄存器来存储或处理校准流程的校正结果。在PSM1模式下，与这些测量相关的增益值是由外部微处理器存储和使用的。(有关xIMAV寄存器的更多详情，请参见“电流平均绝对值计算—仅限ADE7868和ADE7878”部分)。

PSM1中执行的20位平均绝对值测量虽然也可以在PSM0中执行，但是不同于仅可在PSM0中执行且结果存储在24位寄存器xIRMS和xVRMS中的相电流和电压有效值测量。详情参见“电流平均绝对值计算—仅限ADE7868和ADE7878”部分。

在PSM0模式下将ADE7868/ADE7878置入PSM1时，器件会立刻开始计算平均绝对值，而不存在任何延迟。这种情况下，随时都可以访问xIMAV寄存器；但是，如果是在PSM2或PSM3模式下将ADE7868/ADE7878置入PSM1模式，则器件会通过将IRQ1引脚触发为低电平来表示平均绝对值计算开始。只有在这之后才能访问xIMAV寄存器。

PSM2—低功耗模式(仅限ADE7868和ADE7878)

低功耗模式PSM2仅适用于ADE7868和ADE7878。在此模式下，ADE7868/ADE7878在 $0.02 \times (LPLINE[4:0] + 1)$ 秒内将所有相电流和阈值做比较，比较时间与线路频率无关。LPLINE[4:0]是LPOILVL寄存器的位[7:3](参见表10)。

表10. LPOILVL寄存器

位	引脚名称	默认值	说明
[2:0]	LPOIL[2:0]	111	阈值估计相当于满量程乘以LPOIL/8。
[7:3]	LPLINE[4:0]	00000	测量周期为LPLINE[4:0] + 1)/50秒。

ADE7854/ADE7858/ADE7868/ADE7878

阈值从LPOILVL寄存器的位[2:0] (LPOIL[2:0])获得, 即满量程的LPOIL[2:0]/8。每当有相电流超过该阈值时, 计数器即会递增。如果测量周期结束时所有相位计数器仍旧在LPLINE[4:0] + 1以下, 则将 $\overline{\text{IRQ0}}$ 引脚触发为低电平。如果测量周期结束时一个相位计数器大于或等于LPLINE[4:0] + 1, 则将 $\overline{\text{IRQ1}}$ 引脚触发为低电平。图24显示了LPLINE[4:0] = 2且LPOIL[2:0] = 3时ADE7868/ADE7878在PSM2模式下的工作情况。测试周期为三个50 Hz周期(60 ms), A相电流三次超过LPOIL[2:0]阈值。在测试周期结束时, $\overline{\text{IRQ1}}$ 引脚被触发为低电平。

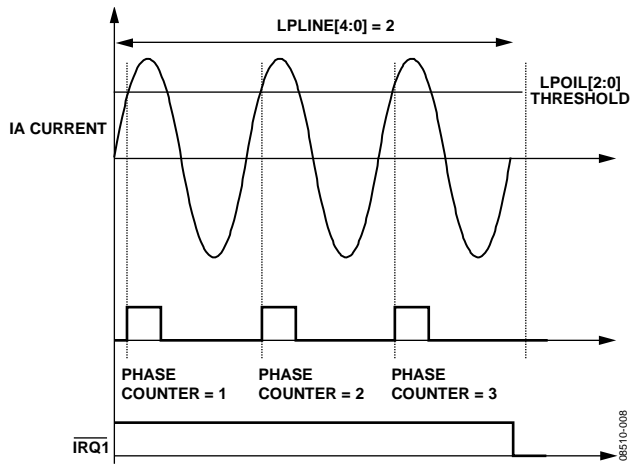


图24. LPLINE[4:0] = 2时PSM2模式触发 $\overline{\text{IRQ1}}$ 引脚

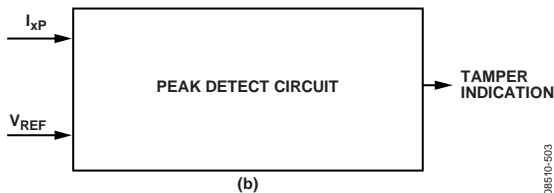
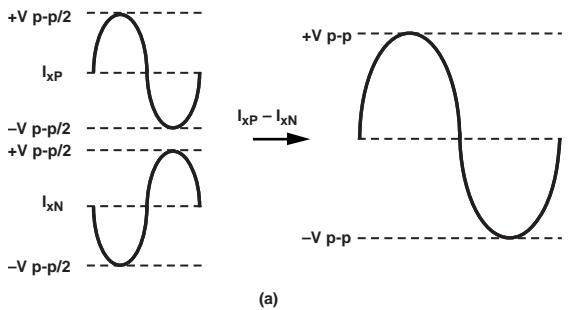


图25. PSM2低功耗模式峰值检测

PSM2电平阈值比较基于峰值检测理论工作。峰值检测电路根据正端电流通道输入 I_{AP} 、 I_{BP} 和 I_{CP} 进行比较(见图25)。若差分输入施加于电流通道, 则图25显示每个电流输入端(I_{xP} 和 I_{xN})的差分反相信号, 以及净差分电流 $I_{xP} - I_{xN}$ 。

此模式下I²C或SPI端口不可用。在没有电压输入且ADE7868/ADE7878采用外部电池供电时, PSM2可以降低监控电流所需的功耗。如果在测量周期结束时 $\overline{\text{IRQ0}}$ 引脚被触发为低电平, 则表示所有相电流均位于阈值以下, 因此没有电流流过系统。

此时, 外部微处理器会将ADE7868/ADE7878置入休眠模式PSM3。如果在测量周期结束时 $\overline{\text{IRQ1}}$ 引脚被触发为低电平, 则表示至少有一个电流输入超过定义的阈值, 而且虽然ADE7868/ADE7878引脚上并没有电压, 但有电流流过系统。这种情况通常称为零线断线, 可以作为判断发生窃电和故障的依据; 此时, 外部微控制器会将ADE7868/ADE7878置入PSM1模式, 测量相电流的平均绝对值并根据这些值和标称电压来求电能。

建议当GAIN寄存器的位[2:0] (PGA1[2:0])为1或2时, 将ADE7868/ADE7878置入PSM2模式。这些位表示电流通道数据路径中的增益。当位PGA1[2:0]为4、8或16时, 建议不要将ADE7868/ADE7878置入PSM2模式。

PSM3—休眠模式(所有器件)

休眠模式适用于所有器件(ADE7854、ADE7858、ADE7868和ADE7878)。在此模式下, ADE78xx会关闭大多数内部电路, 器件功耗达到最低。此模式下, I²C、HSDC和SPI端口不可用并且 $\overline{\text{RESET}}$ 、SCLK/SCL、MOSI/SDA和 $\overline{\text{SS}}$ /HSA引脚应当设为高电平。

表11. 功耗模式及相关特性

表11. 功耗模式及相关特性	所有寄存器 ¹	LPOILVL, CONFIG2	I ² C/SPI	功能
PSM0				
硬件复位后的状态	设为默认值	设为默认值	使能I ² C	所有电路均处于活动状态，且DSP处于空闲模式。 所有电路均处于活动状态，且DSP处于空闲模式。
软件复位后的状态	设为默认值	不变化	如果之前执行了锁定程序，则活跃串行端口保持不变	
PSM1—仅限ADE7878和ADE7868	不可用	PSM0期间设定的值保持不变	使能	计算电流平均绝对值并将结果存储在AIMAV、BIMAV和CIMAV寄存器中。I ² C或SPI串行端口使能，但功能受限。
PSM2—仅限ADE7878和ADE7868	不可用	PSM0期间设定的值保持不变	禁用	将相电流和LPOILVL中设置的阈值做比较。相应地触发IRQ0或IRQ1引脚。串行端口不可用。
PSM3	不可用	PSM0期间设定的值保持不变	禁用	内部电路关断，且串行端口不可用。

¹ 除LPOILVL和CONFIG2寄存器之外的所有寄存器的设置。

表12. 更换功耗模式时的建议操作

初始功耗模式	设定下一功耗模式之前的建议操作	下一功耗模式			
		PSM0	PSM1	PSM2	PSM3
PSM0	通过将RUN寄存器设为0x0000来停止DSP。 通过将CONFIG寄存器中的位6 (HSDEN)清0来禁用HSDC。 通过设定MASK0 = 0x0且MASK1 = 0x0来屏蔽中断。 擦除STATUS0和STATUS1寄存器中的中断状态标志。		立刻开始计算电流平均绝对值(mav)。 可以立刻访问xIMAV寄存器。	等到IRQ0或IRQ1引脚被相应触发为止。	无需任何操作。
PSM1—仅限ADE7878和ADE7868	无需任何操作。	等到IRQ1引脚被触发为低电平为止。 轮询STATUS1寄存器，直到位15 (RSTDONE)置1为止。		等到IRQ0或IRQ1引脚被相应触发为止。	无需任何操作。
PSM2—仅限ADE7878和ADE7868	无需任何操作。	等到IRQ1引脚被触发为低电平为止。 轮询STATUS1寄存器，直到位15 (RSTDONE)置1为止。	等到IRQ1引脚被触发为低电平为止。 此时开始计算电流平均绝对值。 此后可访问xIMAV寄存器。		无需任何操作。
PSM3	无需任何操作。	等到IRQ1引脚被触发为低电平为止。 轮询STATUS1寄存器，直到位15 (RSTDONE)置1为止。	等到IRQ1引脚被触发为低电平为止。 电流mav电路此时开始计算。 此后可访问xIMAV寄存器。	等到IRQ0或IRQ1引脚被相应触发为止。	

ADE7854/ADE7858/ADE7868/ADE7878

上电流程

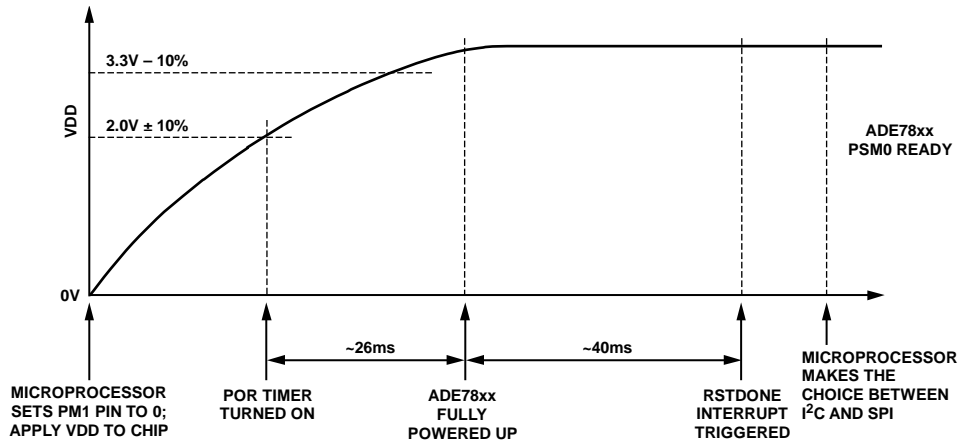


图26. 上电流程

ADE7854/ADE7858/ADE7868/ADE7878内置一个片内电源监测器，可以监测电源(VDD)。上电时，在VDD达到 $2\text{V} \pm 10\%$ 之前，器件一直处于非活动状态。当VDD超过此阈值时，电源监控器会继续使芯片保持在此种非活动状态长达26 ms，从而让VDD达到建议的最小电源电压，即 $3.3\text{V} - 10\%$ 。

PM0和PM1引脚都具有内部上拉电阻，但有必要在芯片上电前，通过微控制器或通过PM1引脚外部接地的方式，将PM1引脚设为逻辑0。由于内部上拉电阻，PM0引脚处于拉高状态，因此该引脚可以保持开路。这样可以确保ADE7854/ADE7858/ADE7868/ADE7878始终以PSM0(正常)模式上电。从芯片完全上电到所有功能全部使能所需时间约为40 ms(见图26)。在整个上电过程中，必须确保RESET引脚为高电平。

如果只需使用PSM0模式，则可以将PM1引脚外部接地。当ADE7854/ADE7858/ADE7868/ADE7878进入PSM0模式时，活跃串行端口是I²C端口。如需使用SPI端口，可切换SS/HAS引脚三次，将其从高电平切换为低电平。

如果需要将I²C锁定为活跃串行端口，可将CONFIG2寄存器的位1(I2C_LOCK)设为1；之后，器件忽略SS/HAS引脚的杂散切换，因而也就无法切换为使用SPI端口。

如果SPI为活跃串行端口，只要对CONFIG2寄存器执行任意写操作即可锁定该端口，之后将无法切换为使用I²C端口。如需使用I²C端口，则必须关断ADE7854/ADE7858/ADE7868/ADE7878，或者必须将RESET引脚设为低电平以使器件复位。串行端口锁定后，当器件从PSMx功耗模式专为其其他模式时，将保留串行端口的选择。

进入PSM0模式后，ADE7854/ADE7858/ADE7868/ADE7878上的所有寄存器均设为其默认值，包括CONFIG2和LPOIL-VL寄存器。

ADE7854/ADE7858/ADE7868/ADE7878通过拉低IRQ1中断引脚并将STATUS1寄存器中的位15(RSTDONE)置1，来表示转换周期结束。转换周期期间，该位为0；当转换结束时，该位变为1。将RSTDONE位置1并写入STATUS1寄存器可清零状态位，并使IRQ1引脚返回高电平状态。由于RSTDONE是不可屏蔽中断，因此必须取消设置STATUS1寄存器的位15(RSTDONE)，以便使IRQ1引脚回到高电平。等到IRQ1引脚变为低电平之后，再访问STATUS1寄存器，来测试RSTDONE位的状态。此时，应当采用一种理想的编程做法，即通过将1写入相应位来取消STATUS1和STATUS0寄存器中的所有其他状态标志。

DSP最初处于空闲模式，表示它未在执行任何指令。此时可以初始化所有ADE7854、ADE7858、ADE7868或ADE7878寄存器。有关初始化所有寄存器及启动计量的适当程序，请参见“数字信号处理器”部分。

如果电源电压VDD降至 $2\text{V} \pm 10\%$ 以下，ADE7854/ADE7858/ADE7868/ADE7878便会进入非活动状态，这意味着器件不会执行任何测量或计算。

硬件复位

ADE7854/ADE7858/ADE7868/ADE7878均有一个 $\overline{\text{RESET}}$ 引脚。如果ADE7854、ADE7858、ADE7868或ADE7878处于PSM0模式，且 $\overline{\text{RESET}}$ 引脚设为低电平，那么ADE78xx即会进入硬件复位状态。ADE78xx必须处于PSM0模式，才可考虑执行硬件复位。当ADE78xx处于PSM1、PSM2和PSM3模式时，将 $\overline{\text{RESET}}$ 引脚设为低电平并不会产生任何效果。

如果ADE7854、ADE7858、ADE7868或ADE7878处于PSM0模式，而 $\overline{\text{RESET}}$ 引脚从高电平切换至低电平并在至少10 μs 后回到高电平，那么会将所有寄存器设为其默认值，其中包括CONFIG2和LPOILVL寄存器。ADE78xx通过将 $\overline{\text{IRQ1}}$ 中断引脚触发为低电平并将STATUS1寄存器中的位15 (RSTDONE)置1，来表示转换周期结束。转换周期期间，该位为0；当转换结束时，该位变为1。通过写入STATUS1寄存器并将相应位置1，该状态位将被清除且 $\overline{\text{IRQ1}}$ 引脚回到高电平。

硬件复位之后，DSP处于空闲模式，表示它未在执行任何指令。

由于I²C端口是ADE7854/ADE7858/ADE7868/ADE7878的默认串行端口，因此会在复位状态之后变为活跃端口。如果外部微处理器要使用SPI端口，则必须在 $\overline{\text{RESET}}$ 引脚切换回到高电平之后立刻再次执行该端口的使能程序(详情参见“串行接口”部分)。

此时，建议初始化所有ADE78xx寄存器，使能数据存储器RAM保护，然后向RUN寄存器中写入0x0001，以启动DSP。有关数据存储器RAM保护和RUN寄存器的详细信息，请参见“数字信号处理器”部分。

软件复位功能

CONFIG寄存器的位7 (SWRST)管理PSM0模式下的软件复位功能。该位的默认值为0。如果将该位置1，ADE7854/ADE7858/ADE7868/ADE7878便会进入软件复位状态。在此状态下，器件会将几乎所有内部寄存器都设为默认值。此外，如果之前执行了锁定程序，则串行端口选择(即使用I²C，还是使用SPI)会保持不变(详情参见“串行接口”部分)。不过，尽管SWRST位置1，CONFIG2和LPOILVL寄存器仍会保留当前值。软件复位结束时，器件会将CONFIG寄存器的位7 (SWRST)清0，将 $\overline{\text{IRQ1}}$ 中断引脚设为低电平，并将STATUS1寄存器的位15 (RSTDONE)置1。转换周期期间，RSTDONE位为0；转换结束时，该位变为1。通过写入STATUS1寄存器并将相应位置1，该状态位将被清除且 $\overline{\text{IRQ1}}$ 引脚回到高电平。

软件复位结束后，DSP处于空闲模式，表示它未在执行任何指令。建议初始化ADE7854/ADE7858/ADE7868/ADE7878的所有寄存器，使能数据存储器RAM保护，然后向RUN寄存器写入0x0001，以启动DSP(有关数据存储器RAM保护和RUN寄存器的详细信息，请参见“数字信号处理器”部分)。

软件复位功能不适用于PSM1、PSM2或PSM3模式。

工作原理

模拟输入

ADE7868/ADE7878具有七个模拟输入，这些输入构成电流和电压通道。ADE7854/ADE7858具有六个模拟输入，不提供零线电流输入通道。四对电流通道采用全差分输入方式：IAP和IAN、IBP和IBN、ICP和ICN，以及INP和INN。允许的最大差分输入电压为±0.5 V。此外，IxP/IxN对模拟输入上的最大信号电平相对于AGND不得大于±0.5 V。这些输入上容许的最大共模信号为±25 mV。图27显示了电流通道输入电压范围及其与最大共模电压的关系。

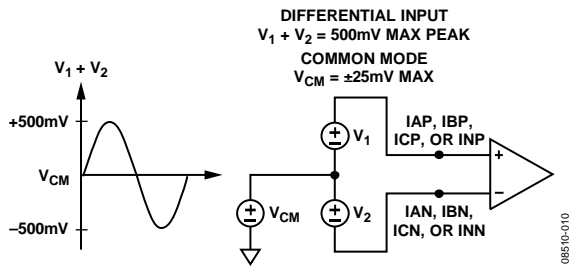


图27. 最大输入电平，电流通道(增益 = 1)

所有输入均具有一个可编程增益放大器(PGA)，可选增益为1、2、4、8或16。IA、IB和IC输入的增益是由GAIN寄存器的位[2:0] (PGA1[2:0])来设置的。仅限于ADE7868和ADE7878，IN输入的增益是由GAIN寄存器的位[5:3] (PGA2[2:0])来设置的；因此，可以选用与IA、IB或IC输入不同的增益。有关GAIN寄存器的更多信息，请参见表44。

三个电压通道采用单端电压输入方式：VAP、VBP和VCP。这些单端输入端相对于VN的最大输入电压为±0.5 V。此外，VxP和VN模拟输入相对于AGND的最大信号电平为±0.5 V。这些输入上容许的最大共模信号为±25 mV。图28显示了电压通道输入范围及其与最大共模电压的关系。

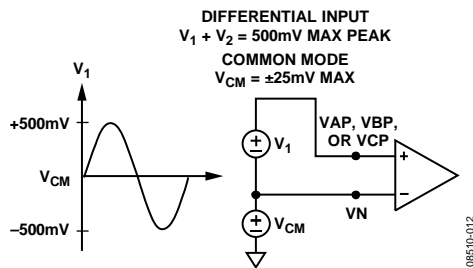


图28. 最大输入电平，电压通道(增益 = 1)

所有输入均具有一个可编程增益，可选增益为1、2、4、8或16。若要设置该增益，请使用GAIN寄存器中的位[8:6] (PGA3[2:0])(参见表44)。

图29显示了电流和电压通道中GAIN寄存器的增益选择工作原理。

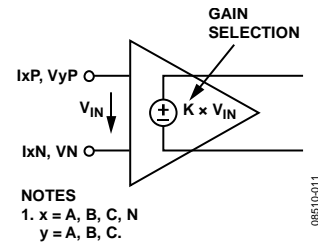


图29. 电流和电压通道中的PGA

模数转换

ADE7868/ADE7878具有七个Σ-Δ型模数转换器(ADC)，而ADE7854/ADE7858具有六个Σ-Δ型ADC。在PSM0模式下，所有ADC都处于活动状态。在PSM1模式下，只有用于测量A相、B相和C相电流的ADC处于活动状态。用于测量零线电流和A、B及C相电压的ADC则处于关闭状态。PSM2和PSM3模式下会关断ADC，以将功耗降至最低。

为简明起见，图30显示的是一阶Σ-Δ型ADC框图。该转换器由Σ-Δ型调制器和数字低通滤波器组成。

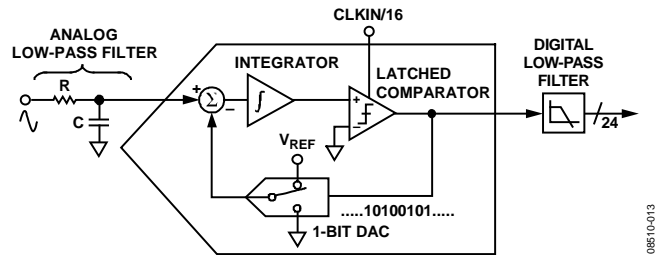


图30. 一阶Σ-Δ型ADC

Σ-Δ型调制器以一定的速率将输入信号转换成由1和0构成的连续串行流，其中速率由采样时钟决定。在ADE7854/ADE7858/ADE7868/ADE7878中，采样时钟等于1.024 MHz (CLKIN/16)。反馈回路中的1位DAC由串行数据流驱动。DAC输出从输入信号中减除。如果环路增益足够高，DAC输出的平均值(以及相应的位流)就会接近输入信号电平的平均值。对于任意给定输入值，一个采样间隔内的1位ADC的输出数据几乎毫无意义。只有对大量样本求平均值，才可以获得有意义的结果。该均值操作在ADC的第二部分——数字低通滤波器中执行。通过求取调制器输出的大量位的平均值，低通滤波器产生与输入信号电平成比例的大量数据字。

Σ-Δ型转换器利用两种方法通过1位转换技术实现高分辨率。第一种方法就是过采样。过采样意味着信号的采样速率(频率)比目标带宽高出许多倍。

例如，ADE7854/ADE7858/ADE7868/ADE7878中的采样速率为1.024 MHz，而目标带宽为40 Hz至2 kHz。过采样具有将量化噪声(采样引起的噪声)散布于更宽带宽的效果。通过将噪声更加稀疏地分散到更宽的带宽上，目标频段内的量化噪声会有所降低，如图31所示。不过，仅采用过采样技术并不足以改善目标频段内的信噪比(SNR)。例如，仅仅为了让SNR增加6 dB(1位)，过采样系数就需要达到4。为了将过采样率控制在合理范围内，就需要对量化噪声进行整形，从而使得大多数噪声位于较高频率中。在 Σ - Δ 型调制器中，噪声是通过积分器进行整形的，该积分器对量化噪声具有高通响应。这即是用于实现高分辨率的第二种方法。通过这种方法，使得大多数噪声都位于较高频率中，进而可以通过数字低通滤波器移除。噪声整形如图31所示。

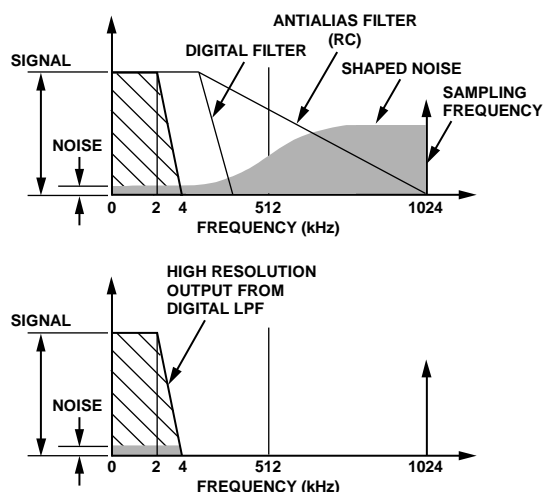


图31. 模拟调制器中通过过采样和噪声整形实现降噪

抗混叠滤波器

图30还显示了ADC输入端上的模拟低通滤波器(RC)。该滤波器位于ADE7854/ADE7858/ADE7868/ADE7878的外部，其作用是防止出现混叠。混叠是所有采样系统中都存在的一种缺陷，如图32所示。混叠是指ADC输入信号中的频率成分(高于ADC采样速率的一半)出现在频率低于采样速率一半的采样信号中。高于采样频率(也称为奈奎斯特频率，即512 kHz)一半的频率成分被镜像或折回到512 kHz以下。所有架构的ADC都会出现这种情况。在给出的示例中，只有采样频率(即1.024 MHz)附近的频率移动到目标计量频段(即40 Hz至2 kHz)中。为了衰减高频(接近1.024 MHz)噪声并

防止目标频段出现失真，必须引入低通滤波器(LPF)。对于传统电流传感器，建议使用一个转折频率为5 kHz的RC滤波器，从而在采样频率为1.024 MHz时获得足够高的衰减。该滤波器的衰减性能为20 dB/十倍频程，通常足以消除传统电流传感器的混叠效应。不过，罗氏线圈等di/dt传感器具有20 dB/十倍频程的增益。这会消除LPF产生的20 dB/十倍频程的衰减作用。因此，使用di/dt传感器时，须注意抵消20 dB/十倍频程的增益。一种简单的方法是级联一个额外的RC滤波器，从而产生-40 dB/十倍频程的衰减。

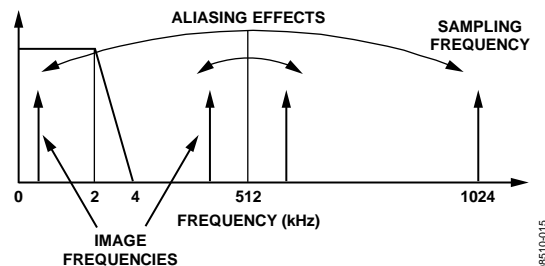


图32. 混叠效应

ADC传递函数

ADE7854/ADE7858/ADE7868/ADE7878中的所有ADC都可以针对相同的输入信号电平产生相同的24位有符号输出码。当输入为满量程输入信号0.5 V且内部基准电压为1.2 V时，ADC输出码的标称值为5,928,256 (0x5A7540)。ADC的输出码范围为0x800000 (-8,388,608)至0x7FFFFF (+8,388,607)；这相当于输入信号电平为 ± 0.707 V。不过，为了获得额定性能，请勿超过 ± 0.5 V的标称范围；只有当输入信号低于 ± 0.5 V时，才能够保证ADC性能。

电流通道ADC

图33显示了电流通道IA输入的ADC和信号处理路径(IB和IC与此相同)。ADC输出为带符号的24位二进制补码数字字，输出速率为8 kSPS。采用 ± 0.5 V的额定满量程模拟输入信号时，ADC可以产生其最大输出码值。图33显示了施加于差分输入端(IAP和IAN)的满量程电压信号。ADC输出摆幅为-5,928,256 (0xA58AC0)至+5,928,256 (0x5A7540)。IN输入相当于三相系统的零线电流(仅适用于ADE7868和ADE7878)。如果不存在零线，则将此输入端连接到AGND。零线电流的数据路径与相电流的路径类似，如图34所示。

ADE7854/ADE7858/ADE7868/ADE7878

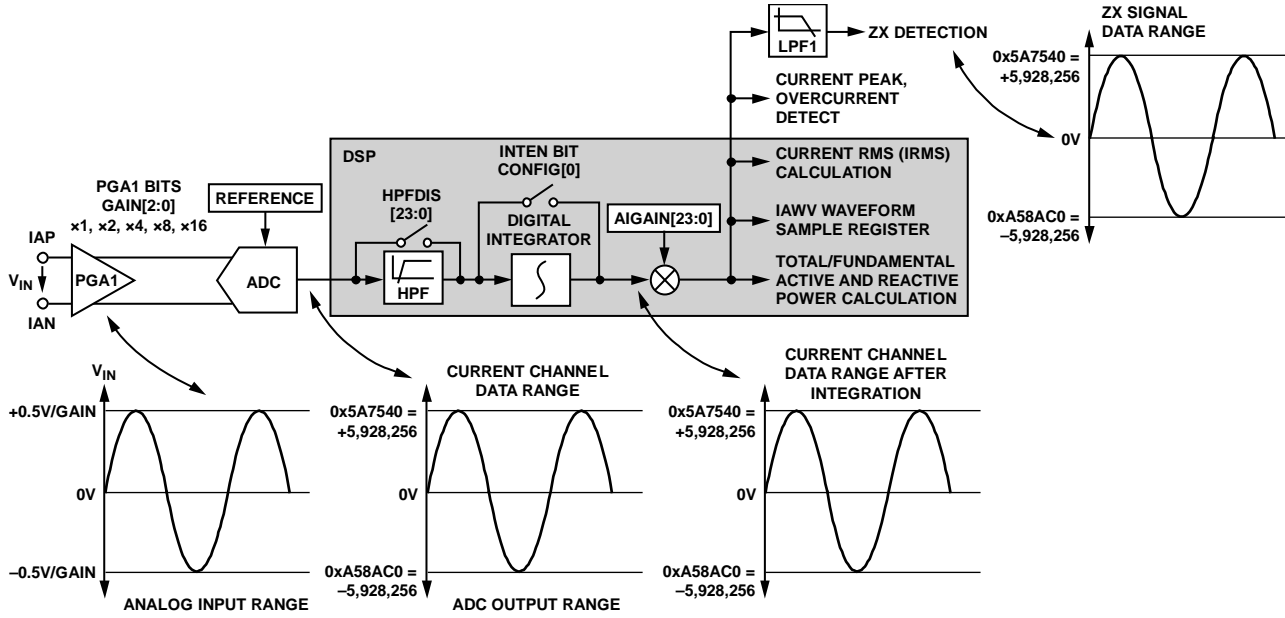


图33. 电流通道信号路径

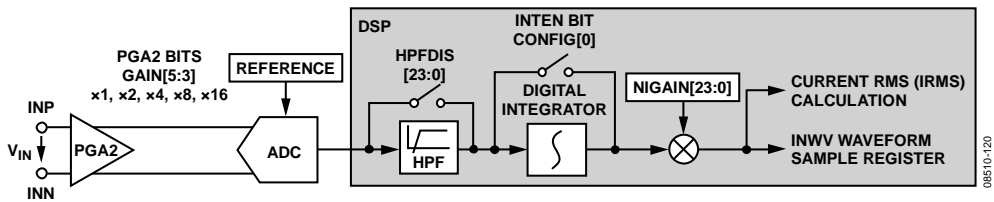


图34. 零线电流信号路径(仅限ADE7868和ADE7878)

电流波形增益寄存器

各相和零线电流的信号路径中都具有一个乘法器。通过向这些24位带符号的电流波形增益寄存器(AIGAIN、BIGAIN、CIGAIN和NIGAIN)中写入相应的二进制补码数，可以在±100%范围内更改电流波形。例如，如果向这些寄存器中写入0x400000，可以将ADC输出调高50%。若要将输出调低50%，则要向这些寄存器中写入0xC00000。公式3通过数学方式描述了电流波形增益寄存器的工作方式。

电流波形 =

$$ADC输出 \times \left(1 + \frac{\text{电压增益寄存器内容}}{2^{23}} \right)$$

当AIGAIN、BIGAIN、CIGAIN或INGAIN寄存器的内容发生变化时，所有基于电流的计算都会受到影响，也就是说，这会影响到对应相位的有功/无功/视在功率和电流均方根计算。此外，波形样本也会相应地调整。

请注意，ADE7854、ADE7858、ADE7868和/或ADE7878的串行端口采用32、16或8位字格式，而DSP采用28位字格式。24位AIGAIN、BIGAIN、CIGAIN和NIGAIN寄存器是

作为32位寄存器来访问的，其中四个最高有效位(MSB)以0填充，并通过符号扩展至28位。详情参见图35。

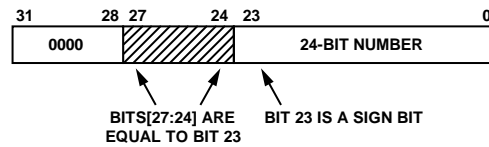


图35. 24位xIGAIN以32位控制字的形式传输

电流通道HPF

ADC输出可能包含直流失调。这一失调可导致功率和均方根计算出现误差。相电流、零线电流和相位电压的信号路径中放置了高通滤波器(HPF)。使能后，HPF会消除电流通道上的所有直流失调。所有这些滤波器均在DSP中实现，并且默认情况下会全部使能：24位HPFDIS寄存器会被清除至0x00000000。而通过将HPFDIS设为任意非零值，即可禁用所有这些滤波器。

如“电流波形增益寄存器”部分中所述，ADE78xx的串行端口采用32、16或8位字格式。HPFDIS寄存器是作为32位寄存器来访问的，其中八个MSB以0填充。详情参见图36。

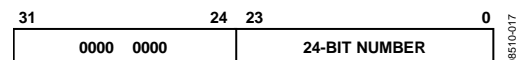


图36. 24位HPFDIS寄存器以32位控制字的形式传输

电流通道采样

器件以8 kSPS的速率从HPF的输出端获取电流通道的波形样本并将其存储在24位带符号寄存器IAWV、IBWV、ICWV和INWV(仅限ADE7868和ADE7878)中。在此期间,所有功率和有效值计算会不间断进行。当可以通过I²C或SPI串行端口访问IAWV、IBWV、ICWV和INWV寄存器时,STATUS0寄存器的位17(DREADY)被置1。通过将MASK0寄存器的位17(DREADY)置1,可以在置位DREADY标志时触发中断请求。有关位DREADY的更多信息,请参见“数字信号处理器”部分。

如“电流波形增益寄存器”部分中所述, ADE78xx的串行端口采用32、16或8位字格式。从ADE78xx访问IAWV、IBWV、ICWV和INWV 24位带符号寄存器(INWV仅适用于ADE7868/ADE7878)时,这些寄存器会在传输时通过符号扩展至32位。详情参见图37。

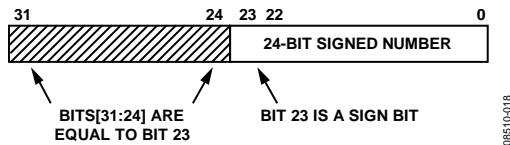


图37. 24位IxWV寄存器以32位带符号控制字的形式传输

ADE7854/ADE7858/ADE7868/ADE7878器件均具有一个专门设计的高速数据采集(HSDC)端口,可以快速访问波形采样寄存器。详情参见“HSDC接口”部分。

di/dt电流传感器和数字积分器

di/dt传感器检测交流电流的感应磁场变化。图38显示了di/dt电流传感器的工作原理。

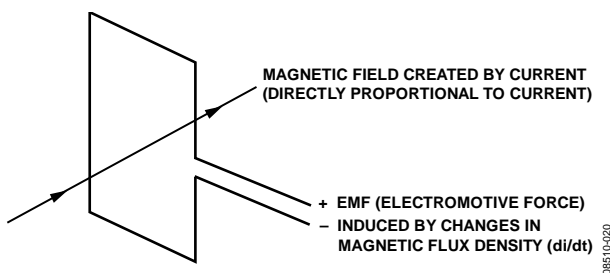


图38. di/dt电流传感器的工作原理

电流感生磁场的磁通密度与电流的幅度成正比。当穿过导线环路的磁通密度发生变化时,环路两端之间即会产生电

动势(EMF)。EMF是一种与电流di/dt成正比的电压信号。di/dt电流传感器的电压输出取决于带电导线和di/dt传感器之间的互感情况。

由于di/dt传感器的作用,电流信号需要经过滤波才可用于功率测量。各相和零线电流数据路径上均内置一个数字积分器,用于恢复来自di/dt传感器的电流信号。上电时和复位之后, ADE78xx默认会禁用数字积分器。通过将CONFIG寄存器的位0(INTEN)置1,可以开启积分器。图39和图40显示了数字积分器的幅度和相位响应。

请注意,积分器具有-20 dB/十倍频程的衰减和大约-90°的相移。与di/dt传感器结合使用时,所产生的幅度和相位响应在目标频段上应该具有平坦增益。不过, di/dt传感器具有20 dB/十倍频程的增益,并会产生相当多的高频噪声。因此,至少需要二阶抗混叠滤波器,以免ADC采样时目标频段再次出现噪声混叠(参见“抗混叠滤波器”部分)。

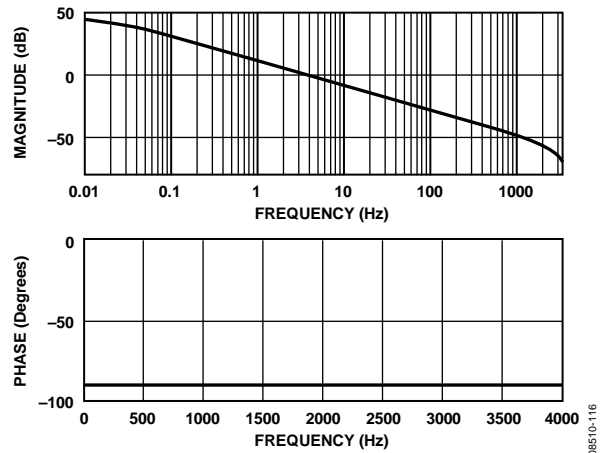


图39. 数字积分器的组合增益和相位响应

数字积分器算法中会用到24位带符号寄存器DICOEFF。上电时或复位之后,其值为0x000000。开启积分器之前,必须将该寄存器初始化至0xFF8000。当积分器关闭时,DICOEFF不使用,并可以在该情况下保持为0x000000。

ADE7854/ADE7858/ADE7868/ADE7878

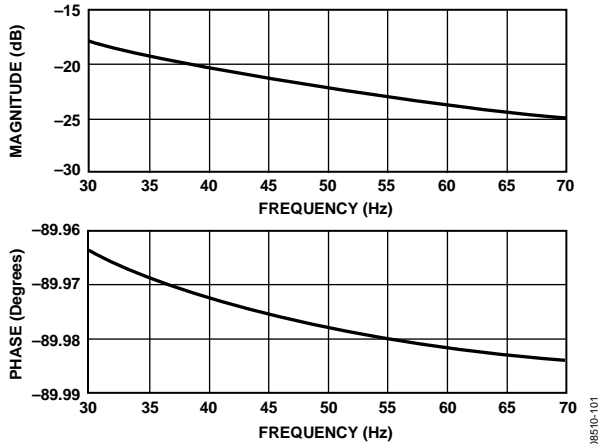


图40. 数字积分器的组合增益和相位响应(40 Hz至70 Hz)

如“电流波形增益寄存器”部分中所述，ADE7854/ADE7858/ADE7868/ADE7878的串行端口采用32、16或8位字格式。与图35所示的寄存器类似，24位带符号寄存器

DICOEFF是作为32位寄存器来访问的，其中四个MSB以0填充并通过符号扩展至28位，也即实际上是以类似0xFFF8000的形式传输的。

当数字积分器关闭时，ADE7854/ADE7858/ADE7868/ADE7878可以直接与电流变压器(CT)等传统电流传感器配合使用。

电压通道ADC

图41显示了电压通道中VA输入的ADC和信号处理链。VB和VC通道都具有类似的处理链。ADC输出为带符号的24位二进制补码字，输出速率为8 kSPS。采用±0.5 V的额定满量程模拟输入信号时，ADC可以产生其最大输出码值。图41显示了施加于差分输入端(VA和VN)的满量程电压信号。ADC输出摆幅为-5,928,256 (0xA58AC0)至+5,928,256 (0x5A7540)。

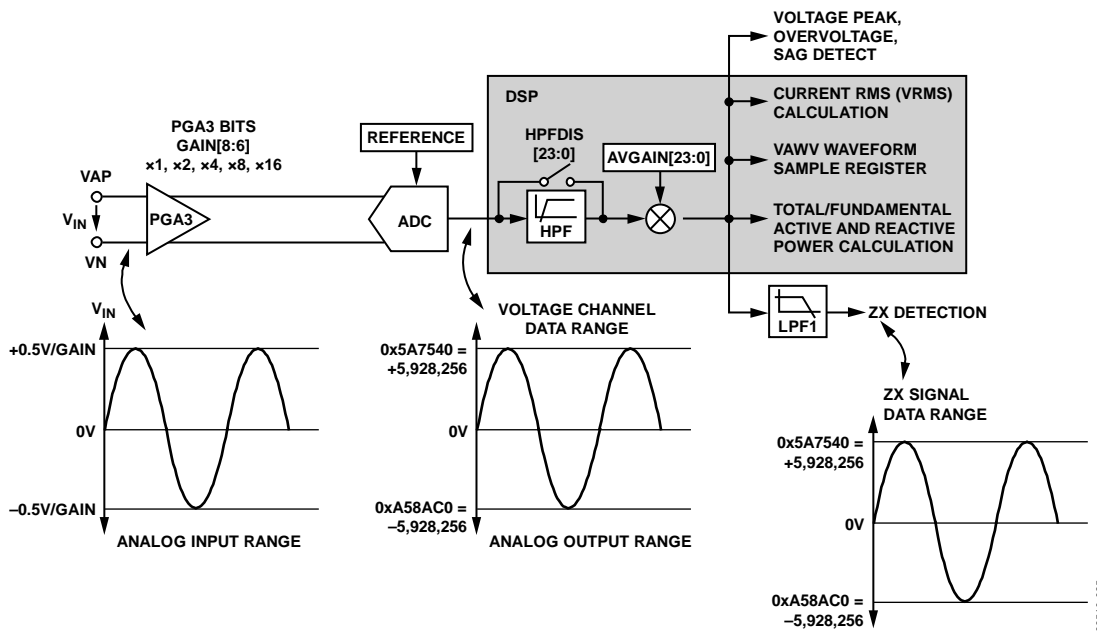


图41. 电压通道数据路径

电压波形增益寄存器

各相电压的信号路径中都具有一个乘法器。通过向这些24位带符号的电压波形增益寄存器(AVGAIN、BVGAIN和CVGAIN)中写入相应的二进制补码数，可以在±100%范围内更改电压波形。例如，如果向这些寄存器中写入0x400000，可以将ADC输出调高50%。若要将输出调低50%，则要向这些寄存器中写入0xC00000。公式4通过数学方式描述了电压波形增益寄存器的工作方式。

$$\text{电压波形} = \text{ADC输出} \times \left(1 + \frac{\text{电压增益寄存器内容}}{2^{23}} \right) \quad (4)$$

当AVGAIN、BVGAIN和CVGAIN寄存器的内容发生变化时，所有基于电压的计算都会受到影响，也就是说，这会影响对应相位的有功/无功/视在功率和电压有效值计算。此外，波形样本也会相应地调整。

如“电流波形增益寄存器”部分中所述，ADE78xx的串行端口采用32、16或8位字格式，而DSP采用28位字格式。如图35所示，AVGAIN、BVGAIN和CVGAIN寄存器是作为32位寄存器访问的，其中四个MSB以0填充并通过符号扩展至28位。

电压通道HPF

如“电流通道HPF”部分所述，ADC输出可能包含直流失调，而后者可导致功率和有效值计算出现误差。与电流通道中的类似，HPF会被放置在相电压的信号路径中。HPFDIS寄存器可以使能或禁用这些滤波器。详情参见“电流通道HPF”部分。

电压通道采样

器件以8 kSPS的速率从HPF的输出端获取电压通道的波形样本并将其存储在24位带符号寄存器VAWV、VBWV和VCWV中。在此期间，所有功率和有效值计算会不间断进行。当可以通过I²C或SPI串行端口访问VAWV、VBWV和VCWV寄存器时，STATUS0寄存器的位17(DREADY)会置1。通过将MASK0寄存器的位17(DREADY)置1，可以在置位DREADY标志时触发中断请求。有关位DREADY的更多信息，请参见“数字信号处理器”部分。

如“电流波形增益寄存器”部分中所述，ADE78xx的串行端口采用32、16或8位字格式。与图37所示寄存器相似，24位带符号寄存器VAWV、VBWV和VCWV会在传输时通过符号扩展至32位。

ADE7854/ADE7858/ADE7868/ADE7878均具有一个专门设计的HSDC端口，可以快速访问波形采样寄存器。详情参见“HSDC接口”部分。

更换相电压数据路径

ADE7854/ADE7858/ADE7868/ADE7878可以将一个相位的电压输入送至另一相位的计算数据路径。例如，ADE78xx可以在B相计算数据路径中引入A相电压，这意味着B相中的所有功率计算都基于A相电压和B相电流。

CONFIG寄存器的位[9:8](VTOIA[1:0])管理哪个相电压将被送至A相计算数据路径。如果VTOIA[1:0] = 00(默认值)，A相电压会被送至A相计算数据路径。如果VTOIA[1:0] = 01，B相电压将被送至A相计算数据路径。如果VTOIA[1:0] = 10，C相电压将被送至A相计算数据路径。如果VTOIA[1:0] = 11，ADE7854/ADE7858/ADE7868/ADE7878的表现会和VTOIA[1:0] = 00时一样。

CONFIG寄存器的位[11:10](VTOIB[1:0])管理哪个相电压将被送至B相计算数据路径。如果VTOIB[1:0] = 00(默认值)，B相电压会被送至B相计算数据路径。如果VTOIB[1:0] = 01，C相电压将被送至B相计算数据路径。如果VTOIB[1:0] = 10，A相电压将被送至B相计算数据路径。如果VTOIB[1:0] = 11，ADE7854/ADE7858/ADE7868/ADE7878的表现会和VTOIB[1:0] = 00时一样。

CONFIG寄存器的位[13:12](VTOIC[1:0])管理哪个相电压将被送至C相计算数据路径。如果VTOIC[1:0] = 00(默认值)，C相电压将被送至C相计算数据路径；如果VTOIC[1:0] = 01，A相电压将被送至C相计算数据路径。如果VTOIC[1:0] = 10，B相电压将被送至C相计算数据路径。如果VTOIC[1:0] = 11，ADE7854/ADE7858/ADE7868/ADE7878的表现会和VTOIC[1:0] = 00时一样。

ADE7854/ADE7858/ADE7868/ADE7878

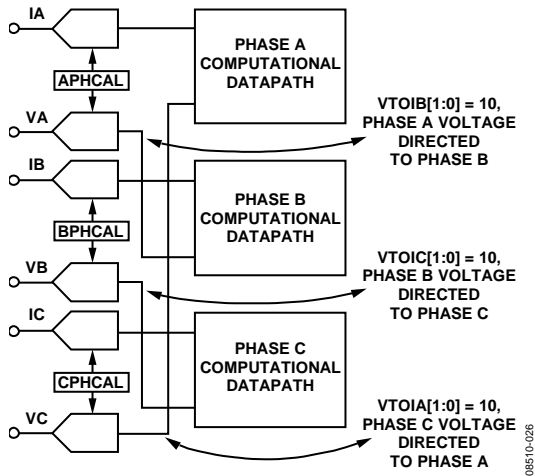


图42. 不同数据路径中使用的相电压

图42显示了在B相数据路径中使用A相电压、在C相数据路径中使用B相电压以及在A相数据路径中使用C相电压的情况。

电能质量测量 过零检测

ADE7854/ADE7858/ADE7868/ADE7878在相电流和相电压通道上都有过零(ZX)检测电路。零线电流数据路径不包含过零检测电路。过零事件可在各种电能质量测量和校准流程中用作时基。

器件利用LPF1的输出产生过零事件。而低通滤波器旨在消除50 Hz和60 Hz系统的所有谐波，并识别电流和电压通道的基波成分上的过零事件。

该数字滤波器在80 Hz处有一个极点，并且时钟速率为256 kHz。因此，模拟输入信号(IA、IB、IC、VA、VB和VC之一)和LPF1输出之间存在相位滞后。50 Hz系统的ZX检测误差为0.0703°(60 Hz系统为0.0843°)。LPF1的相位滞后响应会导致其输入和输出之间出现大约31.4°或1.74 ms(50 Hz时)的时间延迟。从模拟输入上出现过零信号到在LPF1之后获得ZX检测，这之间的总延迟大约为39.6°或2.2 ms(50 Hz时)。ADC和HPF会引入更多延迟。为确保实现良好的ZX检测分辨率，不能禁用LPF1。图43显示了如何检测过零信号。

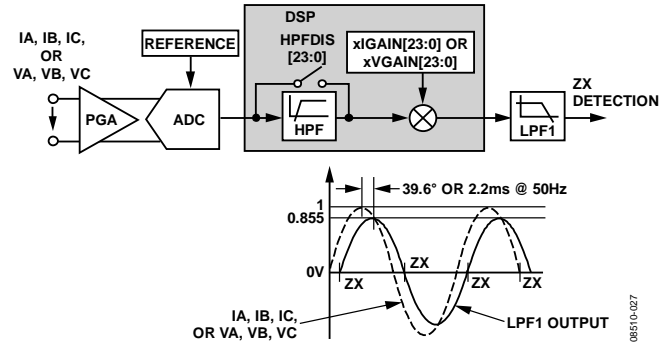


图43. 电压和电流通道上的过零检测

为了进一步增强噪声保护，电压通道中幅度小于10%满量程的输入信号不会产生过零事件。电流通道ZX检测电路对所有输入信号有效，而与信号幅度无关。

ADE7854/ADE7858/ADE7868/ADE7878内置六个过零检测电路，每相电压和电流通道一个。每个电路都会驱动STATUS1寄存器中的一个标志。如果置于A相电压通道中的电路检测到一个过零事件，STATUS1寄存器中的位9 (ZXVA)会被置1。

类似地，B相电压电路驱动位10 (ZXVB)、C相电压电路驱动位11 (ZXVC)，而置于电流通道中的电路驱动STATUS1寄存器的位12 (ZXIA)、位13 (ZXIB)和14 (ZXIC)。如果MASK1寄存器中的ZX检测位置1， $\overline{\text{IRQ1}}$ 中断引脚会变为低电平，且相应状态标志会置1。通过写入STATUS1寄存器并将状态位置1，该状态位将被清除且 $\overline{\text{IRQ1}}$ 引脚变为高电平。

过零超时

每个过零检测电路都对应一个超时寄存器。此寄存器载入写入16位ZXTOOUT寄存器的值，并每隔62.5 μs (时钟频率为16 kHz)递减一次(1 LSB)。每次检测到过零信号时，该寄存器即会复位至ZXTOOUT值。此寄存器的默认值为0xFFFF。如果该超时寄存器在检测到过零信号之前递减至0，则STATUS1的位[8:3]之一会被置1。STATUS1寄存器的位3 (ZXTOVA)、位4 (ZXTOVB)和位5 (ZXTOVC)分别对应于A相、B相和C相电压通道；而其中的位6 (ZXTOIA)、位7 (ZXTOIB)和位8 (ZXTOIC)分别对应于A相、B相和C相电流通道。

如果MASK1寄存器中的ZXTOIx或ZXTOVx位置1， $\overline{\text{IRQ1}}$ 中断引脚会在相应状态位置1时变为低电平。通过写入STATUS1寄存器并将状态位置1，该状态位将被清除且 $\overline{\text{IRQ1}}$ 引脚回到高电平。

ZXOUT寄存器的分辨率为62.5 $\mu\text{s}/\text{LSB}$ (时钟频率为16 kHz)。因此，中断的最大超时期限为4.096 s: $2^{16}/16 \text{ kHz}$ 。

图44显示了电压或电流信号保持固定直流电平且时间超过 $62.5 \mu\text{s} \times \text{ZXTOUT}$ μs 时的过零超时检测机制。

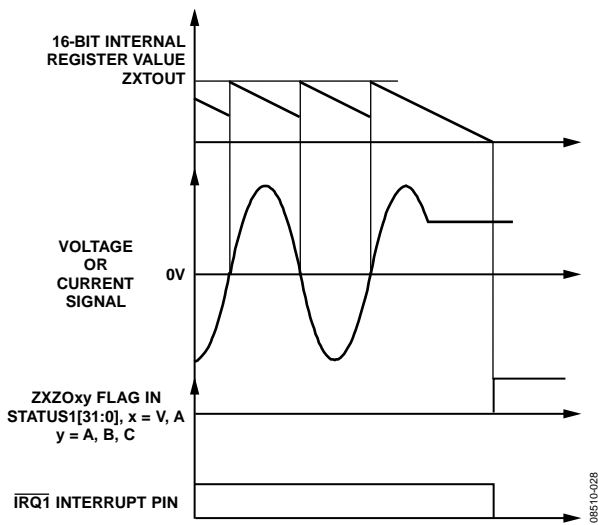


图44. 过零超时检测

相序检测

ADE7854/ADE7858/ADE7868/ADE7878内置片内逆相序检测电路。此检测作用于相位电压，并仅考虑过零事件(依据由负到正跃迁来判断)。这些过零事件的常规顺序为先A相后B相再C相(见图46)。如果过零事件的顺序是先A相后B相再C相，那么STATUS1寄存器的位19 (SEQERR)会被置1。

如果MASK1寄存器的位19 (SEQERR)置1，且触发了逆相序事件，则IRQ1中断引脚会变为低电平。通过写入STATUS1寄存器并将状态位19 (SEQERR)置1，该状态位将被清除且IRQ1引脚变为高电平。

仅在ADE78xx采用三相四线、三电压传感器配置连接方式 (ACCMODE寄存器的位[5:4] (CONSEL[1:0])设为00)时，逆相序检测电路才会生效。在所有其它配置中，仅会使用两个电压传感器；因此，不建议使用该检测电路。在这类情况下，可利用相电压之间的时间间隔来分析相序(详情参见“相位时间间隔”部分)。

图45显示了A相电压后跟C相电压(而非B相电压)的情况。每次出现由负到正的过零事件时，STATUS1寄存器的位19 (SEQERR)都会被置1，当A相、C相或B相上的此类过零事件并不能跟在相应的C相、B相或A相过零事件之后，

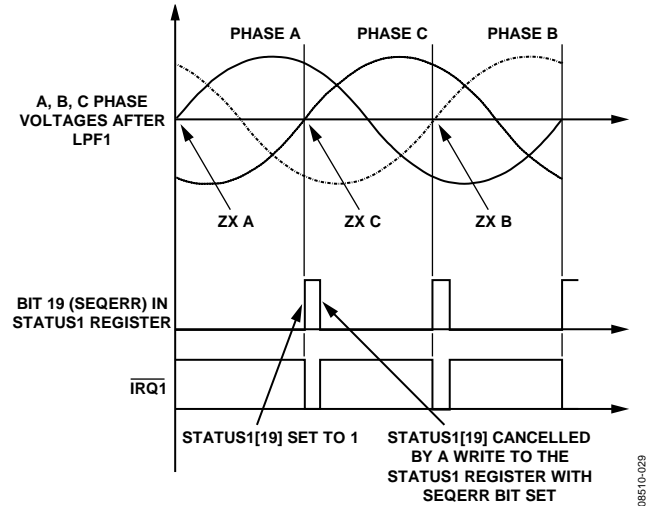


图45. A相电压后跟C相电压时SEQERR位置1

一旦检测到逆相序，各相电压之间的时间测量(参见“相位时间间隔”部分)可以帮助识别哪一路相电压应该和哪一路相电流相关，用于重新建立正确的计算数据路径。CONFIG寄存器的位[9:8] (VTOIA[1:0])、位[11:10] (VTOIB[1:0])和位[13:12] (VTOIC[1:0])可用于将一个相位的电压送至另一相位的数据路径。详情参见“更换相电压数据路径”部分。

相位时间间隔

ADE7854/ADE7858/ADE7868/ADE7878能够测量相电压之间、相电流之间或同一相位的电压和电流之间的时间延迟。过零检测电路识别出的由负到正跃迁可以用作测量起始点和结束点。一次只能执行一组此类测量，具体取决于COMPmode寄存器的位[10:9] (ANGLESEL[1:0])。

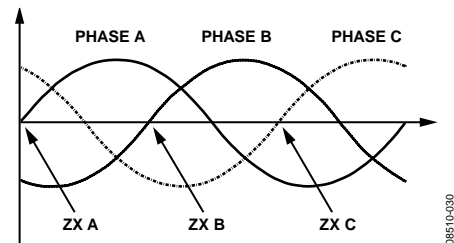


图46. A相、B相和C相的正常顺序

当ANGLESEL[1:0]位设为00(默认值)，测量的是同一相位的电压和电流之间的延迟。A相电压和A相电流之间的延迟存储在16位无符号ANGLE0寄存器中(详情参见图47)。类似地，B相和C相的电压和电流之间的延迟分别存储在ANGLE1和ANGLE2寄存器中。

ADE7854/ADE7858/ADE7868/ADE7878

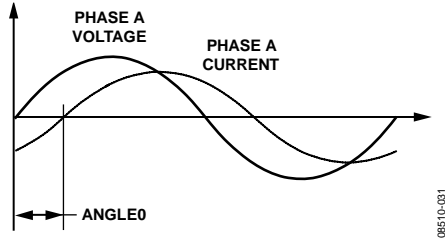


图47. A相电压和A相电流之间的延迟存储在ANGLE0寄存器中

当ANGLESEL[1:0]位设为01时，测量的是相电压之间的延迟。A相电压和C相电压之间的延迟存储在ANGLE0寄存器中。B相电压和C相电压之间的延迟存储在ANGLE1寄存器中，而A相电压和B相电压之间的延迟存储在ANGLE2寄存器中(详情参见图48)。

当ANGLESEL[1:0]位设为10时，测量的是相电流之间的延迟。与相电压之间的延迟类似，A相电流和C相电流之间的延迟存储在ANGLE0寄存器中；B相电流和C相电流之间的延迟存储在ANGLE1寄存器中，而A相电流和B相电流之间的延迟则存储在ANGLE2寄存器中(详情参见图48)。

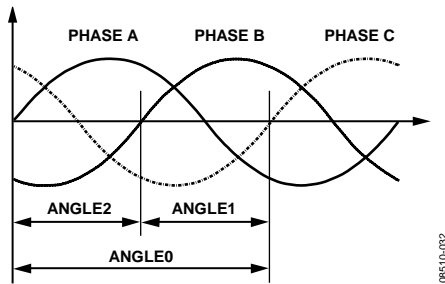


图48. 相电压(电流)之间的延迟

ANGLE0、ANGLE1和ANGLE2寄存器都是16位无符号寄存器，且1 LSB变化对应的时间为3.90625 μs(时钟频率256 kHz)，这表示50 Hz系统的分辨率为0.0703° (360° × 50 Hz/256 kHz)，而60 Hz系统则为0.0843° (360° × 60 Hz/256 kHz)。相电压或相电流之间的延迟可用于评估负载的平衡特性。而相电压和相电流之间的延迟可用于计算各相上的功率因数，如下列公式5所示：

$$\cos\phi_x = \cos \left[ANGLE_x \times \frac{360^\circ \times f_{LINE}}{256 \text{ kHz}} \right] \quad (5)$$

其中 f_{LINE} = 50 Hz或60 Hz。

周期测量

ADE7854/ADE7858/ADE7868/ADE7878在电压通道中提供线路周期测量。MMODE寄存器的位[1:0] (PERSEL[1:0])选择用于此测量的相电压。该period寄存器是16位无符号寄存

器，且每个线路周期更新一次。由于LPF1滤波器(见图43)的建立时间为30 ms到40 ms，因此测量在该时间之后才会稳定。

周期测量的分辨率为3.90625 μs/LSB(时钟频率为256 kHz)，即表示线路频率为50 Hz时分辨率为0.0195% (50 Hz/256 kHz)，而线路频率为60 Hz时则为0.0234% (60 Hz/256 kHz)。50 Hz网络的period寄存器值大约为5120 (256 kHz/50 Hz)，而60 Hz网络大约为4267 (256 kHz/60 Hz)。该寄存器的长度确保可以测量低至3.9 Hz (256 kHz/2¹⁶)的线路频率。当线路完成建立且被测量的周期未发生变化时，该寄存器会稳定在±1 LSB。

借助该period寄存器，可通过下式计算线路周期和频率：

$$T_L = \frac{PERIOD[15:0] + 1}{256E3} [\text{sec}] \quad (6)$$

$$f_L = \frac{256E3}{PERIOD[15:0] + 1} [\text{Hz}] \quad (7)$$

相电压骤降

ADE7854/ADE7858/ADE7868/ADE7878可以通过编程，用于检测是否有任意相电压峰值的绝对值在数个半波周期内降至设定值以下事件发生。发生此事件的具体相位是通过PHSTATUS寄存器的位[14:12] (VSPHASE[x])来标识的，如图49所示。

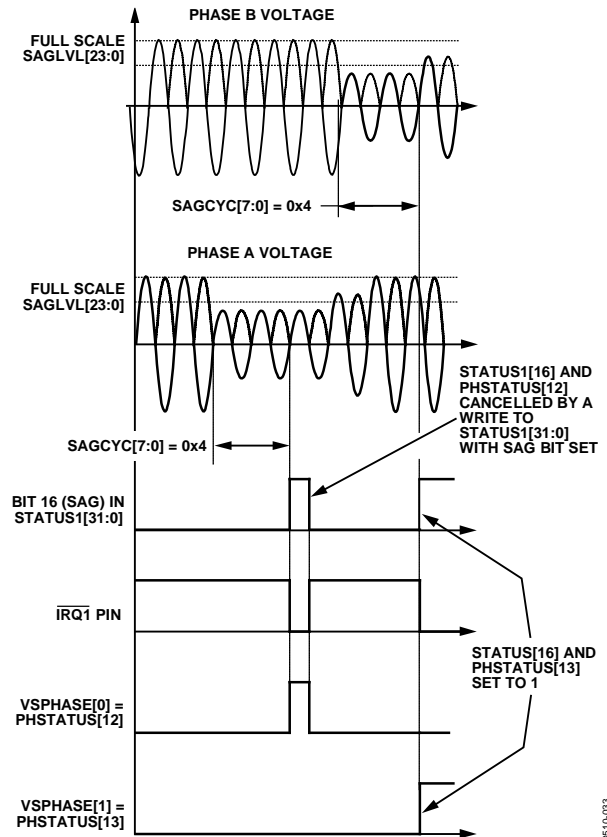


图49. SAG检测

图49显示了A相电压在四个半波周期(SAGCYC = 4)内降至SAG level寄存器(SAGLVL)中设定的阈值以下。该事件发生时，STATUS1寄存器的位16 (SAG)会被置1，因为该事件发生在的A相上，所以PHSTATUS寄存器中的位VSPHASE[0]也会置1。通过写入STATUS1寄存器并将SAG位置1，PHSTATUS寄存器的所有位[14:12] (VSPHASE[2]、VSPHASE[1]和VSPHASE[0]) (而非VSPHASE[0]位)会被擦除。

SAGCYC寄存器表示半波周期数，相电压必须在此期间内始终位于SAGLVL寄存器所指定的电平之下才能触发SAG条件；数值0对SAGCYC无效。例如，如果SAG周期(SAGCYC[7:0])为0x07，则表示线路电压将在七个半波周期内降至该阈值以下，当第七个半波周期结束时，STATUS1寄存器的SAG标志会被置1。如果MASK1的位16 (SAG)置1，则在出现SAG事件时(即STATUS1寄存器的状态位16 (SAG)置1时)， $\overline{\text{IRQ1}}$ 中断引脚会变为低电平。通过写入STATUS1寄存器并将状态位SAG置1，STATUS1寄存器的SAG状态位和PHSTATUS寄存器的所有位[14:12] (VSPHASE[2]、VSPHASE[1]和VSPHASE[0])会被清除，且 $\overline{\text{IRQ1}}$ 引脚回到高电平。

当B相电压在两个线路周期内降至SAGLVL寄存器所设定的阈值以下时，PHSTATUS寄存器的位VSPHASE[1]会被置1，而位VSPHASE[0]会被清0。同时，STATUS1寄存器的位16 (SAG)会被置1，以指示该事件发生。

请注意，内部过零计数器始终处于活动状态。因此，通过设置SAGLVL寄存器来执行时，第一个SAG检测结果不是在整个SAGCYC周期内获得的。而如果在初始化SAGLVL寄存器之后再写入SAGCYC寄存器，则可以复位过零计数器，从而确保第一个SAG检测结果是在整个SAGCYC周期内获得的。

管理SAG事件的建议步骤如下：

1. 通过将位16 (SAG)置1，在MASK1寄存器中使能SAG中断。
2. 发生SAG事件时， $\overline{\text{IRQ1}}$ 中断引脚变为低电平，且STATUS1的位16 (SAG)会被置1。
3. 读取STATUS1寄存器，其中位16 (SAG)被置1。
4. 读取PHSTATUS寄存器，以识别发生SAG事件的相位。
5. 写入STATUS1寄存器，并将位16 (SAG)置1。此时，该SAG位和PHSTATUS寄存器的所有位[14:12] (VSPHASE[2]、VSPHASE[1]和VSPHASE[0])会立刻被擦除。

SAG电平设置

器件将SAGLVL[23:0] SAG level寄存器的内容和HPF输出的绝对值做比较。通过向SAGLVL寄存器中写入5,928,256 (0x5A7540)，可以将SAG检测电平设为满量程(参见“电压通

道ADC”部分)，从而连续触发SAG事件。通过写入0x00或0x01，可以将SAG检测电平设为0，从而永不触发SAG事件。

如“电流波形增益寄存器”部分中所述，ADE78xx的串行端口采用32、16或8位字格式。与图36所示寄存器类似，SAGLVL寄存器是作为32位寄存器来访问的，其中八个MSB以0填充。

峰值检测

ADE7854/ADE7858/ADE7868/ADE7878会记录电压和电流通道在数个半波周期内达到的最大绝对值，并将其存储在32位寄存器VPEAK和IPEAK的低24位中。

PEAKCYC寄存器包含用作测量时基的半波周期数。电路采用过零检测电路识别的过零点。MMODE寄存器的位[4:2] (PEAKSEL[2:0])选择执行该峰值测量的相位。位2选择A相；位3选择B相；而位4则选择C相。选择监控一个以上相位的峰值时，由于该过程中涉及到来自多个相位的过零事件，因此PEAKCYC寄存器中指示的测量周期会按比例递减。当确定出现新的峰值时，IPEAK和VPEAK寄存器的位[26:24] (IPPHASE[2:0]或VPPHASE[2:0])之一会被置1，以识别触发峰值检测事件的相位。例如，如果发现A相电流出现了峰值，则IPEAK寄存器的位24 (IPPHASE[0])会被置1。如果下次在B相上测量到新的峰值，则IPEAK寄存器的位24 (IPPHASE[0])会被清0，而IPEAK寄存器的位25 (IPPHASE[1])会被置1。图50显示了IPEAK和VPEAK寄存器的组成成分。

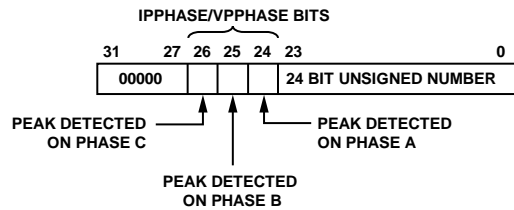


图50. IPEAK[31:0]和VPEAK[31:0]寄存器的组成成分

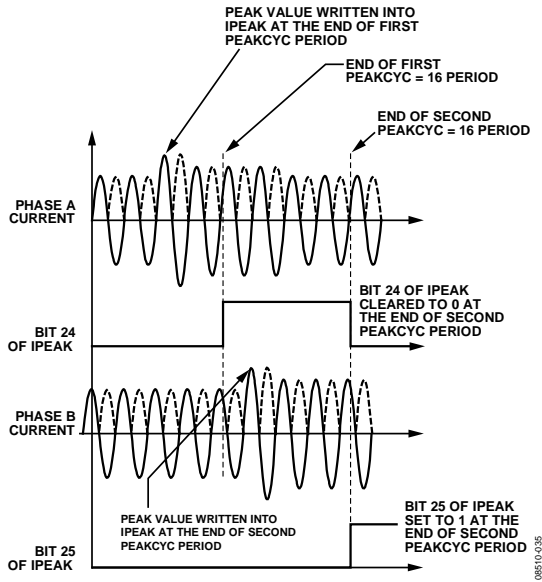


图51. 峰值电平检测

图51显示了使能A相和B相测量(MMODE寄存器的位PEAKSEL[2:0]为011)时ADE78xx如何记录电流通道上的峰值。PEAKCYC设为16,表示峰值测量周期为四个线路周期。在前四个线路周期内(PEAKCYC = 16),A相的最大绝对值最大,因此在该周期结束时,该最大绝对值写入IPEAK寄存器的后24位,且IPEAK寄存器的位24(IPPHASE[0])会置1。在后四个线路周期的PEAKCYC周期内,该位保持为1。在后四个线路周期内,B相的最大绝对值最大,因此在该周期结束时,该最大绝对值被写入IPEAK寄存器的后24位,且IPEAK寄存器的位25(IPPHASE[1])会被置1。

当电流通道的峰值检测周期结束时,STATUS1寄存器的位23(PKI)会被置1。如果MASK1寄存器的位23(PKI)被置1, $\overline{\text{IRQ1}}$ 中断引脚会在PEAKCYC周期结束时变为低电平,且STATUS1寄存器的状态位23(PKI)会被置1。类似地,当电压通道的峰值检测周期结束时,STATUS1寄存器的位24(PKV)会被置1。如果MASK1寄存器的位24(PKV)被置1, $\overline{\text{IRQ1}}$ 中断引脚会在PEAKCYC周期结束时变为低电平,且STATUS1寄存器的状态位24(PKV)会被置1。为了找到触发该中断的具体相位,器件会在读取STATUS1寄存器之后马上读取IPEAK或VPEAK寄存器两者之一。接下来,通过写入STATUS1寄存器并将状态位置1,状态位会被清除,且 $\overline{\text{IRQ1}}$ 引脚变为高电平。

请注意,内部过零计数器始终处于活动状态。因此,通过设置MMODE寄存器的位[4:2](PEAKSEL[2:0])来执行时,第一个峰值检测结果不是在整个PEAKCYC周期内获得的。而如果在PEAKSEL[2:0]位置1之后再写入PEAKCYC寄

存器,则可以复位过零计数器,从而确保第一个峰值检测结果是在整个PEAKCYC周期内获得的。

过压和过流保护

ADE7854/ADE7858/ADE7868/ADE7878可以通过检测发现电压和电流通道上测得的瞬时绝对值何时超过了在24位无符号寄存器OVLVL和OILVL中设定的阈值。在发生过压事件时,如果MASK1寄存器的位18(OV)被置1, $\overline{\text{IRQ1}}$ 中断引脚会变为低电平。当 $\overline{\text{IRQ1}}$ 中断引脚变为低电平时,将会设置两个状态标志:STATUS1寄存器的位18(OV)和PHSTATUS寄存器的位[11:9](OVPHASE[2:0])之一(用于识别产生过压事件的相位)。通过写入STATUS1寄存器并将状态位置1,STATUS1寄存器的状态位18(OV)和PHSTATUS寄存器的所有位[11:9](OVPHASE[2:0])会被清除,且 $\overline{\text{IRQ1}}$ 引脚变为高电平。图52显示了A相电压上的过压检测。

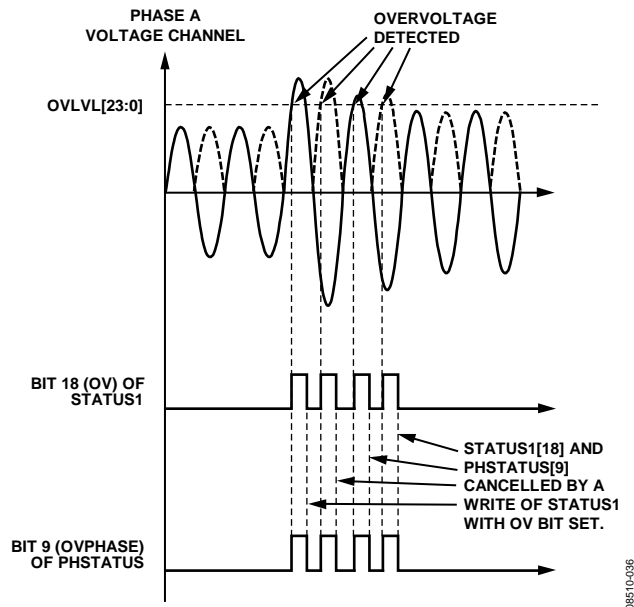


图52. 过压检测

如图所示,一旦A相电压的瞬时绝对值超过OVLVL寄存器中的阈值,STATUS1寄存器的位18(OV)和PHSTATUS寄存器的位9(OVPHASE[0])会被置1。而当写入STATUS1寄存器并将位18(OV)置1时,STATUS1寄存器的位18(OV)和PHSTATUS寄存器的位9(OVPHASE[0])会被取消。

管理过压事件的建议步骤如下:

1. 通过将位18(OV)置1,在MASK1寄存器中使能OV中断。
2. 发生过压事件时, $\overline{\text{IRQ1}}$ 中断引脚变为低电平。
3. 读取STATUS1寄存器,其中位18(OV)被置1。
4. 读取PHSTATUS寄存器,以识别发生过压事件的相位。

5. 写入STATUS1寄存器并将位18(OV)置1。此时，位OV和PHSTATUS寄存器的所有[11:9](OVPHASE[2:0])均会被清除。

发生过流事件时，如果MASK1寄存器的位17(OI)被置1， $\overline{\text{IRQ1}}$ 中断引脚会变为低电平。接着，STATUS1寄存器的位17(OI)和PHSTATUS寄存器的位[5:3](OIPHASE[2:0])之一(用于识别产生该中断的相位)会立刻被置1。为了找到触发该中断的相位，可以在读取STATUS1寄存器后马上读取PHSTATUS寄存器。接着，通过写入STATUS1寄存器并将状态位置1，STATUS1寄存器的状态位17(OI)和PHSTATUS寄存器的位[5:3](OIPHASE[2:0])会被清除，且 $\overline{\text{IRQ1}}$ 引脚变为高电平。该过程与过压检测类似。

过压和过流电平设置

器件会将24位无符号过压(OVLVL)和过流(OILVL)寄存器的内容与电压和电流通道的绝对值做比较。这些寄存器的最大值为HPF输出的最大值：+5,928,256(0x5A7540)。当OVLVL或OILVL寄存器等于该值时，则永远不会检测到过压或过流条件。而向这些寄存器中写入0x0时，则表示会连续监测到过压或过流条件，且会永久性触发相应中断。

如“电流波形增益寄存器”部分中所述，ADE78xx的串行端口采用32、16或8位字格式。与图36所示寄存器类似，OILVL和OVLVL寄存器是作为32位寄存器来访问的，其中八个MSB以0填充。

零线电流失配—ADE7868和ADE7878

零线电流失配仅存在于ADE7868和ADE7878。在三相系统中，零线电流等于相电流的代数和：

$$I_N(t) = I_A(t) + I_B(t) + I_C(t)$$

如果这两个数值之间存在失配，则系统中可能发生了窃电情况。

ADE7868/ADE7878通过将IAWV、IBWV和ICWV寄存器的内容相加而计算出相电流的总和，并将结果存储到28位带符号寄存器ISUM中： $I_{SUM}(t) = I_A(t) + I_B(t) + I_C(t)$ 。ISUM会每隔125 μs(频率为8 kHz)计算一次，即相当于提供电流样本的速率，而STATUS0寄存器的位17(DREADY)用于指示何时可以读取ISUM寄存器。有关位DREADY的更多信息，请参见“数字信号处理器”部分。

若要从ISUM寄存器恢复 $I_{SUM}(t)$ 值，请使用以下表达式：

$$I_{SUM}(t) = \frac{ISUM[27:0]}{ADC_{MAX}} \times I_{FS}$$

其中：

$ADC_{MAX} = 5,928,256$ ，即满量程输入时的ADC输出。

I_{FS} 为满量程ADC相电流。

ADE7868/ADE7878会计算ISUM和INWV寄存器中零线电流两者绝对值之间的差值并取其结果的绝对值，然后与ISUMLVL阈值做比较。如果 $\|ISUM\| - |INWV| \leq ISUMLVL$ ，那么表示零线电流等于相电流的总和，且系统工作正常。如果 $\|ISUM\| - |INWV| > ISUMLVL$ ，那么表示可能发生了窃电情况，且STATUS1寄存器的位20(MISMATCH)会被置1。通过设置MASK1寄存器的位20(MISMATCH)，可以使能零线电流失配的中断。使能该中断后，当状态位MISMATCH置1时， $\overline{\text{IRQ1}}$ 引脚会变为低电平。通过写入STATUS1寄存器并将位20(MISMATCH)置1，该状态位会被清除，且 $\overline{\text{IRQ1}}$ 引脚回到高电平。

如果 $\|ISUM\| - |INWV| \leq ISUMLVL$ ，则MISMATCH = 0

如果 $\|ISUM\| - |INWV| > ISUMLVL$ ，则MISMATCH = 1

该过程中使用的正阈值ISUMLVL是一个24位带符号寄存器。ISUMLVL用于与绝对值进行比较，因此应始终设置为0x000000到0x7FFFFFFF范围内的正数。ISUMLVL采用的调整比例与电流ADC输出相同，因此向ISUMLVL寄存器中写入+5,928,256(0x5A7540)时，失配检测电平将置为满量程；详情参见“电流通道ADC”部分。而写入0x000000(默认值)或负值时，则表示会一直触发MISMATCH事件。为避免连续触发MISMATCH事件，应该在上电或硬件/软件复位之后向ISUMLVL寄存器中写入适合该应用的值。

如“电流波形增益寄存器”部分中所述，ADE7868/ADE7878的串行端口采用32、16或8位字格式，而DSP采用28位字格式。如图53所示，28位带符号寄存器ISUM是作为32位寄存器来访问的，其中四个最高有效位以0填充。



图53. ISUM[27:0]寄存器以32位数据格式的形式传输

与图35所示的寄存器类似，ISUMLVL寄存器是作为32位寄存器来访问的，其中四个最高有效位以0填充并通过符号扩展至28位。

相位补偿

如“电流通道ADC”和“电压通道ADC”部分所述，电流和电压的数据路径是完全相同的。ADE7854/ADE7858/ADE7868/ADE7878所引起的电流和电压信号之间的相位误差可以忽略不计。不过，ADE7854/ADE7858/ADE7868/ADE7878必须与传感器配合使用，而这些传感器可能存在固有相位误差。

ADE7854/ADE7858/ADE7868/ADE7878

例如，电流互感器(CT)存在0.1°到3°的相位误差并不罕见。这些相位误差因器件而异，并必须加以校正，以便执行准确的功率计算。

当功率因数较低时，相位不匹配所引起的误差特别明显。ADE78xx能够以数字方式校准这些微小的相位误差。ADE78xx允许向信号处理链中引入少量的时间延迟或时间提前，从而补偿这些微小的相位误差。

相位校准寄存器(APHCAL、BPHCAL和CPHCAL)都是10位寄存器，这些寄存器可以在-374.0 μs到+61.5 μs范围内调整电压通道信号路径中的时间提前量。向PHCAL寄存器中写入负值表示时间提前，而正值则表示时间延迟。1 LSB相当于0.976 μs的时间延迟或时间提前(时钟频率为1.024 MHz)。这样，当线路频率为60 Hz时，相位补偿分辨率可达到0.0211°(360° × 60 Hz/1.024 MHz)。这相当于在60 Hz时总校正范围为-8.079°到+1.329°。50 Hz时校正范围为-6.732°到+1.107°，而分辨率为0.0176°(360° × 50 Hz/ 1.024 MHz)。

假设相位误差为x度，且是以相电压为参考来测量的，那么通过将x除以相位分辨率(60 Hz时为0.0211°/LSB，而50 Hz时为0.0176°/LSB)即可计算出相应的LSB。结果必须位于-383到+63范围内，否则无效。如果电流比电压超前，则结果为

负值，会向PHCAL寄存器中写入其绝对值。如果电流比电压落后，则结果为正值，将结果加上512，然后再写入xPHCAL。

$$\begin{matrix} APHCAL, \\ BPHCAL \text{ 或} \\ CPHCAL = \end{matrix} \left\{ \begin{array}{l} \frac{x}{\text{phase_resolution}}, x \leq 0 \\ \frac{x}{\text{phase_resolution}} + 512, x > 0 \end{array} \right\} \quad (8)$$

图55显示了如何利用相位补偿来移除电流通道的IA中因外部电流传感器而导致的x = -1°相位超前(50 Hz系统中相当于55.5 μs)。为了消除A相电流通道中的超前(1°)，必须向对应的电压通道中引入相位超前。根据公式8，APHCAL为57个最低有效位(56.8四舍五入所得)。通过向A相电流中引入55.73 μs的时间延迟，即可实现该相位超前。

如“电流波形增益寄存器”部分中所述，ADE78xx的串行端口采用32、16或8位字格式。如图54所示，10位寄存器APHCAL、BPHCAL和CPHCAL是作为16位寄存器来访问的，其中六个MSB以0填充。

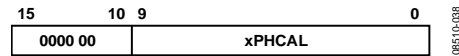


图54. xPHCAL寄存器以16位寄存器形式通信

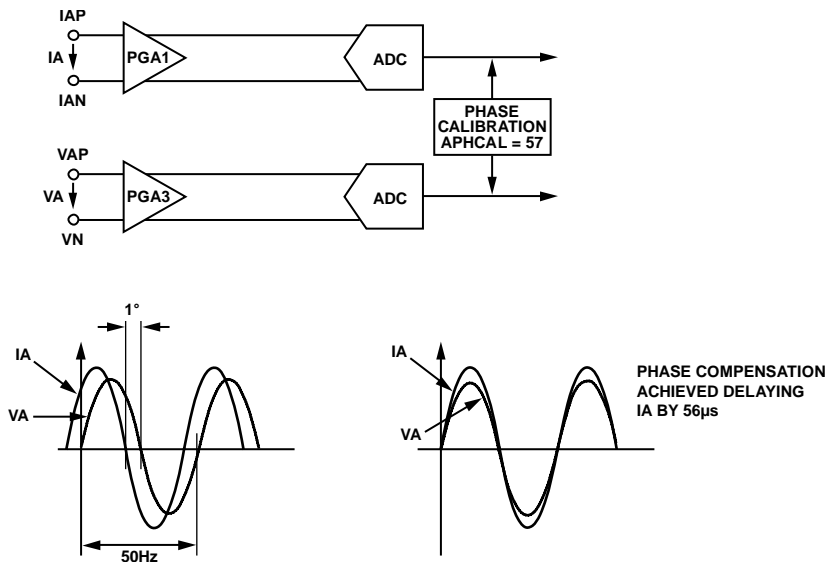


图55. 电压通道上的相位校准

参考电路

REF_{IN/OUT} 引脚处的基准电压标称值为1.2 V。这是ADE7854/ADE7858/ADE7868/ADE7878中ADC采用的基准电压。可以使用一个1.2 V典型外部基准电压源来驱动REF_{IN/OUT}引脚。内部基准电压源的温度系数采用端点法计算。为了计算温度范围内的漂移，测量端点(-40°C和+85°C)处的基准电压值并与25°C时的参考值进行比较，进而得出温度系数曲线的斜率。图56是温度范围内漂移的典型代表。它包含两条曲线：曲线X和曲线Y，它们是在整个额定温度范围内观察到的两个可能曲率的典型代表。

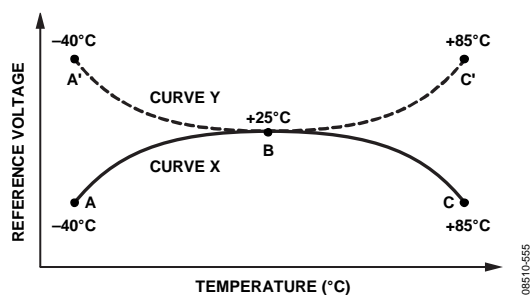


图56. 内部基准电压源的温度漂移

如图56所示，要精确分析温度范围内的漂移，必须分别对两个区域进行考察，具体如下所述：

- 对于曲线X中A点和B点之间的区域，基准电压值随温度升高而增加；因此，该曲线在A与B之间具有正斜率。该区域内的温度系数为正。
- 对于曲线X中B点和C点之间的区域，由于基准电压随温度上升而下降；因此对应于该曲线的此区域，温度系数为负。
- 与此类似，曲线Y在A点和B点之间的温度系数为负，而在B点和C点之间为正。

任意特定IC的漂移曲线均可匹配这些示例中的任意一条曲线。基准电压在特定端点温度下的绝对值与曲线该区域内温度系数之间的关系可由以下两个公式表示：

$$V_{REF(-40^{\circ}\text{C})} = V_{REF(+25^{\circ}\text{C})} \times \left(1 + \frac{\alpha_c(-40^{\circ}\text{C} - 25^{\circ}\text{C})}{10^6} \right)$$

$$V_{REF(85^{\circ}\text{C})} = V_{REF(25^{\circ}\text{C})} \times \left(1 + \frac{\alpha_h(85^{\circ}\text{C} - 25^{\circ}\text{C})}{10^6} \right)$$

其中， α_c 和 α_h 分别为低温与高温系数，计算如下：

$$\alpha_c = \frac{V_{REF(-40^{\circ}\text{C})} - V_{REF(+25^{\circ}\text{C})}}{V_{REF(+25^{\circ}\text{C})}(-40^{\circ}\text{C} - 25^{\circ}\text{C})} \times 10^6 \text{ ppm/}^{\circ}\text{C}$$

$$\alpha_h = \frac{V_{REF(85^{\circ}\text{C})} - V_{REF(25^{\circ}\text{C})}}{V_{REF(25^{\circ}\text{C})}(85^{\circ}\text{C} - 25^{\circ}\text{C})} \times 10^6 \text{ ppm/}^{\circ}\text{C}$$

由于低温和高温系数符号可能因IC不同而有所不同，因此，典型漂移在整个范围内指定并带有正负号(±)。为了找到温度系数的典型值、最小值和最大值(如“技术规格”部分所列)，收集了大量不同IC基于端点法得到的数据。最小和最大温度系数表示在额定温度范围内，任何特定IC的漂移都不会超过这些限值(参考25°C)。有关不同器件的漂移差异，请参见图57和图58。

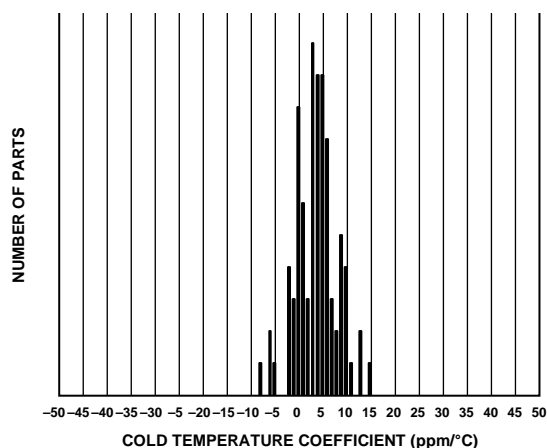
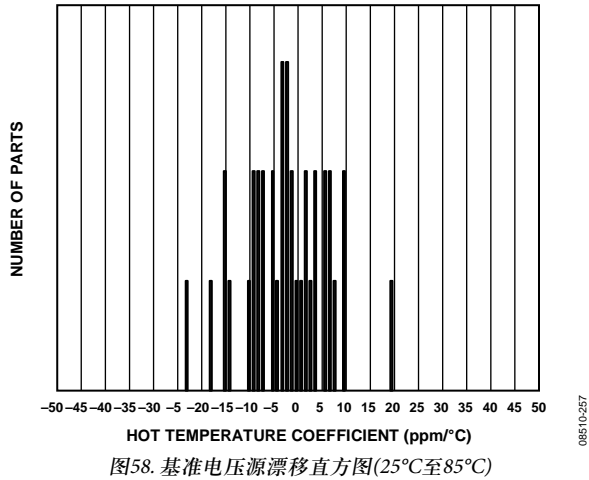


图57. 基准电压源漂移直方图(-40°C至+25°C)

ADE7854/ADE7858/ADE7868/ADE7878



由于所有ADC均采用该基准电压源，因此如果基准电压源存在x%的漂移，则会导致电表精度出现2x%的偏差。因温度变化而出现的基准电压漂移通常非常小，并且一般远远小于电表中其它元件的漂移。

如果CONFIG2寄存器的位0 (EXTREFEN)清0(默认值)，ADE7854/ADE7858/ADE7868/ADE7878采用内部基准电压源；如果该位置1，则使用外部基准电压源。在PSM0模式中设置CONFIG2寄存器，其值会在PSM1、PSM2和PSM3功耗模式下保持不变。

数字信号处理器

ADE7854/ADE7858/ADE7868/ADE7878内置固定功能数字信号处理器(DSP)，可以计算所有功率和有效值。此外内置程序存储器ROM和数据存储器RAM。

用于功率和有效值计算的程序存储在程序存储器ROM中，并且该处理器会每8 kHz执行一次该程序。计算结束时，器件会将STATUS0寄存器的位17 (DREADY)置1。通过将MASK0寄存器的位17 (DREADY)置1，可以使能该事件的中断。使能该中断后，计算结束时IRQ0引脚会变为低电平，且状态位DREADY被置1。通过写入STATUS0寄存器并将位17 (DREADY)置1，该状态位会被清除且IRQ0引脚变为高电平。

DSP使用的寄存器位于数据存储器RAM中，地址范围为0x4380到0x43BE。此存储器的宽度为28位。DSP内核中包含一个双级流水线。这意味着，当需要初始化一个寄存器时，应多执行两个写操作，以确保将值写入RAM；而如果需要初始化两个或更多寄存器，对最后一个寄存器必须多执行两个写操作，以确保将值写入RAM。

如“上电程序”部分所述，上电时或者硬件或软件复位后，DSP处于空闲模式。此时未执行任何指令。数据存储器RAM中的所有寄存器初始化为默认值0，读取/写入无任何

限制。RUN寄存器(用于启动和停止DSP)会被清除至0x0000。若要DSP开始执行代码，则必须向RUN寄存器中写入0x0001。

为了确保存储在DSP数据存储器RAM(地址介于0x4380与0x43BE之间)内数据的完整性，提供了写保护机制。默认情况下，保护功能是禁用的，放置在0x4380与0x43BE间的寄存器的写入无任何限制。使能保护功能后，这些寄存器不允许写入。无论写保护状态如何，寄存器的读取无任何限制。

要使能保护，应向位于地址0xE7FE的内部8位寄存器写入0xAD，然后向位于地址0xE7E3的内部8位寄存器写入0x80。

建议在寄存器完成初始化之后使能写保护。如果需要更改任何基于数据存储器RAM的寄存器，只需禁用保护，更改值，然后重新使能保护。更改这些寄存器无需停止DSP。

要禁用保护，向位于地址0xE7FE的内部8位寄存器写入0xAD，然后向位于地址0xE7E3的内部8位寄存器写入0x00。

上电时初始化ADE7854/ADE7858/ADE7868/ADE7878寄存器的推荐程序如下：

- 初始化AIGAIN、BIGAIN、CIGAIN和NIGAIN寄存器。
- 设置run = 1，启动DSP。
- 初始化所有其它数据存储器RAM寄存器。向队列内的最后一个寄存器写入三次，以确保将其值写入RAM。初始化除CFMODE寄存器以外的ADE7854/ADE7858/ADE7868/ADE7878所有其它寄存器。
读取电能寄存器xWATTHR、xFWATTHR、xVARHR、xFVARHR和xVAHR以擦除其内容，并从一个已知状态开始累计电能。
- 将CFMODE寄存器中的位9 (CF1DIS)、位10 (CF2DIS)和位11 (CF3DIS)清0，使能CF1、CF2和CF3引脚上的脉冲。这一初始化步骤应最后进行，确保ADE7854/ADE7858/ADE7868/ADE7878初始化期间不产生杂散脉冲。
- 启用写保护，方法是向位于地址0xE7FE的内部8位寄存器写入0xAD，然后向位于地址0xE7E3的内部8位寄存器写入0x80。
- 回读所有数据存储器RAM寄存器，以确保将其初始化为所需值。
- 在未正确初始化一个或多个寄存器的远程情况下，应禁用保护：即向位于地址0xE7FE的内部8位寄存器写入0xAD，然后向位于地址0xE7E3的内部8位寄存器写入0x00。重新初始化这些寄存器。向队列内的最后一个寄存器写入三次。启用写保护，向位于地址0xE7FE的内部8位寄存器写入0xAD，然后向位于地址0xE7E3的内部8位寄存器写入0x80。

如果ADE78xx一直处于PSM0正常模式，则没必要停止DSP。所有ADE78xx寄存器(包括位于数据存储RAM中的寄存器)均可以直接修改，而无需停止DSP。不过，若要停止DSP，则必须向RUN寄存器中写入0x0000。若要重新启动DSP，则必须遵循下列程序之一：

- 如果数据存储RAM中的ADE7854/ADE7858/ADE7868/ADE7878寄存器尚未经过修改，则可以向RUN寄存器中写入0x0001来启动DSP。
- 如果数据存储RAM中的ADE7854/ADE7858/ADE7868/ADE7878寄存器必须进行修改，则首先执行软件或硬件复位，然后按照推荐程序在上电时初始化寄存器。

如“电源管理”部分所述，当ADE7854/ADE7858/ADE7868/ADE7878退出PSM0功耗模式时，建议向RUN寄存器中写入0x0000来停止DSP(有关更改功耗模式时的建议操作，请参见图11和表12)。

有效值测量

有效值(rms)衡量交流信号的幅度。可以分别从实用角度和数学角度予以定义。从实用角度定义，一个交流信号的有效值等于在负载上产生同等功率所需的直流量。从数学角度来看，连续信号f(t)的有效值(均方根)定义如下：

$$F_{rms} = \sqrt{\frac{1}{T} \int_0^T f^2(t) dt} \quad (9)$$

对于时间采样信号，有效值计算涉及求信号的平方、求平均值，然后获得平方根。

$$F_{rms} = \sqrt{\frac{1}{N} \sum_{n=1}^N f^2[n]} \quad (10)$$

公式10表明，对于包含谐波信号，有效值计算会包含所有谐波成分，而不仅仅是基波。ADE78xx采用两种不同的方法来计算有效值。第一种方法非常精确，并仅在PSM0模式下有效。第二种方法精度较差，是采用平均绝对值(mav)测量估算来进行的；该方法在PSM0和PSM1模式下有效，但仅适用于ADE7868和ADE7878。

第一种方法是对输入信号的平方进行低通滤波(LPF)并取结果的平方根(参见图59)。

$$f(t) = \sum_{k=1}^{\infty} F_k \sqrt{2} \sin(k\omega t + \gamma_k) \quad (11)$$

那么

$$f^2(t) = \sum_{k=1}^{\infty} F_k^2 - \sum_{k=1}^{\infty} F_k^2 \cos(2k\omega t + 2\gamma_k) + 2 \sum_{\substack{k,m=1 \\ k \neq m}}^{\infty} 2 \times F_k \times F_m \sin(k\omega t + \gamma_k) \times \sin(m\omega t + \gamma_m) \quad (12)$$

经过LPF并取得平方根后，f(t)的有效值即可通过下式获得：

$$F = \sqrt{\sum_{k=1}^{\infty} F_k^2} \quad (13)$$

基于此方法的有效值计算会同时所有七个模拟输入通道上并行。结果存储在下列24位寄存器中：AIRMS、BIRMS、CIRMS、AVRMS、BVRMS、CVRMS和NIRMS(NIRMS仅适用于ADE7868和ADE7878)。

第二种方法首先计算输入信号的绝对值，然后通过滤波提取其直流成分。该方法计算的是输入的平均绝对值。如果公式12中的输入信号仅包含基波成分，则其平均值如下：

$$F_{DC} = \frac{1}{T} \left[\int_0^{\frac{T}{2}} \sqrt{2} \times F_1 \times \sin(\omega t) dt - \int_{\frac{T}{2}}^T \sqrt{2} \times F_1 \times \sin(\omega t) dt \right]$$

$$F_{DC} = \frac{2}{\pi} \times \sqrt{2} \times F_1$$

基于此方法的计算仅限在三相电流上同时运行。结果都存储在下列20位寄存器中，这些寄存器仅适用于ADE7868和ADE7878：AIMAV、BMAV和CMAV。请注意，只有仅含基波成分时，mav和rms值之间的比例关系才会保持不变。如果电流通道中存在谐波，则平均绝对值不再与有效值成正比。

电流有效值计算

本节介绍如何利用第一种方法来计算所有相线和零线电流的有效值。

图59详细显示了电流通道其中一相上的用于有效值计算的信号处理链。电流通道有效值是根据电流通道中使用的样本进行计算的。电流有效值为24位带符号值，并存储在AIRMS、BIRMS、CIRMS和NIRMS(仅限ADE7868/ADE7878)寄存器中。电流有效值测量的更新速率为8 kHz。

采用0.5V(交流峰值)的额定满量程模拟输入信号时，ADC会产生大约为±5,928,256的输出码。满量程正弦波信号的等效有效值为4,191,910 (0x3FF6A6)，该值与线路频率无关。如果使能了积分器，即CONFIG寄存器的位0 (INTEN)置1，那么满量程正弦波信号的等效有效值在50 Hz时为4,191,910 (0x3FF6A6)，而在60 Hz时则为3,493,258 (0x354D8A)。

ADE7854/ADE7858/ADE7868/ADE7878

当PGA = 1时，电流有效值的精度在满量程输入到1/1000满量程输入范围内通常为0.1%。另外，此项测量的带宽为2 kHz。建议在发生电压过零事件时的同时读取RMS寄存器，以确保稳定性。 $\overline{\text{IRQ1}}$ 中断可用于指示何时发生了过零事件(参见“中断”部分)。表13显示了电流有效值测量的建立时间，即RMS寄存器在从0到满量程变化时反映出电流通道输入端值所需的时间。但是，在芯片上电期间，以及DSP复位情况下，FS/1000信号的建立时间通常为1.2秒。

表13. 电流有效值测量的建立时间

积分器状态	50 Hz输入信号	60 Hz输入信号
积分器关闭	440 ms	440 ms
积分器开启	550 ms	500 ms

如“电流波形增益寄存器”部分中所述，ADE78xx的串行端口采用32、16或8位字格式。与图36所示寄存器类似，24位带符号寄存器AIRMS、BIRMS、CIRMS和NIRMS(仅限ADE7868和ADE7878)都是作为32位寄存器来访问的，其中八个MSB以0填充。

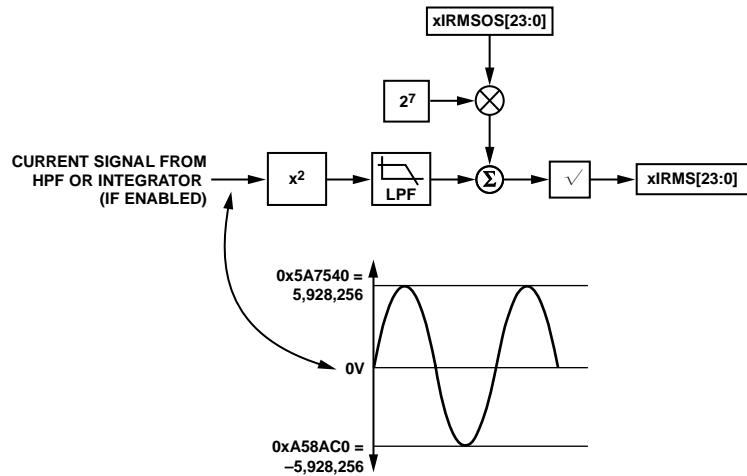


图59. 电流有效值信号处理

08510-0/40

电流有效值失调补偿

ADE7854/ADE7858/ADE7868/ADE7878针对每相提供了一个电流有效值失调补偿寄存器：AIRMSOS、BIRMSOS、CIRMSOS，以及仅适用于ADE7868和ADE7878的NIRMSOS寄存器。这些都是24位带符号寄存器，可用于移除电流有效值计算中的失调。由于 $I^2(t)$ 直流成分中集成了输入噪声，因此有效值计算中会失调。current rms offset寄存器乘以128并与电流有效值的平方相加，然后求取平方根。假设采用满量程交流输入(50 Hz)时电流有效值计算的最大值为4,191,910，当输入的信号为满量程60 dB时，1 LSB的有效值失调就表示有效值测量会出现0.00037% ($(\sqrt{4191^2 + 128} / 4191 - 1) \times 100$)的误差。在低电流下执行失调校准；校准时电流不应等于零。

$$I_{rms} = \sqrt{I_{rms_0}^2 + 128 \times IRMSOS} \quad (14)$$

其中， I_{rms_0} 是未经过失调校正的有效值测量值。

如“电流波形增益寄存器”部分中所述，ADE78xx的串行端口采用32、16或8位字格式，而DSP采用28位字格式。与图35所示寄存器类似，24位带符号寄存器AIRMSOS、BIRMSOS、CIRMSOS和NIRMSOS(仅限ADE7868/ADE7878)都是作为32位寄存器来访问的，其中四个MSB以0填充并通过符号扩展至28位。

电流平均绝对值计算—仅限ADE7868和ADE7878

本节介绍如何利用第二种方法来通过平均绝对值(mav)法估算所有相电流的有效值。此方法在PSM1模式下使用并仅适用于ADE7868和ADE7878，在零线断线表示可能存在窃电篡改时，可允许根据电流有效值来进行电能累计。此数据路径在PSM0模式下也有效，以便进行增益校准。在PSM1模式下，该增益用于外部微处理器计算准确的MAV。使用此方法时，不会计算零线电流的mav值。图60详细显示了电流通道其中一相上的用于mav计算的信号处理链。

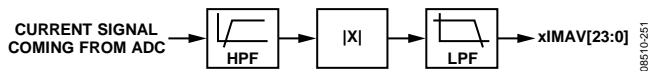


图60. PSM1模式的电流MAV信号处理

电流通道mav值是根据电流通道波形采样模式中使用的数据样本进行计算的。数据样本通过高通滤波器以消除ADC引入的直流失调，并计算出绝对值。然后，该模块的输出经过滤波，以获取平均值。电流mav值为20位无符号值，并存储在AIMAV、BIMAV和CIMAV寄存器中。该mav测量的更新速率为8 kHz。

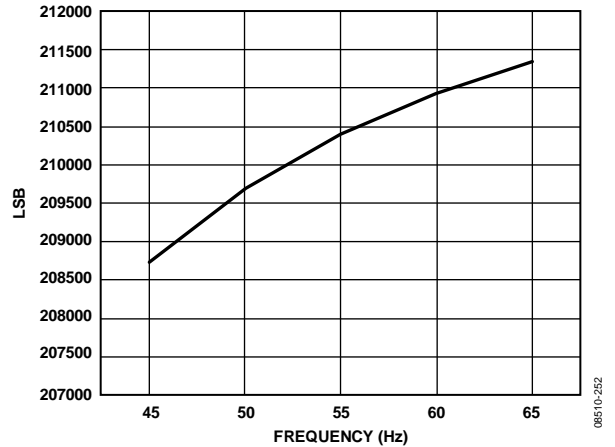


图61. 满量程时的xIMAV寄存器值(线路频率范围为45 Hz至65 Hz)

50 Hz和60 Hz时满量程正弦波信号的mav值分别为209,686和210,921。如图61所示，对于满量程正弦波输入，45 Hz和65 Hz的mav估算结果之间存在1.25%的偏差。在满量程输入到1/100满量程输入范围内，电流mav精度通常为0.5%。另外，该测量的带宽为2 kHz。电流mav测量的建立时间(即mav寄存器在0.5%的误差范围内反映电流通道输入端值所需的时间)为500 ms。但是，在进入该模式后第一次测量期间，建立至正确值所需的时间较长。

如“电流波形增益寄存器”部分中所述，ADE7868/ADE7878的串行端口采用32、16或8位字格式。如图62所示，20位无符号寄存器AIMAV、BIMAV和CIMAV是作为32位寄存器来访问的，其中12个MSB以0填充。

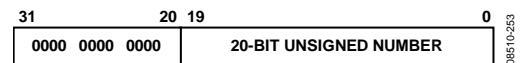


图62. xIMAV寄存器以32位寄存器形式传输

电流MAV增益和失调补偿

AIMAV、BIMAV和CIMAV寄存器中存储的电流有效值可以通过各项对应的增益和失调系数来进行校准。建议在PSM0模式下通过向ADE7868/ADE7878提供标称电流来计算具体增益。而失调可以通过向ADE7868/ADE7878提供低电流来进行估算，其中电流通常等于具体精度所要求的最小值。每次读取AIMAV、BIMAV和CIMAV寄存器时，存储在外部微控制器的参数用来校正上述寄存器。

电压通道有效值计算

图63详细显示了电压通道其中一相上的用于有效值计算的信号处理链。电压通道有效值是根据电压通道中使用的样本进行计算的。电压有效值值为24位带符号值，并存储在AVRMS、BVRMS和CVRMS寄存器中。电流有效值测量的更新速率为8 kHz。

ADE7854/ADE7858/ADE7868/ADE7878

采用0.5 V(交流峰值)的额定满量程模拟输入信号时, ADC会产生大约为 $\pm 5,928,256$ 的输出码。满量程正弦波信号的等效有效值为4,191,910 (0x3FF6A6), 该值与线路频率无关。

在满量程输入到1/1000满量程输入范围内, 电压有效值精度典型值为0.1%。另外, 该测量的带宽为2 kHz。建议在发生电压过零事件时的同时读取RMS寄存器, 以确保稳定性。

IRQ1中断可用于指示何时发生了过零事件(参见“中断”部分)。

对于50 Hz和60 Hz输入信号, 电压有效值测量的建立时间都是440 ms。该时间就是RMS寄存器从0开始到正确反映出电压通道输入端值所需的时间。

如“电流波形增益寄存器”部分中所述, ADE78xx的串行端口采用32、16或8位字格式。与图36所示寄存器类似, 24位带符号寄存器AVRMS、BVRMS和CVRMS都是作为32位寄存器来访问的, 其中八个MSB以0填充。

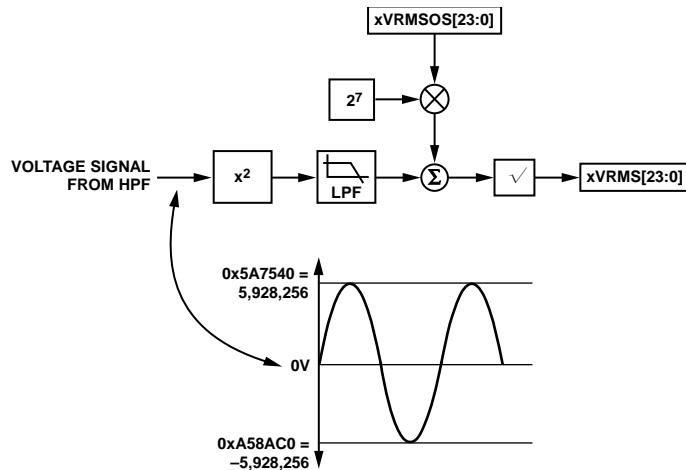


图63. 电压有效值信号处理

08510-041

电压有效值失调补偿

ADE78xx针对每相都提供一个电压有效值失调补偿寄存器：AVRMSOS、BVRMSOS和CVRMSOS。这些都是24位带符号寄存器，可用于移除电压有效值计算中的偏移失调。由于V₂(t)直流成分中集成了输入噪声，因此有效值计算中会偏移失调。电压有效值失调寄存器乘以128并与电流有效值的平方相加，然后求取平方根。假设采用满量程交流输入(50 Hz)时电压有效值计算的最大值为4,191,910，当输入的信号为满量程60 dB时，1 LSB的电压有效值失调就表示有效值测量会出现0.00037% ($(\sqrt{4191^2 + 128} / 4191 - 1) \times 100$)的误差。在低电流下执行失调校准；校准时电压不应等于零。

$$V_{rms} = \sqrt{V_{rms_0}^2 + 128 \times VRMSOS}$$

其中， V_{rms_0} 是未经过偏移失调校正的有效值测量。

如“电流波形增益寄存器”部分中所述，ADE78xx的串行端口采用32、16或8位字格式，而DSP采用28位字格式。与图35所示的寄存器类似，24位带符号寄存器AVRMSOS、BVRMSOS和CVRMSOS都是作为32位寄存器来访问的，其中四个最高有效位以0填充并通过符号扩展至28位。

有功功率计算

ADE7854/ADE7858/ADE7868/ADE7878可以计算各相上的总有功功率。总有功功率在计算时会考虑电压和电流的所有基波和谐波成分。另外，ADE7878可以计算基波有功功率，该功率完全由电压和电流的基波成分决定。

总有功功率计算

功率定义为电能从电源流向负载的速率，并通过产生电压和电流波形来表示。所得波形称为瞬时功率信号，并等于每一瞬间的电能流动速率。功率的单位为瓦或焦耳/秒。如

果交流系统的电源电压为v(t)、电流为i(t)，且两者都包含谐波，则

$$v(t) = \sum_{k=1}^{\infty} V_k \sqrt{2} \sin(k\omega t + \varphi_k) \quad (16)$$

$$i(t) = \sum_{k=1}^{\infty} I_k \sqrt{2} \sin(k\omega t + \gamma_k)$$

其中：

V_k 和 I_k 分别是各谐波的电压和电流有效值。

φ_k 和 γ_k 分别是各谐波的相位延迟。

交流系统种的瞬时功率为：

$$p(t) = v(t) \times i(t) = \sum_{k=1}^{\infty} V_k I_k \cos(\varphi_k - \gamma_k) - \sum_{k=1}^{\infty} V_k I_k \cos(2k\omega t + \varphi_k + \gamma_k) + \sum_{\substack{k,m=1 \\ k \neq m}}^{\infty} V_k I_m \{ \cos[(k-m)\omega t + \varphi_k - \gamma_m] - \cos[(k+m)\omega t + \varphi_k + \gamma_m] \} \quad (17)$$

整数个线路周期(n)内的平均功率通过公式18计算得出。

$$P = \frac{1}{nT} \int_0^{nT} p(t) dt = \sum_{k=1}^{\infty} V_k I_k \cos(\varphi_k - \gamma_k) \quad (18)$$

其中：

T是线路周期时长。

P称为总有功功率或总实际功率。

请注意，总有功功率等于公式17中瞬时功率信号p(t)的直流成分，即：

$$\sum_{k=1}^{\infty} V_k I_k \cos(\varphi_k - \gamma_k)$$

该表达式用于计算ADE78xx中各相上的总有功功率。通过将k=1代入公式18，即可获得基波有功功率的表达式，如下所示：

$$FP = V_1 I_1 \cos(\varphi_1 - \gamma_1) \quad (19)$$

图64显示了ADE78xx如何计算各相上的总有功功率。首先，器件将各相上的电流和电压信号相乘。接着，器件利用低通滤波器LPF2提取各相(A、B和C)上瞬时功率信号的直流成分。

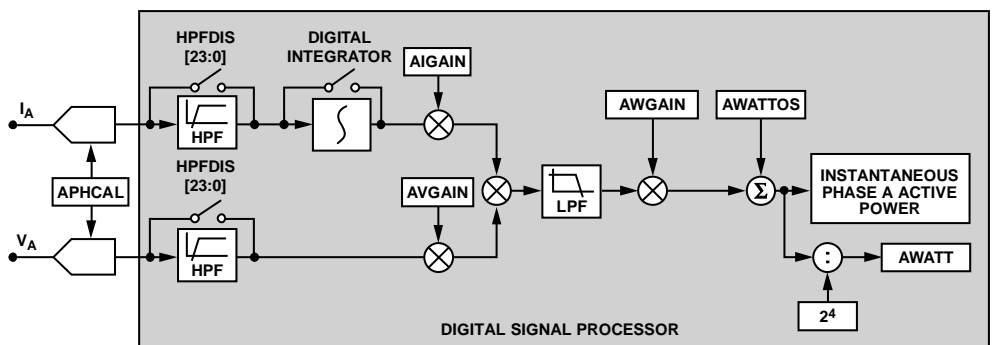


图64. 总有功功率数据路径

ADE7854/ADE7858/ADE7868/ADE7878

如果相电流和电压仅包含基波成分、位于相内(即 $\varphi_1 = \gamma_1 = 0$)，且对应于满量程ADC输入，那么两者相乘将得到具有直流成分 $V_1 \times I_1$ 和正弦波成分 $V_1 \times I_1 \cos(2\omega t)$ 的瞬时功率信号；图65显示了对应的波形。

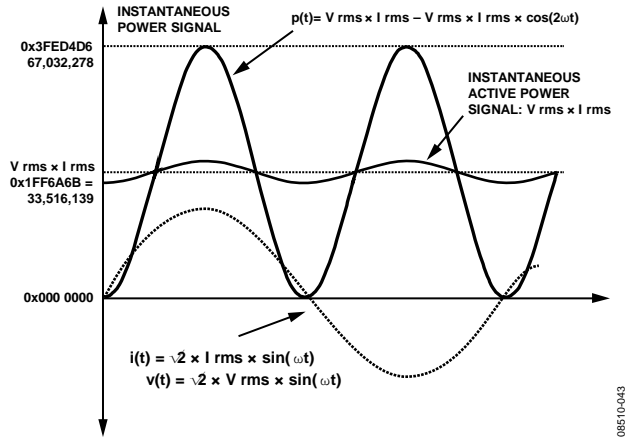


图65. 有功功率计算

由于LPF2在频率响应特性上并不具有理想的滤波器(参见图66)，因此有功功率信号会因瞬时功率信号而出现一些纹波。该纹波为正弦波形，频率等于线路频率的两倍。由于纹波本质上是正弦波，因此在对有功功率信号进行一段时间的积分来计算电能时，纹波会被移除。

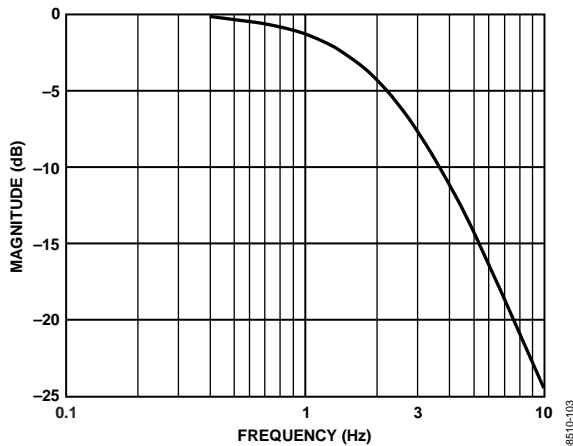


图66. LPF2(用于对各相上的瞬时功率进行滤波)的频率响应

ADE7854/ADE7858/ADE7868/ADE7878将瞬时各相总有功功率存储在AWATT、BWATT和CWATT寄存器中。表达式如下：

$$xWATT = \sum_{k=1}^{\infty} \frac{V_k}{V_{FS}} \times \frac{I_k}{I_{FS}} \times \cos(\varphi_k - \gamma_k) \times P_{MAX} \times \frac{1}{2^4} \quad (20)$$

其中：

V_{FS} 和 I_{FS} 分别为ADC输入为满量程时相位电压和电流的有效值。

$P_{MAX} = 33,516,139$ ；这是ADC输入为满量程的一相中计算出的瞬时功率。

xWATT[23:0]波形寄存器可以通过各种串行端口进行访问。详情参见“波形采样模式”部分。

基波有功功率计算—仅限ADE7878

ADE7878采用专有算法来计算基波有功功率，该算法需要使用电网频率和电压通道中测得的标称电压来初始化计算函数。COMPmode寄存器的位14 (SELFREQ)必须根据ADE7878所连网络的频率来进行设置。如果网络频率为50 Hz，请将该位清0(默认值)。如果网络频率为60 Hz，则请将该位置1。另外，以基于下列公式的正值来初始化24位带符号寄存器VLEVEL：

$$VLEVEL = \frac{V_{FS}}{V_n} \times 491,520 \quad (21)$$

其中：

V_{FS} 为ADC输入为满量程时相电压的有效值。

V_n 为相电压的有效值标称值。

如“电流波形增益寄存器”部分中所述，ADE7878的串行端口采用32、16或8位字格式，而DSP采用28位字格式。与图35所示的寄存器类似，24位带符号寄存器VLEVEL是作为32位寄存器来访问的，其中四个最高有效位以0填充并通过符号扩展至28位。

表14显示了基波有功功率测量的建立时间。

表14. 基波有功功率的建立时间

输入信号	
63%满量程	100%满量程
375 ms	875 ms

有功功率增益校准

请注意，通过写入对应相位的24位功率增益寄存器(AWGAIN、BWGAIN、CWGAIN、AFWGAIN、BFWGAIN或CFWGAIN)，可以在 $\pm 100\%$ 范围内调整各相中LPF2输出端的平均有功功率结果。xWGAIN寄存器置于各相的总有功功率数据路径中，而xFWGAIN(仅适用于ADE7878)寄存器置于各相的基波有功功率数据路径中。这些功率增益寄存器都是带符号的二进制补码寄存器，且分辨率为 $2^{-23}/\text{LSB}$ 。公式22通过数学方式描述了功率增益寄存器的工作方式。

$$\text{平均功率数据} = \text{LPF2输出} \times \left(1 + \frac{\text{功率增益寄存器}}{2^{23}} \right) \quad (22)$$

通过向功率增益寄存器中写入0xC00000，可以将输出缩小-50%，而通过向其中写入0x400000，则可以将输出放大50%。在ADE7854/ADE7858/ADE7868/ADE7878中，这些寄存器用于校准各相中的有功功率(或电能)计算。

如“电流波形增益寄存器”部分中所述，ADE7854/ADE7858/ADE7868/ADE7878的串行端口采用32、16或8位字格式，而DSP采用28位字格式。与图35所示寄存器类似，24位带符号寄存器AWGAIN、BWGAIN、CWGAIN、AFWGAIN、BFWGAIN和CFWGAIN都是作为32位寄存器来访问的，其中四个MSB以0填充并通过符号扩展至28位。

有功功率失调校准

ADE7854/ADE7858/ADE7868/ADE7878针对各相和各有功功率内置了一个24位功率失调寄存器。AWATTOS、BWATTOS和CWATTOS寄存器可以补偿总有功功率计算中的偏移失调，而AFWATTOS、BFWATTOS和CFWATTOS寄存器可以补偿基波有功功率计算中的失调。这些都是24位带符号二进制补码寄存器，可用于移除有功功率计算中的失调。由于PCB上或芯片本身的通道间存在串扰，因此功率计算中会存在失调。有功功率失调寄存器中的1 LSB相当于有功功率乘法器输出中的1 LSB。采用满量程电流和电压输入时，LPF2输出为 $P_{MAX} = 33,516,139$ 。当输入满量程-80 dB(有功功率调低104倍)时，有功功率失调寄存器的1 LSB就表示 P_{MAX} 会出现0.0298%的误差。

如“电流波形增益寄存器”部分中所述，ADE7854/ADE7858/ADE7868/ADE7878的串行端口采用32、16或8位字格式，而DSP采用28位字格式。与图35所示寄存器类似，24位带符号寄存器AWATTOS、BWATTOS、CWATTOS、AFWATTOS、BFWATTOS和CFWATTOS都是作为32位寄存器来访问的，其中四个MSB以0填充并通过符号扩展至28位。

有功功率计算的符号

平均有功功率计算是带符号计算。如果电流和电压波形之间的相位差超过90°，平均功率会变成负数。功率为负表示电能被返回注入到电网中。ADE78xx内置符号检测电路来支持有功功率计算。该电路可以监控总有功功率或基波有功功率。如有功功率计算部分所述，有功功率累计是分两

个阶段执行的。每次在电能累计中的第一阶段结束时检测到符号变化，即内部累加器的电能累加值达到WTHR寄存器阈值之后，就会触发专用中断。各相有功功率的符号可以从PHSIGN寄存器中读取。

ACCMODE寄存器的位6 (REVAPSEL)设置所监控的有功功率类型。当REVAPSEL为0(默认值)时，监控的是总有功功率。当REVAPSEL为1时，则监控的是基波有功功率。

当ACCMODE寄存器的位6 (REVAPSEL)所选功率上发生符号变化时，STATUS0寄存器的位[8:6](分别是REVAPC、REVAPB和REVAPA)就会置1。

PHSIGN寄存器的位[2:0](分别是CWSIGN、BWSIGN和AWSIGN)会与REVAPC、REVAPB和REVAPA位同时置1。这些位指示功率的符号。等于0时，对应功率为正数；等于1时，对应功率为负数。

STATUS0寄存器的位REVAPx和PHSIGN寄存器的位xWSIGN对应于x相的总有功功率，而功率类型则由ACCMODE寄存器的位6 (REVAPSEL)来选定。

通过将MASK0寄存器的位[8:6]置1，可以使能附加到STATUS0寄存器的位[8:6](分别是REVAPC、REVAPB和REVAPA)的中断。使能这类中断后，每当发生符号变化时，IRQ0引脚即会变为低电平，且状态位会置1。为了找到触发该中断的相位，器件会在读取STATUS0寄存器后马上读取PHSIGN寄存器。接着，通过写入STATUS0寄存器并将相应位置1，该状态位将被清除且IRQ0引脚回到高电平。

有功电能计算

如上文所述，功率定义为电流动动的速率，用数学公式表示即为：

$$\text{功率} = \frac{d\text{Energy}}{dt} \quad (23)$$

而电能是功率的积分，如下所示：

$$\text{电能} = \int p(t)dt \quad (24)$$

总有功电能累计和基波有功电能累计始终都是带符号运算。负电能会从有功电能成分中减去。

ADE7854/ADE7858/ADE7868/ADE7878

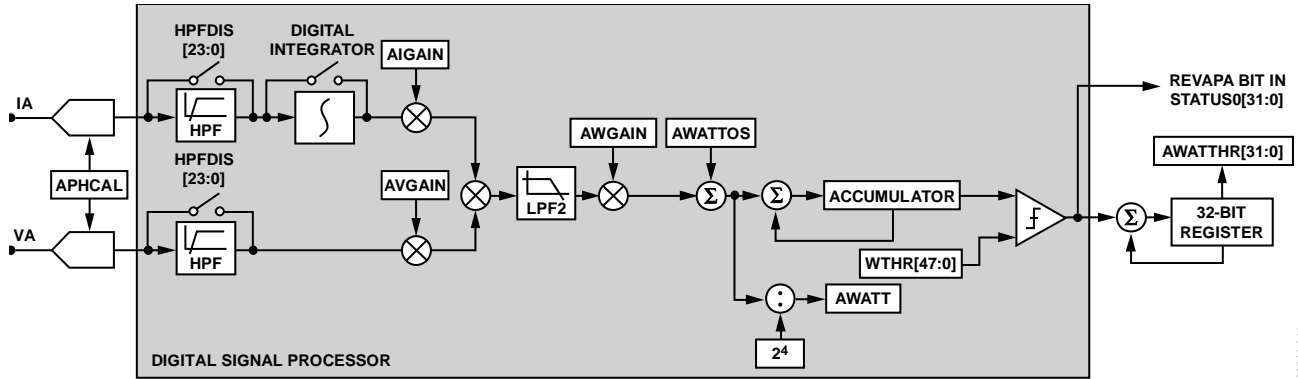


图67. 总有功率累计

ADE7854/ADE7858/ADE7868/ADE7878分两个阶段实现有功功率信号的积分处理(见图67)。该过程对于总无功功率和基波无功功率是相同的。第一阶段是在DSP内完成的：每隔125 μs(频率为8 kHz)，瞬时相位总或基波有功功率即会向一个内部寄存器中累加一次。到达阈值时，处理器端口处即会产生脉冲，并会该内部寄存器中减去该阈值。此刻电能的符号即被视作有功功率的符号(详情参见“有功功率计算的符号”部分)。第二阶段是在DSP之外完成的，其操作包括将处理器产生的脉冲累加到内部32位累计寄存器中。这类寄存器的内容会在器件访问瓦时寄存器xWATTHR和xFWATTHR时送入这些瓦时寄存器中。

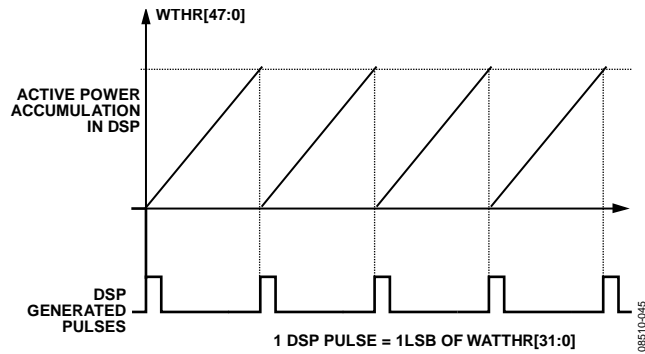


图68. DSP内的有功功率累计

图68说明了该过程。阈值包含在48位带符号寄存器WTHR中，这是由用户设定的，同时适用于所有相位的总有功率和基波功率。该值决定瓦时寄存器中1 LSB代表多少电能。当xWATTHR寄存器中1 LSB相当于 10^n wh有功电能(其中n为整数)，那么可以通过下式计算得出xWATTHR寄存器的值：

$$WTHR = \frac{P_{MAX} \times f_s \times 3600 \times 10^n}{V_{FS} \times I_{FS}} \quad (25)$$

其中：

$P_{MAX} = 33,516,139 = 0x1FF6A6B$ ，即ADC输入为满量程时计算出的瞬时功率。

$f_s = 8$ kHz，即DSP用于计算瞬时功率的频率。

V_{FS} 和 I_{FS} 分别为ADC输入为满量程时相电压和电流的有效值。

WTHR上可写入的最大值为 $2^{47} - 1$ ，而最小值为 $0x0$ 。不过，建议写入大于或等于 P_{MAX} 的数值。切不可使用负数。

WTHR是48位寄存器。如“电流波形增益寄存器”部分中所述，ADE7854/ADE7858/ADE7868/ADE7878的串行端口采用32、16或8位字格式。如图69所示，WTHR寄存器是作为两个32位寄存器(WTHR1和WTHR0)来访问的，这两个寄存器的八个MSB都是以0进行填充。

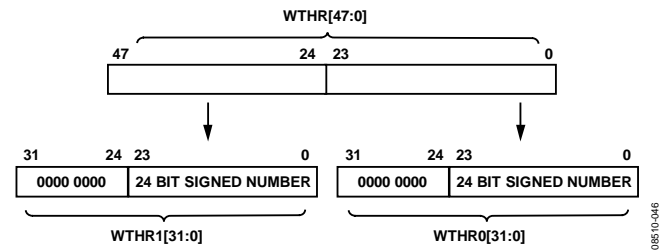


图69. WTHR[47:0]以两个32位寄存器形式通信

这种离散时间累加或相加相当于在连续时间内进行积分处理，如下文的公式26所示。

$$Energy = \int p(t) dt = \lim_{T \rightarrow 0} \left\{ \sum_{n=0}^{\infty} p(nT) \times T \right\} \quad (26)$$

其中：

n 为离散时间采样数。

T 为采样周期。

在ADE7854/ADE7858/ADE7868/ADE7878中，各相总有功率累加在32位带符号寄存器AWATTHR、BWATTHR和CWATTHR中，而各相基波总有功率累加在32位带符号寄存器AFWATTHR、BFWATTHR和CFWATTHR中。

当有功功率为正值时，有功电能寄存器内容可以滚动增加至负满量程(0x80000000)，并且值会继续增加。相反，如果有功功率为负值，则电能寄存器会下溢至正满量程(0x7FFFFFFF)，并且值会继续减小。

当其中一个xWATTHR寄存器的位30发生变化时，STATUS0寄存器的位0(AEHF)会置1，以表示这些寄存器的其中一个已经半满。如果有功功率为正值，则瓦时寄存器会在从0x3FFF FFFF递增到0x4000 0000时变为半满。如果有功功率为负值，则瓦时寄存器会在从0xC000 0000递减至0xBFFF FFFF时变为半满。类似地，当其中一个xFWATTHR寄存器的位30发生变化时，STATUS0寄存器的位1(FAEHF)会置1，以表示这些寄存器的其中一个已经半满。

通过将MASK0寄存器的位[1:0]置1，可以分别使能FAEHF和AEHF中断。使能后，每当xWATTHR(对于AEHF中断)或xFWATTHR(对于FAEHF中断)电能寄存器变为半满时，IRQ0引脚即会变为低电平，且状态位会被置1。通过写入STATUS0寄存器并将相应位置1，该状态位会被清除且IRQ0引脚回到逻辑高电平。

通过将LCYCMODE寄存器的位6(RSTREAD)置1，可以针对所有瓦时累计寄存器使能“读取并复位”操作，也就是在读操作之后将寄存器复位至0。

稳定负载下的积分时间

Accumulation寄存器的离散时间采样周期(T)为125 μs(频率为8 kHz)。当模拟输入端为满量程正弦波信号且功率增益寄存器设为0x000000时，每个LPF2的平均字值为P_{MAX} = 33,516,139 = 0x1FF6A6B。如果WTHR寄存器阈值设为P_{MAX}电平，这意味着DSP会每隔125 μs产生一个脉冲，这些脉冲会相加并存入瓦时寄存器中。

瓦时累计寄存器中可以存储的最大值为 $2^{31} - 1$ 或0x7FFFFFFF，一旦超过该值即会发生溢出。积分时间通过下式计算：

$$\text{时间} = 0x7FFE,FFF \times 125 \mu\text{s} = 74\text{小时}33\text{分钟}55\text{秒} \quad (27)$$

电能累计模式

每个32位瓦时累计寄存器(AWATTHR、BWATTHR、CWATTHR、AFWATTHR、BFWATTHR和CFWATTHR)中累计的有功功率取决于ACCMODE寄存器的位5和位4(CONSEL位)配置。各种配置如表15所示。

表15. 瓦时累计寄存器的输入

CONSEL	AWATTHR	BWATTHR	CWATTHR
00	VA × IA	VB × IB	VC × IC
01	VA × IA	0	VC × IC
10	VA × IA	VB × IB VB = -VA - VC	VC × IC
11	VA × IA	VB × IB VB = -VA	VC × IC

根据三相电表服务的具体情况，选择合适的公式来计算有功功率。美国ANSI C12.10标准定义了电表的不同配置。表16描述了上述不同配置中要选择的模式。

表16. 电能表配置

ANSI电能表	配置	CONSEL
5S/13S	三线三角形	01
6S/14S	四线Y形	10
8S/15S	四线三角形	11
9S/16S	四线Y形	00

ACCMODE寄存器的位[1:0](WATTACC[1:0])决定了如何根据总有功功率和基波有功功率来产生CF频率输出。瓦时累计寄存器是以带符号格式来累计有功功率的，但频率输出可以根据WATTACC[1:0]位来以带符号模式或绝对值模式产生。详情参见“电能频率转换”部分。

线路周期有功功率累计模式

在线路周期电能累计模式下，电能累计与电压通道的过零事件同步，以便累计整数个半波周期上的有功功率。通过将整数个线路周期上的有功功率相加，可以将有功功率的正弦波成分降至0。这样可以消除电能计算上的所有纹波，并能够精确累计较短时间内的电能。线路周期电能累计模式可以极大地简化电能校准，并明显降低校准电表所需的时间。在线路周期电能累计模式下，ADE7854/ADE7858/ADE7868/ADE7878会在整数个线路周期之后将32位内部累计寄存器中累计的有功功率送入xWATTHR或xFWATTHR寄存器，如图70所示。而半波周期数通过LINECYC寄存器进行指定。

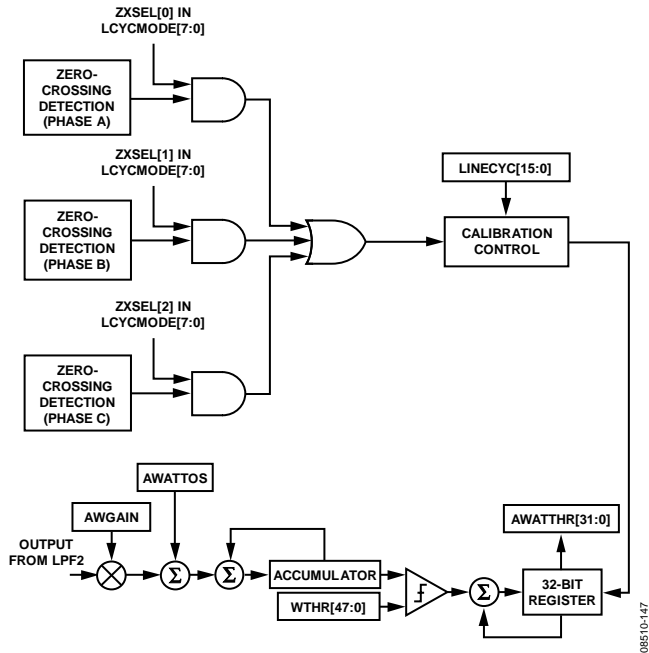


图70. 线路周期有功功率累计模式

通过将LCYCMODE寄存器的位0 (LWATT)置1, 可以激活线路周期电能累计模式。检测到LINECYC中设定的半波周期数之后, 整数个半波周期内的电能累计会被写入瓦时累计寄存器。使用线路周期累计模式时, LCYCMODE寄存器的位6 (RSTREAD)应该设为逻辑0, 因为此模式不支持对瓦时寄存器执行读取并复位操作。

通过设置LCYCMOD寄存器的位[5:3] (ZXSEL[x]), 可以在计算半波周期时分别包含A相、B相和C相过零事件。在计算过零事件时, 可以使用所有三相过零事件的任意组合。校准期间, 过零计数中一次仅应包含一相。

过零事件数是由16位无符号寄存器LINECYC来指定的。ADE78xx最多可以累计65,535个组合过零事件期间的有功功率。请注意, 内部过零计数器始终处于活动状态。因此, 将LCYCMODE寄存器的位0 (LWATT)置1时, 第一个电能累计结果是不正确的。而在LWATT位置1时, 写入LINECYC寄存器可以复位过零计数器, 从而确保第一个电能累计结果是正确的。

在电能校准周期结束时, STATUS0寄存器的位5 (LENERGY)会被置1。如果使能了MASK0中断屏蔽寄存器中的相应屏蔽位, $\overline{\text{IRQ0}}$ 引脚也会变为低电平有效。通过写入STATUS0寄存器并将相应位置1, 该状态位会被清除且 $\overline{\text{IRQ0}}$ 引脚再次变为高电平。

由于此模式下有功功率是在整数个半波周期上进行积分的, 因此正弦波成分会被降至0, 从而消除了电能计算中的所有纹波。因此, 使用线路周期累计模式时累计的总电能为:

$$e = \int_t^{t+nT} p(t) dt = nT \sum_{k=1}^{\infty} V_k I_k \cos(\varphi_k - \gamma_k) \quad (28)$$

其中, nT 为累计时间。

请注意, 线路周期有功功率累计与有功功率累计采用的是相同的信号路径。这两种方法的LSB大小相等。

无功功率计算—仅限ADE7858、ADE7868和ADE7878

ADE7858/ADE7868/ADE7878可以计算各相上的总无功功率。总无功功率包括电压和电流的所有基波和谐波成分。另外, ADE7878可以计算基波无功功率, 该功率完全由电压和电流的基波成分决定。

包含电抗元件(电感或电容)的负载会导致施加的交流电压和所产生的电流之间出现相位差。与电抗元件相关的功率称为无功功率, 其单位为VAR。无功功率是指电压和电流信号之一的所有谐波成分发生90°相移时产生的电压和电流波形。

公式31给出了交流系统中电流通道出现了+90°的相移时, 瞬时无功功率信号的表达式。

$$v(t) = \sum_{k=1}^{\infty} V_k \sqrt{2} \sin(k\omega t + \varphi_k) \quad (29)$$

$$i(t) = \sum_{k=1}^{\infty} I_k \sqrt{2} \sin(k\omega t + \gamma_k) \quad (30)$$

$$i'(t) = \sum_{k=1}^{\infty} I_k \sqrt{2} \sin\left(k\omega t + \gamma_k + \frac{\pi}{2}\right)$$

其中, $i'(t)$ 为所有谐波成分出现90°相移的电流波形。

而瞬时无功功率 $q(t)$ 可以表示为:

$$q(t) = v(t) \times i'(t) \quad (31)$$

$$q(t) = \sum_{k=1}^{\infty} V_k I_k \times 2 \sin(k\omega t + \varphi_k) \times \sin(k\omega t + \gamma_k + \frac{\pi}{2}) +$$

$$\sum_{\substack{k,m=1 \\ k \neq m}}^{\infty} V_k I_m \times 2 \sin(k\omega t + \varphi_k) \times \sin(m\omega t + \gamma_m + \frac{\pi}{2})$$

请注意， $q(t)$ 可改写为：

$$q(t) = \sum_{k=1}^{\infty} V_k I_k \left\{ \cos\left(\varphi_k - \gamma_k - \frac{\pi}{2}\right) - \cos\left(2k\omega t + \varphi_k + \gamma_k + \frac{\pi}{2}\right) \right\} + \sum_{\substack{k,m=1 \\ k \neq m}}^{\infty} V_k I_m \left\{ \cos\left[(k-m)\omega t + \varphi_k - \gamma_k - \frac{\pi}{2}\right] - \cos\left[(k+m)\omega t + \varphi_k + \gamma_k + \frac{\pi}{2}\right] \right\} \quad (32)$$

整数个线路周期(n)内的平均总无功功率通过公式33计算得出。

$$Q = \frac{1}{nT} \int_0^{nT} q(t) dt = \sum_{k=1}^{\infty} V_k I_k \cos(\varphi_k - \gamma_k - \frac{\pi}{2}) \quad (33)$$

$$Q = \sum_{k=1}^{\infty} V_k I_k \sin(\varphi_k - \gamma_k)$$

其中：

T 是线路周期。

Q 称为总无功功率。请注意，总无功功率等于公式32中瞬时无功功率信号 $q(t)$ 的直流成分，即：

$$\sum_{k=1}^{\infty} V_k I_k \sin(\varphi_k - \gamma_k)$$

该关系式用于计算ADE7858/ADE7868/ADE7878中各相上的总无功功率。瞬时无功功率信号是各相中 $q(t)$ 电压信号的每个谐波乘以电流信号的对应90°相移谐波而产生的。

ADE7858/ADE7868/ADE7878将瞬时总各相无功功率存储在AVAR、BVAR和CVAR寄存器中。表达式如下：

$$xVAR = \sum_{k=1}^{\infty} \frac{V_k}{V_{FS}} \times \frac{I_k}{I_{FS}} \times \sin(\varphi_k - \gamma_k) \times PMAX \times \frac{1}{2^4} \quad (34)$$

其中：

V_{FS} 和 I_{FS} 分别为ADC输入为满量程时相位电压和电流的有效值。

$PMAX = 33,516,139$ ，即ADC输入为满量程且位于相内时计算出的瞬时功率。

xVAR波形寄存器可以通过各种串行端口进行访问。详情参见“波形采样模式”部分。

通过将 $k=1$ 代入公式33，即可获得基波无功功率的表达式，如下所示：

$$FQ = V_1 I_1 \sin(\varphi_1 - \gamma_1)$$

ADE7878采用专有算法来计算基波无功功率，该算法需要使用电网频率和在电压通道中测得的标称电压来初始化计算函数。如“有功功率计算”部分所述，这些初始化过程是基波有功和无功功率所共有的。

表17显示了基波无功功率测量的建立时间，即让功率能够反映出ADE7878输入端的值所需的时间。

表17. 基波无功功率的建立时间

输入信号	
63%满量程	100%满量程
375 ms	875 ms

无功功率增益校准

通过写入对应相位的24位VARGAIN寄存器之一(AVARGAIN、BVARGAIN、CVARGAIN、AFVARGAIN、BFVARGAIN或CFVARGAIN)，可以在±100%范围内调整各相中的平均无功功率。xVARGAIN寄存器位于各相的总无功功率数据路径中。xFVARGAIN寄存器位于各相的基波无功功率数据路径中。xVARGAIN寄存器都是带符号的二进制补码寄存器，且分辨率为 $2^{-23}/LSB$ 。xVARGAIN寄存器的函数表达式为：

$$\text{平均无功功率} = \text{LPF2输出} \times \left(1 + \frac{\text{xVARGAIN寄存器}}{2^{23}} \right) \quad (35)$$

通过向xVARGAIN寄存器中写入0xC00000，可以将输出缩小50%，而通过向其中写入0x400000，则可以将输出放大50%。这些寄存器可以用于校准ADE78xx中各相的无功功率(或电能)增益。

如“电流波形增益寄存器”部分中所述，ADE7858/ADE7868/ADE7878的串行端口采用32、16或8位字格式，而DSP采用28位字格式。与图35所示寄存器类似，24位带符号寄存器AVARGAIN、BVARGAIN、CVARGAIN、AFVARGAIN、BFVARGAIN和CFVARGAIN都是作为32位寄存器来访问的，其中四个MSB以0填充并通过符号扩展至28位。

无功功率失调校准

ADE7858/ADE7868/ADE7878针对各相总无功功率提供了一个无功功率失调寄存器。AVAROS、BVAROS和CVAROS寄存器可以补偿总无功功率计算中的偏移失调，而AFVAROS、BFVAROS和CFVAROS寄存器可以补偿基波无功功率计算中的偏移失调。这些都是24位带符号二进制补码寄存器，可用于移除无功功率计算中的失调。由于PCB上或芯片本身的通道间存在串扰，因此功率计算中会存在失调。这些失调寄存器的分辨率与有功功率失调寄存器相同(参见“有功功率失调校准”部分)。

如“电流波形增益寄存器”部分中所述，ADE7858/ADE7868/ADE7878的串行端口采用32、16或8位字格式，而DSP采用28位字格式。与图35所示寄存器类似，24位带符号寄存器AVAROS、BVAROS和CVAROS都是作为32位寄存器来访问的，其中四个MSB以0填充并通过符号扩展至28位。

ADE7854/ADE7858/ADE7868/ADE7878

无功功率计算的符号

请注意，无功功率计算是带符号计算。表18概述了电压和电流之间的相位差与对应无功功率计算符号之间的关系。

ADE7858/ADE7868/ADE7878内置符号检测电路来支持无功功率计算，该电路可以监控总无功功率或基波无功功率。如“无功电能计算”部分所述，无功电能累计是分两个阶段执行的。每次在电能累计中的第一阶段结束时检测到符号变化，即内部累加器的电能累加值达到VARTHR寄存器阈值之后，就会触发专用中断。各相无功功率的符号可以从PHSIGN寄存器中读取。ACCMODE寄存器的位7 (REVRPSEL)设置所监控的无功功率类型。当REVRPSEL为0(默认值)时，监控的是总无功功率。当REVRPSEL为1时，则监控的是基波无功功率。

当ACCMODE寄存器的位7 (REVRPSEL)所选功率上发生符号变化时，STATUS0寄存器的位[12:10](分别是REVRPC、REVRPB和REVRPA)就会置1。

PHSIGN寄存器的位[6:4](分别是CVARSIGN、BVARSIGN和AVARSIGN)会与REVRPC、REVRPB和REVRPA位同时置1。这些位指示无功功率的符号。等于0时，无功功率为正数；等于1时，无功功率为负数。

STATUS0寄存器的位REVRPx和PHSIGN寄存器的位xVARSIGN对应于x相的总无功功率，而功率类型则由ACCMODE寄存器的位REVRPSEL来选定。

通过设置MASK0寄存器的位[12:10]，可以分别使能REVRPC、REVRPB和REVRPA中断。使能这类中断后，每当发生符号变化时， $\overline{\text{IRQ0}}$ 引脚即会变为低电平，且状态位会置1。为了找到触发该中断的相位，器件会在读取STATUS0寄存器后马上读取PHSIGN寄存器。接着，通过写入STATUS0寄存器并将相应位置1，该状态位会被清除且 $\overline{\text{IRQ0}}$ 引脚变为高电平。

表18. 无功功率计算的符号

Φ^1	积分器	无功功率的符号
0到+180	关	正
-180到0	关	负
0到+180	开	正
-180到0A	开	负

¹ Φ 定义为电压信号减去电流信号所得的相位角度；也就是说，如果是感性负载， Φ 为正；如果是容性负载，则为负。

无功电能计算

无功电能是无功功率的积分形式。

$$\text{无功电能} = \int q(t) dt \quad (36)$$

总无功电能累计和基波无功电能累计始终都是带符号运算。负电能会从无功电能成分中减去。

与有功功率类似，ADE7858/ADE7868/ADE7878分两个阶段实现无功功率信号的积分处理(见图71)。该过程对于总无功功率和基波无功功率是相同的。

- 第一阶段是在DSP内完成的：每隔125 μs (频率为8 kHz)，瞬时相总无功或基波无功功率即会向一个内部寄存器中累加一次。到达阈值时，处理器端口处即会产生脉冲，并会从该内部寄存器中减去该阈值。此刻电能的符号即被视作无功功率的符号(详情参见“无功功率计算的符号”部分)。
- 第二阶段是在DSP之外完成的，其操作包括将处理器产生的脉冲累加到内部32位累计寄存器中。这类寄存器的内容会在器件访问乏时寄存器(xVARHR和xFVARHR)时送入这些乏时寄存器中。AVARHR、BVARHR、CVARHR、AFWATTHR、BFWATTHR和CFWATTHR表示相位基波无功功率。

“有功电能计算”部分的图68说明了该过程。阈值包含在48位带符号寄存器VARTHR中，由用户设定，该过程对于总无功功率和基波相位无功功率是相同的。该值取决于乏时寄存器中1 LSB代表到多少电能。当xVARTHR寄存器中1 LSB相当于 10^n varh 无功电能(其中n为整数)，那么可以通过下式计算得出xVARTHR寄存器的值：

$$VARTHR = \frac{P_{MAX} \times f_s \times 3600 \times 10^n}{V_{FS} \times I_{FS}}$$

其中：

$P_{MAX} = 33,516,139 = 0x1FF6A6B$ ，即ADC输入为满量程时计算出的瞬时功率。

$f_s = 8 \text{ kHz}$ ，即DSP用于计算瞬时功率的频率。

V_{FS} 和 I_{FS} 分别为ADC输入为满量程时相电压和电流的有效值。

VARTHR寄存器上可写入的最大值为 $2^{47} - 1$ ，而最小值为 $0x0$ 。不过，建议写入大于或等于 P_{MAX} 的数值。切不可使用负数。

VARTHR是48位寄存器。如“电流波形增益寄存器”部分中所述，ADE7858/ADE7868/ADE7878的串行端口采用32、16或8位字格式。与图69所示WTHR类似，VARTHR寄存器是作为两个32位寄存器(VARTHR1和VARTHR0)来访问的，这两个寄存器的八个MSB都是以0进行填充。

这种离散时间累加或相加相当于在连续时间内进行积分处理，如公式37所示。

$$\text{无功电能} = \int q(t)dt = \lim_{T \rightarrow 0} \left\{ \sum_{n=0}^{\infty} q(nT) \times T \right\} \quad (37)$$

其中：

n 为离散时间采样数。

T 为采样周期。

在ADE7858/ADE7868/ADE7878上，相总无功功率是在32位带符号寄存器AVARHR、BVARHR和CVARHR中进行累加的。而相基波无功功率是在32位带符号寄存器AFVARHR、BFVARHR和CFVARHR进行累加的。当无功功率为正值时，无功电能寄存器内容可以滚动增加至负满量程(0x80000000)，并且值会继续增加。相反，如果无功功率为负值，则电能寄存器会下溢至正满量程(0x7FFFFFFF)，并且值会继续减小。

当其中一个xVARHR寄存器的位30发生变化时，STATUS0寄存器的位2 (REHF)会置1，以表示这些寄存器的其中一个已经半满。如果无功功率为正值，则乏时寄存器会在从0x3FFF FFFF递增至0x4000 0000时变为半满。如果无功功率为负值，则乏时寄存器会在从0xC000 0000递减至0xBFFF FFFF时变为半满。类似地，当其中一个xFVARHR寄存器的位30发生变化时，STATUS0寄存器的位3 (FREHF)会置1，以表示这些寄存器的其中一个已经半满。

通过设置MASK0寄存器的位[3:2]，可以分别使能FREHF和REHF中断。使能后，每当xVARHR(对于REHF中断)或xFVARHR(对于FREHF中断)电能寄存器变为半满时，IRQ0引脚即会变为低电平，且状态位会被置1。通过写入STATUS0寄存器并将相应位置1，该状态位会被清除且IRQ0引脚变为高电平。

通过将LCYCMODE寄存器的位6 (RSTREAD)置1，可以针对所有乏时累计寄存器使能“读取并复位”操作，也就是在读取操作之后将寄存器复位至0。

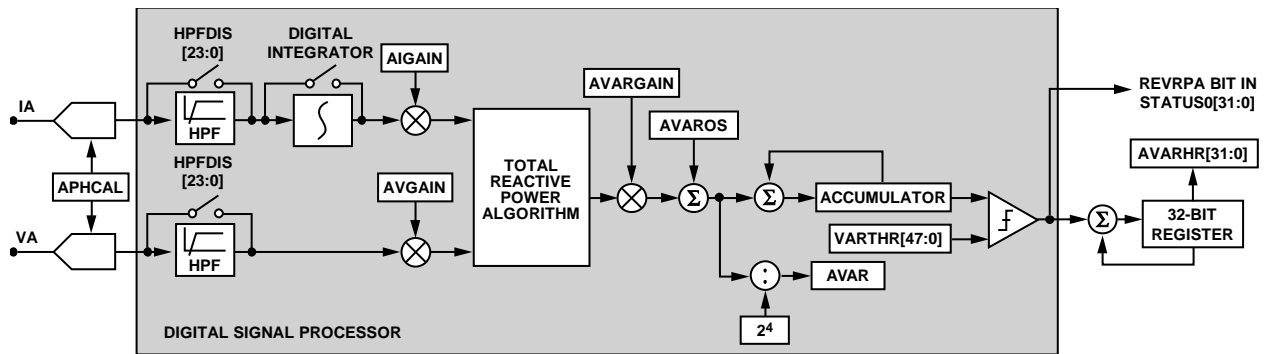


图71. 总无功电能累计

08510-245

ADE7854/ADE7858/ADE7868/ADE7878

稳定负载下的积分时间

Accumulation寄存器的离散时间采样周期(T)为125 μs(频率为8 kHz)。当模拟输入采用满量程纯正弦波信号且电压和电流信号之间存在90°相位差(无功功率最大可能值)时,表示无功功率的平均字值为 $PMAX = 33,516,139 = 0x1FF6A6B$ 。如果VARTH阈值设为PMAX电平,这意味着DSP会每隔125 μs产生一个脉冲,这些脉冲会相加并存入乏时寄存器中。

乏时累计寄存器中可以存储的最大值为 $2^{31} - 1$ 或0x7FFFFFFF,一旦超过该值即会发生下溢。积分时间通过下式计算:

$$\text{时间} = 0x7FFF,FFFF \times 125 \mu s = 74 \text{小时}33 \text{分钟}55 \text{秒} \quad (38)$$

电能累计模式

各32位乏时累计寄存器(AVARHR、BVARHR、CVARHR、AFVARHR、BFVARHR和CFVARHR)中累计的无功功率取决于ACCMODE寄存器的位[5:4] (CONSEL[1:0])与瓦时寄存器相关的配置,各种不同配置如表19所示。请注意,IA'/IB'/IC'都是相移电流波形。

表19. 乏时累计寄存器的输入

CONSEL[1:0]	AVARHR, AFVARHR	BVARHR, BFVARHR	CVARHR, CFVARHR
00	$VA \times IA'$	$VB \times IB'$	$VC \times IC'$
01	$VA \times IA'$	0	$VC \times IC'$
10	$VA \times IA'$	$VB \times IB'$ $VB = -VA - VC$	$VC \times IC'$
11	$VA \times IA'$	$VB \times IB'$ $VB = -VA$	$VC \times IC'$

ACCMODE寄存器的位[3:2] (VARACC[1:0])决定如何根据总无功功率和基波无功功率来产生CF频率输出。乏时累计寄存器是以带符号格式来累计无功功率的,但频率输出可以根据VARACC[1:0]位来以带符号模式或符号调整模式产生。详情参见“电能频率转换”部分。

线路周期无功电能累计模式

如“线路周期有功电能累计模式”部分所述,在线路周期电能累计模式下,电能累计可以与电压通道过零事件同步,从而可以累计整数个半波周期内的无功电能。

在此模式下, ADE7858/ADE7868/ADE7878会在整数个线路周期之后将32位内部累计寄存器中累计的无功电能送入xVARHR或xFVARHR寄存器,如图72所示。而半波周期数通过LINECYC寄存器进行指定。

通过将LCYCMODE寄存器的位1 (LVAR)置1,可以激活线路周期无功电能累计模式。当检测到的过零事件数量达到LINECYC寄存器中指定的数值之后,器件会将整数个半波周期或过零事件内累计的总无功电能送入Var-hour accumulation寄存器。使用线路周期累计模式时,LCYCMODE寄存器的位6 (RSTREAD)应该设为逻辑0,因为此模式不支持对乏时寄存器执行读取并复位操作。

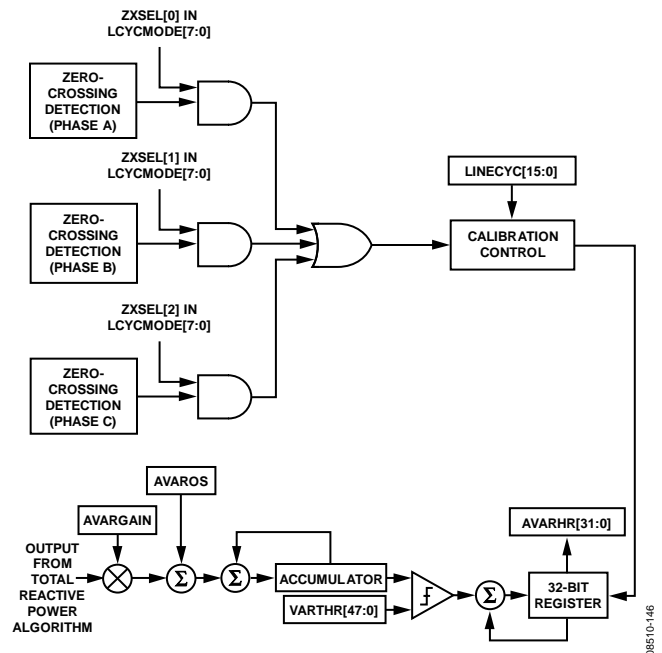


图72. 线路周期总无功电能累计模式

通过设置LCYCMOD寄存器的位[5:3] (ZXSEL[x]),可以在计算半波周期时分别包含A相、B相和C相过零事件。在计算过零事件时,可以使用所有三相过零事件的任意组合。校准期间,过零计数中一次仅应包含一相。

有关线路周期累计模式下如何设置LINECYC寄存器和MASK0中断屏蔽寄存器的位5 (LENERGY)的更多信息,请参见“线路周期有功电能累计模式”部分。

视在功率计算

视在功率定义为最大负载功率。获取视在功率的一种方法是将电压有效值乘以电流有效值(也称为算术视在功率)。

$$S = V_{rms} \times I_{rms} \quad (39)$$

其中:

S 为视在功率。

V_{rms} 和 I_{rms} 分别是电压和电流有效值。

ADE7854/ADE7858/ADE7868/ADE7878可以计算各相上的算术视在功率。图73显示了ADE78xx上各相计算视在功率时的信号处理。由于 V_{rms} 和 I_{rms} 包含所有谐波信息,因此ADE78xx计算的视在功率为总视在功率。ADE7878并不测量基波电压和电流的有效值,因此也不会计算基波视在功率。

ADE7854/ADE7858/ADE7868/ADE7878将瞬时各相视在功率存储在AVA、BVA和CVA寄存器中。表达式如下:

$$xVA = \frac{V}{V_{FS}} \times \frac{I}{I_{FS}} \times P_{MAX} \times \frac{1}{2^4} \quad (40)$$

其中:

V 和 I 分别是相位电压和电流的有效值。

V_{FS} 和 I_{FS} 分别为ADC输入为满量程时相位电压和电流的有效值。

$P_{MAX} = 33,516,139$, 即ADC输入为满量程且位于相内时计算出的瞬时功率。

$xVA[23:0]$ 波形寄存器可以通过各种串行端口进行访问。详情参见“波形采样模式”部分。

此外, ADE7854/ADE7858/ADE7868/ADE7878还可以通过将相位有效值电流与外部引入的有效值电压相乘, 来计算视在功率。详情参见“使用VNOM计算视在功率”部分。

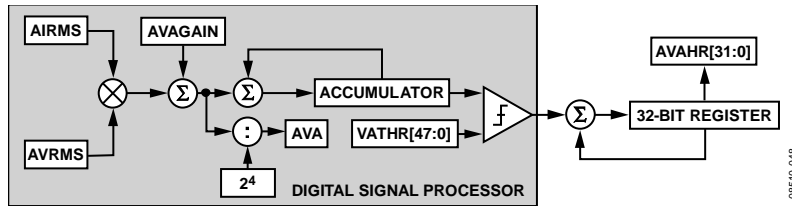


图73. 视在功率数据流和视在电能累计

ADE7854/ADE7858/ADE7868/ADE7878

视在功率增益校准

通过写入对应相位的24位VAGAIN寄存器之一(AVAGAIN、BVAGAIN或CVAGAIN)，可以在±100%范围内调整各相中产生的平均视在功率。VAGAIN寄存器都是带符号的二进制补码寄存器，且分辨率为 $2^{-23}/\text{LSB}$ 。xVAGAIN寄存器的函数数学表达式为：

$$\text{平均视在功率} = V_{rms} \times I_{rms} \times \left(1 + \frac{\text{VAGAIN寄存器}}{2^{23}} \right) \quad (41)$$

通过向xVAGAIN寄存器中写入0xC00000，可以将输出缩小50%，而通过向其中写入0x400000，则可以将输出放大50%。在ADE7854/ADE7858/ADE7868/ADE7878中，这些寄存器用于校准各相中的视在功率(或电能)计算。

如“电流波形增益寄存器”部分中所述，ADE78xx的串行端口采用32、16或8位字格式，而DSP采用28位字格式。与图35所示的寄存器类似，24位寄存器AVAGAIN、BVAGAIN和CVAGAIN都是作为32位寄存器来访问的，其中四个MSB以0填充并通过符号扩展至28位。

视在功率失调校准

每个有效值测量均包含失调补偿寄存器，用于校准并消除有效值中的直流成分(参见“有效值测量”部分)。在视在功率信号处理中，电压和电流有效值会相乘。由于有效值相乘并不会产生任何额外失调，因此视在功率信号处理中无需专用的失调补偿。各相视在功率测量的失调补偿是通过校准各个有效值测量来实现的。

使用VNOM计算视在功率

ADE7854/ADE7858/ADE7868/ADE7878可以通过将电流有效值与24位带符号寄存器中外部引入的有效值电压相乘，来计算视在功率。

当COMPmode寄存器的位[13:11](VNOMCEN、VNOMBEN或VNOMAEN)之一置1时，即会通过此方式计算对应相位(VNOMxEN所对应的x相)上的视在功率。当VNOMxEN位清0(默认值)时，则计算的是算术视在功率。

VNOM寄存器的值取决于V(所需电压有效值)和 V_{FS} (ADC输入为满量程时的相电压有效值)：

$$\text{VNOM} = \frac{V}{V_{FS}} \times 4,191,910 \quad (42)$$

其中，V为所需的标称相电压有效值。

如“电流波形增益寄存器”中所述，ADE78xx的串行端口采用32、16或8位字格式。与图36所示寄存器类似，24位带符号寄存器VNOM是作为32位寄存器来访问的，其中八个MSB以0填充。

视在电能计算

视在电能是视在功率的积分形式。

$$\text{视在电能} = \int s(t) dt \quad (43)$$

与有功和无功功率类似，ADE7854/ADE7858/ADE7868/ADE7878分两个阶段实现视在功率信号的积分处理(见图73)。第一阶段是在DSP内完成的：每隔125 μs(频率为8 kHz)，瞬时相位视在功率即会向一个内部寄存器中累加一次。到达阈值时，处理器端口处即会产生脉冲，并不会从该内部寄存器中减去该阈值。第二阶段是在DSP之外完成的，其操作包括将处理器产生的脉冲累加到内部32位累加寄存器中。这类寄存器的内容会在器件访问VA时寄存器(xVAHR)时送入这些寄存器中。“有功电能计算”部分的图68说明了该过程。阈值包含在48位带符号寄存器VATHR中，其值决定VA时寄存器中1 LSB代表的电能多少。当xVATHR寄存器中1 LSB相当于 10^n VAh视在电能(其中n为整数)，那么可以通过下式计算得出xVATHR寄存器的值：

$$\text{VATHR} = \frac{P_{MAX} \times f_s \times 3600 \times 10^n}{V_{FS} \times I_{FS}}$$

其中：

$P_{MAX} = 33,516,139 = 0x1FF6A6B$ ，即ADC输入为满量程时计算出的瞬时功率。

$f_s = 8 \text{ kHz}$ ，即DSP用于计算瞬时功率的频率。

V_{FS} 和 I_{FS} 分别为ADC输入为满量程时相电压和电流的有效值。

VATHR是48位寄存器。如“电流波形增益寄存器”部分中所述，ADE7854/ADE7858/ADE7868/ADE7878的串行端口采用32、16或8位字格式。与图69所示WTHR类似，VATHR寄存器是作为两个32位寄存器(VATHR1和VATHR0)来访问的，这两个寄存器的八个MSB都是以0进行填充。

这种离散时间累加或相加相当于在连续时间内进行积分处理，如下文的公式44所示。

$$\text{视在功率} = \int s(t) dt = \lim_{T \rightarrow 0} \left\{ \sum_{n=0}^{\infty} s(nT) \times T \right\} \quad (44)$$

其中：

n为离散时间采样数。

T为采样周期。

在ADE7854/ADE7858/ADE7868/ADE7878上，各相视在功率是在32位带符号寄存器AVAHR、BVAHR和CVAHR中进行累加的。当视在功率为正值时，视在电能寄存器内容可以滚动增加至负满量程(0x80000000)，并且值会继续增加。

当其中一个xVAHR寄存器的位30发生变化时，STATUS0寄存器的位4 (VAEHF)会置1，以表示这些寄存器的其中一个已经半满。由于视在功率始终为正值且xVAHR寄存器带有符号，因此当从0x3FFFFFFF递增至0x4000 0000时，VA时寄存器会变为半满。通过设置MASK0寄存器的位4，可以使能STATUS0寄存器的位VAEHF所附带的中断。使能后，每当其中一个xVAHR电能寄存器变为半满时， $\overline{\text{IRQ0}}$ 引脚即会变为低电平，且状态位会置1。通过写入STATUS0寄存器并将相应位置1，该状态位会被清除且 $\overline{\text{IRQ0}}$ 引脚变为高电平。

通过将LCYCMODE寄存器的位6 (RSTREAD)置1，可以针对所有xVAHR累计寄存器使能“读取并复位”操作，也就是在读操作之后将寄存器复位至0。

稳定负载下的积分时间

累计寄存器的离散时间采样周期为125 μs (频率为8 kHz)。当模拟输入采用满量程纯正弦波信号时，表示视在功率的平均字值为P_{MAX}。如果VATHR阈值寄存器设为P_{MAX}电平，这意味着DSP会每隔125 μs 产生一个脉冲，这些脉冲会相加并存入xVAHR阈值寄存器中。

xVAHR累计寄存器中可以存储的最大值为 $2^{31} - 1$ 或0x7FFFFFFF，一旦超过该值即会发生下溢。积分时间通过下式计算：

$$\text{时间} = 0x7FFE,FFFF \times 125 \mu\text{s} = 74\text{小时}33\text{分钟}55\text{秒} \quad (45)$$

电能累计模式

各累计寄存器中累计的视在功率取决于ACCMODE寄存器的位[5:4] (CONSEL[1:0])的配置，各种配置如表20所示。

表20. VA时累计寄存器的输入

CONSEL[1:0]	AVAHR	BVAHR	CVAHR
00	AVRMS × AIRMS	BVRMS × BIRMS	CVRMS × CIRMS
01	AVRMS × AIRMS	0	CVRMS × CIRMS
10	AVRMS × AIRMS	BVRMS × BIRMS VB = -VA - VC	CVRMS × CIRMS
11	AVRMS × AIRMS	BVRMS × BIRMS VB = -VA	CVRMS × CIRMS

线路周期视在电能累计模式

如“线路周期有功电能累计模式”部分所述，在线路周期电能累计模式下，电能累计可以与电压通道过零事件同步，从而可以累计整数个半波周期内的视在电能。在此模式下，ADE7854/ADE7858/ADE7868/ADE7878会在整数个线路周期之后将32位内部累计寄存器中累计的视在电能送入xVAHR寄存器，如图74所示。而半波周期数通过LINECYC寄存器进行指定。

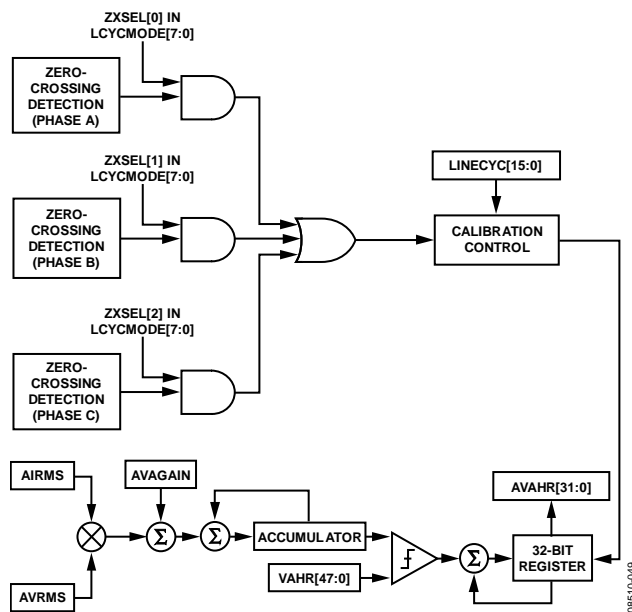


图74. 线路周期视在电能累计模式

ADE7854/ADE7858/ADE7868/ADE7878

通过将LCYCMODE寄存器的位2 (LVA)置1, 可以激活路周期视在电能累计模式。当检测到的过零事件数量达到LINECYC寄存器中指定的数值之后, 器件会将整数个过零事件内累计的视在电能送入xVAHR累计寄存器。使用线路周期累计模式时, LCYCMODE寄存器的位6 (RSTREAD)应该设为逻辑0, 因为此模式不支持对xVAHR寄存器执行读取并复位操作。

通过设置LCYCMOD寄存器的位[5:3] (ZXSEL[x]), 可以在计算半波周期时分别包含A相、B相和C相过零事件。在计算过零事件时, 可以使用所有三相过零事件的任意组合。校准期间, 过零计数中一次仅应包含一相。

有关线路周期累计模式下如何设置LINECYC寄存器和MASK0中断屏蔽寄存器的位5 (LENERGY)的更多信息, 请参见“线路周期有功电能累计模式”部分。

波形采样模式

ADE7854/ADE7858/ADE7868/ADE7878会每隔125 μs(速率为8 kHz)向24位带符号寄存器中存入一次电流和电压波形采样数据(即有功/无功/视在功率输出), 并且这些寄存器可以通过各种串行端口进行访问。表21列出了相关寄存器及其描述。

表21. 波形寄存器列表

寄存器	说明
IAWV	A相电流
VAWV	A相电压
IBWV	B相电流
VBWV	B相电压
ICWV	C相电流
VCWV	C相电压
INWV	零线电流, 仅存在于ADE7868和ADE7878。
AVA	A相视在功率
BVA	B相视在功率
CVA	C相视在功率
AWATT	A相有功功率
BWATT	B相有功功率
CWATT	C相有功功率
AVAR	A相无功功率
BVAR	B相无功功率
CVAR	C相无功功率

STATUS0寄存器的位17 (DREADY)用于表示何时可使用I²C或SPI串行端口来读取表21中列出的寄存器。通过将MASK0寄存器的位17 (DREADY)置1, 可以使能附加到此标志的中断。有关位DREADY的更多信息, 请参见“数字信号处理器”部分。

ADE7854/ADE7858/ADE7868/ADE7878都内置一个专门设计的高速数据采集(HSDC)端口, 可以快速访问波形采样寄存器。详情参见“HSDC接口”部分。

如“电流波形增益寄存器”部分中所述, ADE7854/ADE7858/ADE7868/ADE7878的串行端口采用32、16或8位字格式。表21中列出的所有寄存器都通过符号从24位扩展至32位(见图37)。

电能频率转换

ADE7854/ADE7858/ADE7868/ADE7878提供了三个频率输出引脚: CF1、CF2和CF3。CF3引脚可以和HSDC接口的HSCLK引脚复用。使能HSDC时, 即会禁用该引脚的CF3功能。CF1和CF2引脚始终处于可用状态。经过出厂时的初始校准之后, 制造商或最终客户需要检验电表校准。检验电表校准的一种简单方法是在稳定负载条件下提供与有功、无功或视在功率成正比的输出频率。这类输出频率可以为外部校准设备提供简单的单线光隔离接口。图75显示了ADE7854/ADE7858/ADE7868/ADE7878中的电能频率转换。

DSP会计算所有相功率的瞬时值: 总有功功率、基波有功功率、总无功功率、基波无功功率和视在功率。电能会以带符号形式在各种xWATTHR、xVARHR和xVAHR寄存器中进行累加, 具体过程已经在有功电能计算、无功电能计算和视在电能计算等部分中进行了介绍。在电能频率转换过程中, 瞬时功率会在频率输出引脚(CF1、CF2和CF3)处产生信号。每个CFx引脚对应一个数字频率转换器。各转换器会将某些相功率相加, 并产生与该和成正比的脉冲信号。所转换的具体功率取决于两组寄存器位。

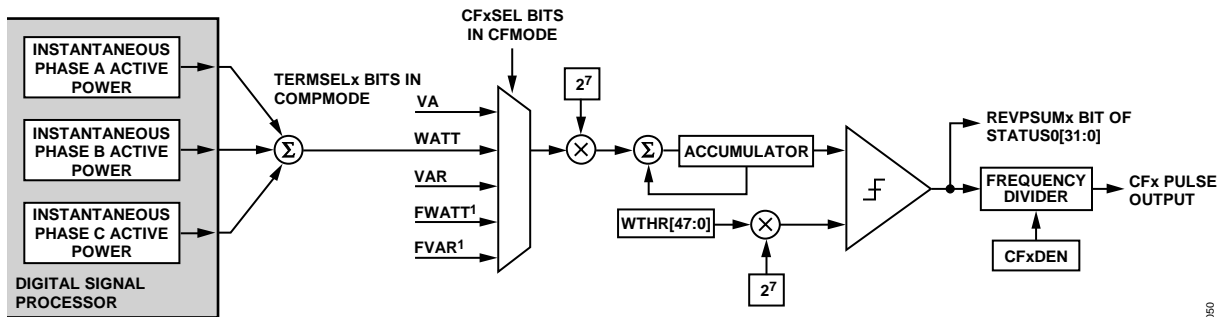
首先, COMPMODE寄存器的位[2:0] (TERMSEL1[2:0])、位[5:3] (TERMSEL2[2:0])和位[8:6] (TERMSEL3[2:0])决定要相加的相位或相位组合。

TERMSEL1位对应于CF1引脚, TERMSEL2位对应于CF2引脚, 而TERMSEL3位则对应于CF3引脚。TERMSELx[0]位管理A相。置1时, CFx转换器会在功率之和中包含A相功率。清0时, 则不包含A相功率。TERMSELx[1]位管理B相, 而TERMSELx[2]位管理C相。所有TERMSELx位全部置1时, 意味着CFx转换器会将所有三相功率相加。所有TERMSELx位全部清0时, 则意味着不将任何相功率相加, 也不产生任何CF脉冲。

其次，CFMODE寄存器的位[2:0] (CF1SEL[2:0])、位[5:3] (CF2SEL[2:0])和位[8:6] (CF3SEL[2:0])分别决定CF1、CF2和CF3转换器中使用的功率类型。表22显示了CFxSEL可能具备的值：总有功功率、总无功功率(仅适用于ADE7858、ADE7868和ADE7878)、视在功率、基波有功功率(仅适用于ADE7878)或基波无功功率(仅适用于ADE7878)。

表22. CFxSEL位功能描述

CFxSEL	说明	CFxLATCH = 1时锁存的寄存器
000	CFx信号与总相位有功功率之和成正比	AWATTHR, BWATTHR, CWATTHR
001	CFx信号与总相位无功功率之和成正比(ADE7858/ADE7868/ADE7878)	AVARHR, BVARHR, CVARHR
010	CFx信号与相位视在功率之和成正比	AVAHR, BVAHR, CVAHR
011	CFx信号与基波相位有功功率之和成正比(仅限ADE7878)	AFWATTHR, BFWATTHR, CFWATTHR
100	CFx信号与基波相位无功功率之和成正比(仅限ADE7878)	AFVARHR, BFVARHR, CFVARHR
101至111	保留	



¹FWATT AND FVAR FOR ADE7878 ONLY.

图75. 电能频率转换

08510-050

ADE7854/ADE7858/ADE7868/ADE7878

默认情况下，TERMSEL_x位为全1，CF1SEL位为000，CF2SEL位为001，而CF3SEL位为010。这意味着默认情况下，CF1数字频率转换器会产生与全部三相总有功功率之和成正比的信号，CF2会产生与总无功功率成正比的信号，而CF3会产生与视在功率成正比的信号。

与电能累计过程类似，电能频率转换是分两个阶段完成的。在第一阶段中，器件以8 kHz的速率从DSP获取瞬时相位功率并向左移7位，然后以1 MHz的速率累加到一个内部寄存器中。到达阈值时，器件即会产生脉冲，并会该内部寄存器中减去该阈值。此刻电能的符号即被视作相功率之和的符号(详情参见“CF_x数据路径中相功率之和的符号”部分)。除了向左移7位之外，该阈值与DSP中各种有功/无功/视在电能累加器(如WTHR、VARTHR或VATHR)中使用的阈值相同。以1 MHz的速率累计瞬时功率具有一项好处，那就是可以显著减少CF_x引脚上的纹波。

第二阶段包括由16位无符号寄存器CF_xDEN构成的分频器。CF_xDEN的值取决于电表常数(MC)(以impulses/kWh为单位)和各电能寄存器中1 LSB所代表到的电能：xWATTHR和xVARHR等等。假设xWATTHR寄存器的1 LSB相当于10ⁿ wh(其中n为正负整数)，那么，CF_xDEN可通过下式计算：

$$CF_xDEN = \frac{10^3}{MC[imp/kwh] \times 10^n} \quad (46)$$

选择10ⁿ wh时，必须确保CF_xDEN寄存器内容大于1。如果CF_xDEN = 1，那么CF_x引脚仅会在1 μs内保持低电平有效。因此，请避免此数值。频率转换器不支持小数结果；分频结果必须四舍五入到最接近的整数。如果CF_xDEN等于0，那么ADE78xx会将其视为1。

如果脉冲周期大于160 ms (6.25 Hz)，那么所有数字频率转换器的脉冲输出会在80 ms内保持低电平。如果脉冲周期小于160 ms且CF_xDEN为偶数，则脉冲输出的占空比正好为50%。如果脉冲周期小于160 ms且CF_xDEN为奇数，则脉冲输出的占空比为：

$$(1+1/CF_xDEN) \times 50\%$$

脉冲输出为低电平有效且最好连接到LED，如图76所示。

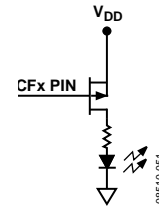


图76. CF_x引脚推荐连接方式

CFMODE寄存器的位[11:9](CF3DIS、CF2DIS和CF1DIS)决定频率转换器输出是否在CF3、CF2或CF1引脚上产生脉冲。当CF_xDIS位置1(默认值)时，将禁用CF_x引脚且该引脚会保持高电平。当CF_xDIS位清0时，对应的CF_x引脚输出会产生低电平有效的脉冲信号。

中断屏蔽寄存器MASK0的位[16:14](CF3、CF2、CF1)可管理与CF3、CF2和CF1相关的中断。当CF_x位均被置1时，只要对应的频率转换器输出发生高电平至低电平转换，即会触发中断IRQ0且STATUS0寄存器的状态位会被置1。即使未通过CFMODE寄存器的CF_xDIS位使能CF_x输出，也可使用该中断。

使电能寄存器与CF_x输出同步

ADE7854/ADE7858/ADE7868/ADE7878内置一项功能，可以使得各相电能累计寄存器的内容与CF_x脉冲的产生实现同步。一旦频率转换器上发生高电平至低电平转换，器件即会在CF_x引脚输出功率时，读取与该功率相关的所有内部各相电能寄存器并将其内容锁存至小时寄存器，然后将这些电能寄存器复位至0。表22列出了将锁存的寄存器与CFMODE寄存器的位CF_xSEL[2:0]之间的关系。无论COM-PMODE寄存器的位TERMSEL_x设置如何，均会锁存所有3相寄存器。图77显示了CF1SEL[2:0] = 010(CF1引脚提供视在功率)且CFCYC = 2时的情况。

8位无符号寄存器CFCYC包含两次连续锁存之间频率转换器输出端发生的高电平至低电平转换次数。当任意CF_x引脚处正在进行高电平至低电平转换时，请避免向CFCYC寄存器中输入新值。

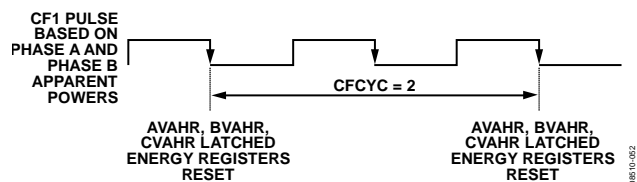


图77. 使AVAHR和BVAHR与CF1同步

当CFMODE寄存器的位[14:12](CF3LATCH、CF2LATCH和CF1LATCH)全部置1时，可以使能该过程。而当这些位清0(默认状态)时，则不会发生锁存。即使未通过CFMODE寄存器的位CF_xDIS使能CF_x输出，也可以使用该过程。

各种累计模式的CF输出

ACCMODE寄存器的位[1:0] (WATTACC[1:0])决定了当在CFx引脚处选择与有功功率成正比的信号(CFMODE寄存器的位CFxSEL[2:0]等于000或011)时, 总有功功率和基波功率的累计模式。当WATTACC[1:0] = 00(默认值), 器件首先以带符号形式累计有功功率, 然后再送入电能频率转换器。图78显示了有功功率带符号累计模式的工作原理。在此模式下, 由于两个数据路径中都以带符号形式累计功率, 因此CFx脉冲与xWATTHR寄存器中累计的有功电能完全同步。

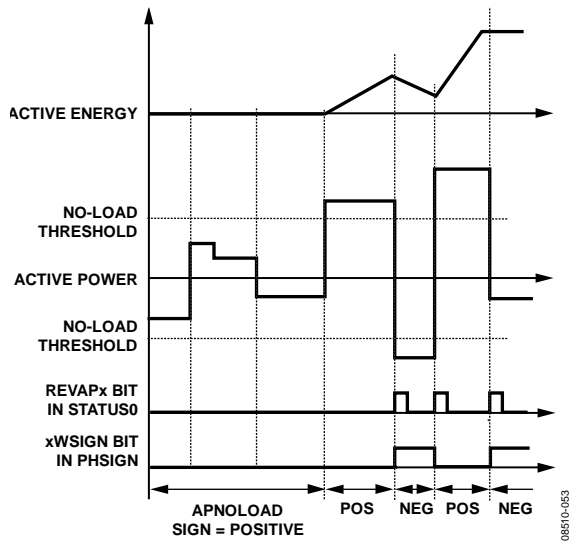


图78. 有功功率带符号累计模式

当WATTACC[1:0] = 11时, 器件以绝对值模式累计有功功率。当功率为负值时, 器件会改变功率符号并将其与正功率一起累计。图79显示了有功功率绝对值累计模式的工作原理。请注意, 在此模式下, 尽管CFx脉冲是根据绝对值累计模式来产生的, 但是xWATTHR寄存器仍旧是采用带符号模式来累计有功功率的。

WATTACC[1:0]的01和10为保留设置, 这些设置下, ADE7854/ADE7858/ADE7868/ADE7878的行为与WATTACC[1:0] = 00时完全相同。

ACCMODE寄存器的位[3:2] (VARACC[1:0])决定了当在CFx引脚处选择与无功功率成正比的信号(CFMODE寄存器的位CFxSEL[2:0]等于001或100)时, 总无功功率和基波无功功率的累计模式。当VARACC[1:0] = 00(默认值), 器件首先以带符号形式累计无功功率, 然后再送入电能频率转换器。图80显示了无功功率带符号累计模式的工作原理。在此模式下, 由于两个数据路径中都以带符号形式累计功率, 因此CFx脉冲与xVARHR寄存器中累计的无功电能完全同步。

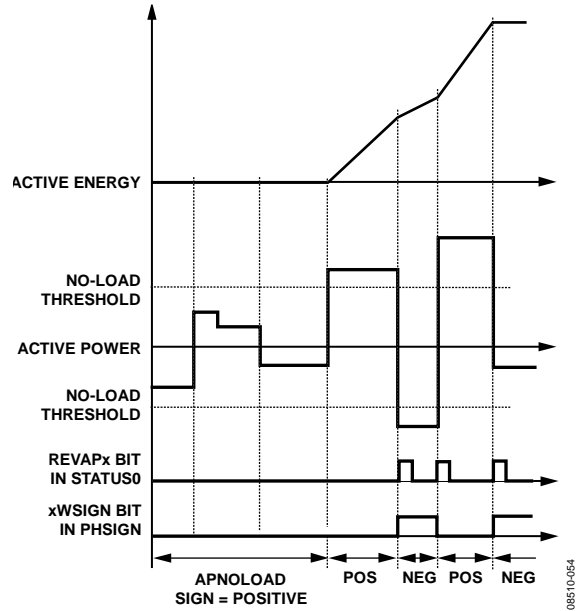


图79. 有功功率绝对值累计模式

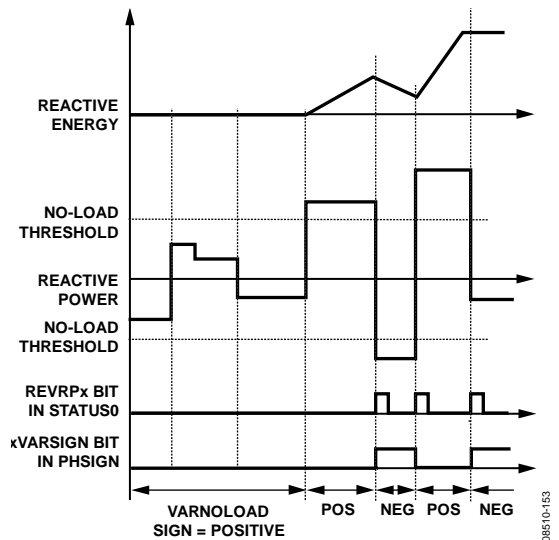


图80. 无功功率带符号累计模式

当VARACC[1:0] = 10时, 器件根据对应有功功率的符号来累计无功功率。如果有功功率为正值, 则器件以原样来累计无功功率。如果有功功率为负值, 则器件会改变无功功率的符号, 然后再进行累计。图81显示了无功功率符号调整累计模式的工作原理。在此模式下, 尽管CFx脉冲是根据符号调整累计模式来产生的, 但是xVARHR寄存器仍旧是采用带符号模式来累计无功功率的。

VARACC[1:0]的01和11为保留设置, 这些设置下, ADE7854/ADE7858/ADE7868/ADE7878的行为与VARACC[1:0] = 00时完全相同。

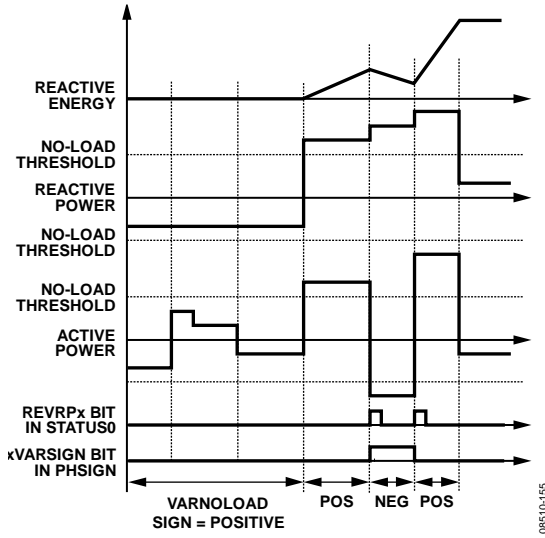


图81. 无功功率符号调整累计模式

CFx数据路径中相功率之和的符号

ADE7854/ADE7858/ADE7868/ADE7878内置符号检测电路，可以检测CFx数据路径中所用相功率之和的符号。如“电能频率转换”部分的开头所述，CFx数据路径中的电能累计是分两个阶段完成的。每次在电能累计中的第一阶段结束时检测到符号变化，即内部累加器的电能累加值达到WTHR、VARTHR或VATHR寄存器阈值之后，就会触发专用中断并会同步产生相应的CFx脉冲。各功率之和的符号可以从PHSIGN寄存器中读取。

当CF3、CF2或CF1数据路径中功率之和的符号发生变化时，STATUS0寄存器的位18、位13和位9(分别是REVP-SUM3、REVPSUM2和REVPSUM1)会被置1。为将这些事件与CFx引脚处产生的脉冲关联，发生符号变化之后，器件会在CF3、CF2和CF1引脚发生高电平至低电平转换的同时，分别设置位REVPSUM3、位REVPSUM2和位REVPSUM1。

在设置位REVPSUM3、位REVPSUM2和位REVPSUM1的同时，器件还会设置PHSIGN寄存器的位8、位7和位3(分别是SUM3SIGN、SUM2SIGN和SUM1SIGN)，以指示相功率之和的符号。清0时，和为正值；置1时，和为负值。

通过设置MASK0寄存器的位18、位13和位9，可以使能附加到STATUS0寄存器位18、位13和位9(分别是REVPSUM3、REVPSUM2和REVPSUM1)的中断。使能这类中断后，每当发生符号变化时，IRQ0引脚即会变为低电平，且状态位会置1。为了找到触发该中断的相位，器件会在读取STATUS0寄存器后马上读取PHSIGN寄存器。接着，器件会写入STATUS0寄存器并将相应位置1，从而将该状态位清0并使IRQ0引脚再次变为高电平。

空载条件

在计量设备标准中，空载条件定义为电表上存在电压、但电路中没有电流的情况。为消除电表中的爬电效应，ADE7854/ADE7858/ADE7868/ADE7878内置三个独立的空载检测电路：一个与总有功和无功功率关联(仅限ADE7858/ADE7868/ADE7878)，一个与基波有功和无功功率关联(仅限ADE7878)，一个与视在功率关联。

基于总有功/无功功率的空载检测

当相位总有功/无功功率的绝对值都小于或等于24位带符号寄存器APNOLOAD和VARNOLOAD中给出的正阈值时，即会触发该空载条件。这种情况下，器件不会累计该相的总有功/无功电能，也不会根据这些电能产生CFx脉冲。APNOLOAD寄存器表示有功功率相对于P_{MAX}的正向空载电平，其中P_{MAX}是ADC输入端采用满量程电压和电流时获得的最大有功功率。VARNOLOAD寄存器表示无功功率相对于P_{MAX}的正向空载电平。24位带符号APNOLOAD值通过以下表达式计算：

$$APNOLOAD = \frac{V_n}{V_{FS}} \times \frac{I_{NOLOAD}}{I_{FS}} \times P_{MAX} \quad (47)$$

其中：

P_{MAX} = 33,516,139 = 0x1FF6A6B，即ADC输入为满量程时计算出的瞬时功率。

V_{FS}和I_{FS}分别为ADC输入为满量程时相电压和电流的有效值。

V_n为相电压的有效标称值。

I_{NOLOAD}为电表开始测量时相电流的最小有效值。

VARNOLOAD寄存器的值通常与APNOLOAD寄存器相同。APNOLOAD和VARNOLOAD为负值时，空载检测电路不可用。

请注意，ADE7854仅可测量总有功功率。为确保ADE7854空载电路正常工作，请将VARNOLOAD寄存器设为0x800000。

如“电流波形增益寄存器”部分中所述，ADE78xx的串行端口采用32、16或8位字格式，而DSP采用28位字格式。24位带符号寄存器APNOLOAD和VARNOLOAD是作为32位寄存器访问的，其中四个MSB以0填充并通过符号扩展至28位。详情参见图35。

当三相中有一相触发该空载条件时，STATUS1寄存器的位0(NLOAD)会置1。PHNOLOAD寄存器的位[2:0](NLPHASE[2:0])可指示所有相位相对于空载条件的状态，并会与STATUS1寄存器的位NLOAD同时进行设置。NLPHASE[0]指示A相的状态；NLPHASE[1]指示B相的状态；而NLPHASE[2]指示C相的状态。当位NLPHASE[x]清0时，即意味着对应相位并未处于空载条件。置1时，则意味着对应相位处于空载条件。

通过设置MASK1寄存器的位0，可以使能附加到STATUS1寄存器位0 (NLOAD)的中断。使能该中断后，只要三相中有一相进入或退出此空载条件， $\overline{\text{IRQ1}}$ 引脚即会变为低电平且该状态位会被置1。为了找到触发该中断的相位，器件会在读取STATUS1寄存器后马上读取PHNOLOAD寄存器。接着，通过写入STATUS1寄存器并将相应位置1，该状态位会被清除且 $\overline{\text{IRQ1}}$ 引脚变为高电平。

基于基波有功/无功功率的空载检测—仅限ADE7878

当相位基波有功/无功功率的绝对值小于或等于对应的APNOLOAD和VARNOLOAD正阈值时，即会触发该空载条件(仅适用于ADE7878)。这种情况下，器件不会累计该相的基波有功/无功电能，也不会根据这些电能产生CFx脉冲。APNOLOAD和VARNOLOAD的空载阈值与针对总有功/无功功率设定的阈值相同。APNOLOAD和VARNOLOAD为负值时，该空载检测电路不可用。

当三相中有一相触发该空载条件时，STATUS1寄存器的位1 (FNLOAD)会置1。PHNOLOAD寄存器的位[5:3] (FNLPHASE [2:0])可指示所有相位相对于空载条件的状态，并会与STATUS1寄存器的位FNLOAD同时进行设置。FNLPHASE [0]指示A相的状态；FNLPHASE [1]指示B相的状态；而FNLPHASE [2]指示C相的状态。当位FNLPHASE [x]清0时，即意味着对应相位并未处于空载条件。置1时，则意味着对应相位处于空载条件。

通过设置MASK1寄存器的位1，可以使能附加到STATUS1寄存器位1 (FNLOAD)的中断。使能该中断后，只要三相中有一相进入或退出此空载条件， $\overline{\text{IRQ1}}$ 引脚即会变为低电平且该状态位会被置1。为了找到触发该中断的相位，器件会在读取STATUS1寄存器后马上读取PHNOLOAD寄存器。接着，通过写入STATUS1寄存器并将相应位置1，该状态位会被清除且 $\overline{\text{IRQ1}}$ 引脚回到高电平。

基于视在功率的空载检测

当相位视在功率的绝对值小于或等于24位带符号寄存器VANOLOAD中给出的阈值时，即会触发该空载条件。这种情况下，器件不会累计该相的视在电能，也不会根据该电能产生CFx脉冲。VANOLOAD寄存器表示视在功率相对

于PMAX的正向空载电平，其中PMAX是ADC输入端采用满量程电压和电流时获得的最大视在功率。24位带符号VANOLOAD值通过以下表达式计算：

$$VANOLOAD = \frac{V_n}{V_{FS}} \times \frac{I_{NOLOAD}}{I_{FS}} \times PMAX \quad (48)$$

其中：

$PMAX = 33,516,139 = 0x1FF6A6B$ ，即ADC输入为满量程时计算出的瞬时视在功率。

V_{FS} 和 I_{FS} 分别为ADC输入为满量程时相电压和电流的有效值。

V_n 为相电压的有效标称值。

I_{NOLOAD} 为电表开始测量时相电流的最小有效值。

当VANOLOAD寄存器为负值时，将禁用空载检测电路。

如“电缆波形增益寄存器”部分中所述，ADE7854/ADE7858/ADE7868/ADE7878的串行端口采用32、16或8位字格式，而DSP采用28位字格式。与图35所示的寄存器类似，24位带符号寄存器VANOLOAD是作为32位寄存器来访问的，其中四个MSB以0填充并通过符号扩展至28位。

当三相中有一相触发该空载条件时，STATUS1寄存器的位2 (VANLOAD)会置1。PHNOLOAD寄存器的位[8:6] (VANLPHASE [2:0])可指示所有相位相对于空载条件的状态，并会与STATUS1寄存器的位VANLOAD同时进行设置：

- 位VANLPHASE [0]指示A相的状态。
- 位VANLPHASE [1]指示B相的状态。
- 位VANLPHASE [2]指示C相的状态。

当位VANLPHASE [x]清0时，即意味着对应相位并未处于空载条件。置1时，则意味着对应相位处于空载条件。

通过设置MASK1寄存器的位2，可以使能附加到STATUS1寄存器位2 (VANLOAD)的中断。使能该中断后，只要三相中有一相进入或退出此空载条件， $\overline{\text{IRQ1}}$ 引脚即会变为低电平且该状态位会被置1。为了找到触发该中断的相位，器件会在读取STATUS1寄存器后马上读取PHNOLOAD寄存器。接着，通过写入STATUS1寄存器并将相应位置1，该状态位会被清除且 $\overline{\text{IRQ1}}$ 引脚变为高电平。

检验和寄存器

ADE7854/ADE7858/ADE7868/ADE7878内置32位校验和寄存器CHECKSUM，从而确保一些非常重要的配置寄存器可以在正常功率模式PSM0期间保持其理想值。

此寄存器涵盖的寄存器如下：MASK0、MASK1、COMP-MODE、GAIN寄存器、CFMODE、CF1DEN、CF2DEN、CF3DEN、CONFIG、MMODE、ACCMODE、LCYCMODE、HSDC_CFG，以及另外六个始终采用默认值的8位内部保留寄存器。

ADE7854/ADE7858/ADE7868/ADE7878

ADE78xx根据IEEE802.3标准计算循环冗余校验(CRC)。器件会从最低有效位开始将这些寄存器逐个引入基于线性反馈移位寄存器(LFSR)的发生器(如图82所示),然后将32位结果写入CHECKSUM寄存器中。上电或硬件/软件复位之后,器件会根据寄存器的默认值来计算CRC,结果如表23所示。

表23. CHECKSUM的默认值和内部寄存器CRC

产品型号	CHECKSUM的默认值	内部寄存器的CRC
ADE7854	0x44C48F8	0x391FBDDD
ADE7858	0xD6744F93	0x3E7D0FC1
ADE7868	0x93D774E6	0x23F7C7B1
ADE7878	0x33666787	0x2D32A389

图83显示了LFSR的工作原理。MASK0、MASK1、COMP-MODE、GAIN寄存器、CFMODE、CF1DEN、CF2DEN、CF3DEN、CONFIG、MMODE、ACCMODE、LCYCMODE、HSDC_CFG以及六个8位内部保留寄存器构成LFSR所用的位 $[a_{255}, a_{254}, \dots, a_0]$ 。位 a_0 是最先进入LFSR的内部寄存器所对应的最低有效位;位 a_{255} 是MASK0寄存器(即最后进入LFSR的寄存器)的最高有效位。决定LFSR的公式如下:

$b_i(0) = 1$ ($i = 0, 1, 2, \dots, 31$)为CRC构成位的初始状态。位 b_0 为最低有效位,而位 b_{31} 为最高有效位。

g_i ($i = 0, 1, 2, \dots, 31$)为IEEE802.3标准所定义生成多项式的系数,如下所示:

$$G(x) = x^{32} + x^{26} + x^{23} + x^{22} + x^{16} + x^{12} + x^{11} + x^{10} + x^8 + x^7 + x^5 + x^4 + x^2 + x + 1 \quad (49)$$

$$g_0 = g_1 = g_2 = g_4 = g_5 = g_7 = 1$$

$$g_8 = g_{10} = g_{11} = g_{12} = g_{16} = g_{22} = g_{23} = g_{26} = 1 \quad (50)$$

所有其它 g_i 系数等于0。

$$FB(j) = a_{j-1} \text{ XOR } b_{31}(j-1) \quad (51)$$

$$b_0(j) = FB(j) \text{ AND } g_0 \quad (52)$$

$$b_i(j) = FB(j) \text{ AND } g_i \text{ XOR } b_{i-1}(j-1), i = 1, 2, 3, \dots, 31 \quad (53)$$

对于 $j = 1, 2, \dots, 256$,必须重复计算公式51、公式52和公式53。写入CHECKSUM寄存器的值包括位 $b_i(256)$, $i = 0, 1, \dots, 31$ 。当内部保留寄存器的位通过LFSR之后,器件即会以 $j = 48$ 的步长获取CRC的值,如表23所示。

使用CHECKSUM寄存器时,可以采取两种不同的方法。一种方法是根据关系式(47)到(53)来计算CRC,然后将该值与CHECKSUM寄存器进行比较。另一种方法是定期读取CHECKSUM寄存器。如果连续两个读数不同,则可假定其中一个寄存器的值发生了改变,因此ADE7854、ADE7858、ADE7868或ADE7878的配置已经发生变化。建议做法是启动硬件/软件复位,从而将包括保留寄存器在内的所有寄存器设为其默认值,然后重新初始化配置寄存器。

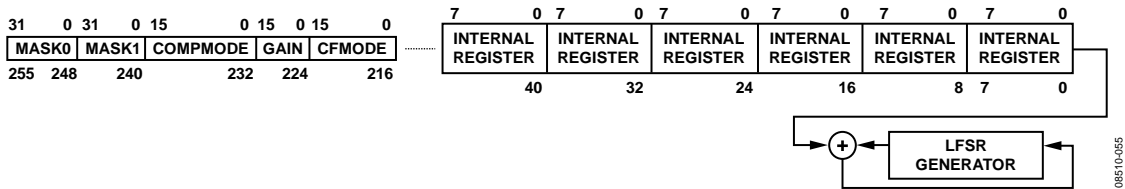


图82. CHECKSUM寄存器计算

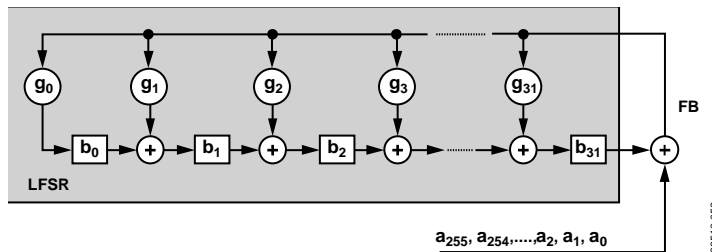


图83. CHECKSUM寄存器计算中使用的LFSR发生器

中断

ADE7854/ADE7858/ADE7868/ADE7878具有两个中断引脚,即IRQ0和 $\overline{\text{IRQ1}}$ 。这两个引脚分别由32位内部屏蔽寄存器MASK0和MASK1进行管理。要使能中断, MASKx寄存器

的某个位必须置1。要禁用中断,则该位必须清0。中断与两个32位状态寄存器STATUS0和STATUS1相关联。当ADE78xx中出现中断事件时,中断状态寄存器中的对应标志会设为逻辑1(参见表37和表38)。如果中断屏蔽寄存器中该中断的屏蔽位为逻辑1,那么 $\overline{\text{IRQx}}$ 逻辑输出会变为低电平有效。

默认情况下，会禁用所有中断，但RSTDONE中断除外。该中断永远不会被屏蔽(禁用)，因此MASK1寄存器的位15(RSTDONE)没有任何作用。每当上电或硬件/软件复位过程结束时， $\overline{\text{IRQ1}}$ 引脚始终会变为低电平，且STATUS1寄存器的位15(RSTDONE)会被置1。要取消该状态标志，必须写入STATUS1寄存器并将位15(RSTDONE)置1。

一些中断是与其它Status寄存器配合使用的。MASK1寄存器中的以下位与PHNOLOAD寄存器中的状态位配合使用：

- 位0 (NLOAD)
- 位1 (FNLOAD)(仅适用于ADE7878)
- 位2 (VANLOAD)

MASK1寄存器中的以下位与PHSTATUS寄存器中的状态位配合使用：

- 位16 (SAG)
- 位17 (OI)
- 位18 (OV)

MASK1寄存器中的以下位分别与IPEAK和VPEAK寄存器中的状态位配合使用：

- 位23 (PKI)
- 位24 (PKV)

MASK0寄存器中的以下位与PHSIGN寄存器中的状态位配合使用：

- 位[6:8] (REVAPx)
- 位[10:12] (REVRPx)(仅适用于ADE7858、ADE7868和ADE7878)
- 位9、位13和位18 (REVPSUMx)

读取STATUSx寄存器并将上述位之一置1以后，器件会立刻读取与该位关联的状态寄存器，以便确定触发该中断的相位，此时才可回写STATUSx寄存器并将该位置1。

通过MCU使用中断

图84显示了ADE7854/ADE7858/ADE7868/ADE7878的中断管理时序图，其中给出了使用MCU来管理中断的实现方法。当时间为 t_1 时， $\overline{\text{IRQx}}$ 引脚变为低电平有效，表示ADE78xx中出现了一个或以上中断事件，届时应采取以下步骤：

1. 将 $\overline{\text{IRQx}}$ 引脚连到MCU上负边沿触发的外部中断。
2. 检测到负边沿时，配置MCU来开始执行器中断服务程序(ISR)。
3. 进入ISR时，使用全局中断屏蔽位禁用所有中断。此时，MCU外部中断标志会被清除，以捕获当前ISR期间发生的中断事件。
4. 清除MCU中断标志时，器件会对中断状态寄存器STATUSx执行读操作。中断状态寄存器内容用于判断中断源，进而确定要采取的合适措施。
5. 相同的STATUSx内容会被写回ADE78xx，以清除状态标志并将 $\overline{\text{IRQx}}$ 线路复位至逻辑高电平(t_2)。

如果ISR(t_3)期间出现其它中断事件，则会再次设置MCU外部中断标志，从而记录该事件。

从ISR返回时，全局中断屏蔽位会被清0(同一指令周期)，而外部中断标志可以使用MCU再一次跳至其ISR。这样确保MCU不会错过任何外部中断。

图85显示了STATUSx寄存器的状态位与其它寄存器的位配合使用时的建议时序图。当 $\overline{\text{IRQx}}$ 引脚变为低电平有效时，器件会读取STATUSx寄存器，而且如果其中的一位为1，器件会立刻读取第二个Status寄存器来确定触发该中断的相位。在图85中，PHx表示PHSTATUS、IPEAK、VPEAK或PHSIGN寄存器中的一个。接着，器件会写回STATUSx，以清除该状态位。

ADE7854/ADE7858/ADE7868/ADE7878

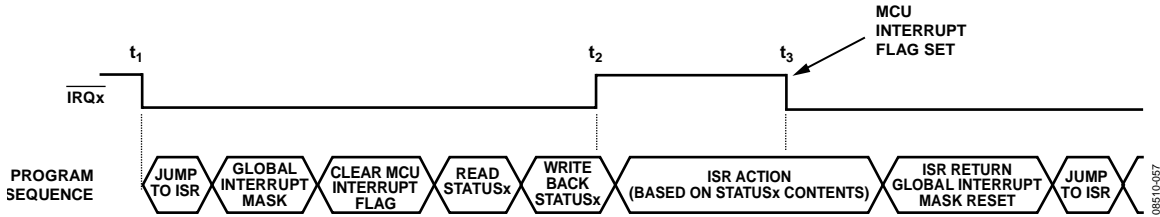


图84. 中断管理

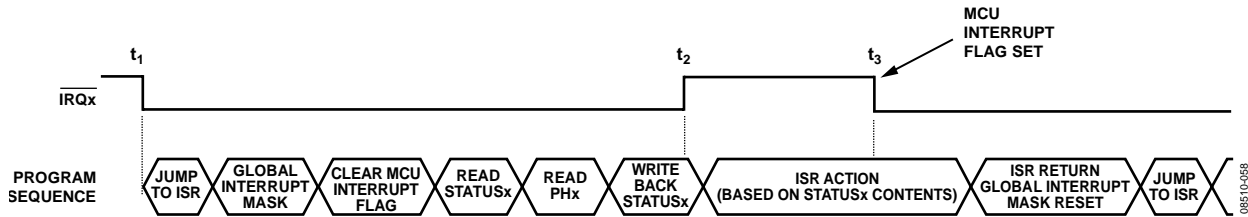


图85. 涉及PHSTATUS、IPEAK、VPEAK或PHSIGN寄存器时的中断管理

串行接口

ADE7854/ADE7858/ADE7868/ADE7878提供了三个串行接口接口：一个获得完整许可的I²C接口、一个串行外设接口(SPI)和一个高速数据采集端口(HSDC)。由于SPI引脚可以和I²C与HSDC端口的一些引脚进行多路复用，因此ADE78xx接受以下两种配置：一种仅使用SPI端口，而另一种结合使用I²C端口与HSDC端口。

串行接口选择

复位之后，HSDC端口始终禁用。上电或硬件复位之后，可以通过控制SS/HSA引脚在I²C和SPI端口之间进行选择。如果SS/HSA引脚保持为高电平，那么ADE7854/ADE7858/ADE7868/ADE7878采用I²C端口，直到执行新的硬件复位为止。如果上电或硬件复位之后SS/HSA引脚从高电平到低电平切换三次，ADE7854/ADE7858/ADE7868/ADE7878采用SPI端口，直到执行新的硬件复位为止。这种SS/HSA引脚控制可以通过两种方式实现。第一方法是，将主机(即微控制器)的SS/HSA引脚用作常规的I/O引脚并切换三次。第二种方法是，在未分配至特定ADE78xx寄存器的地址空间位置(如0xEBFF，该处可以执行八位写操作)上执行三次SPI写操作。这些写操作可以使SS/HSA引脚切换三次。若要了解相关写入协议的更多信息，请参见“SPI写操作”部分。

完成串行端口选择之后，需要将其锁定。这样，激活的端口会一直处于使用状态，直到关断或在PSM0模式下执行硬件复位为止。如果I²C为激活串行端口，则CONFIG2寄存器的位1(I2C_LOCK)必须置1，以便将其锁定。此后，ADE7854/ADE7858/ADE7868/ADE7878会忽略SS引脚的杂散切换，因而也就无法切换至使用SPI端口。如果SPI为活跃串行端口，则只要对CONFIG2寄存器执行任意写操作即可锁定该端口。之后，将无法切换至使用I²C端口。锁定后，ADE78xx会在更改PSMx功率模式时保持串行端口选择不变。

ADE78xx的功能可以通过数个片内寄存器进行访问。这些寄存器的内容可以通过I²C或SPI接口进行更新或读取。HSDC端口可以提供最多16个寄存器的状态，来表示相电压和零线电流的瞬时值，以及有功/无功/视在功率的瞬时值。

I²C接口

ADE7854/ADE7858/ADE7868/ADE7878支持获得完整许可的I²C接口。I²C接口配置为一个完整的硬件从机。SDA为数据I/O引脚，而SCL为串行时钟。这两个引脚都与片内SPI接口的MOSI和SCLK引脚共享。此接口支持的最大串行时钟频率为400 kHz。

引脚SDA和SCL用于数据传输，通过对这两个引脚进行“线与”配置，可以在多主机系统中进行仲裁。

I²C系统的传输过程为：当总线处于空闲状态时，主机通过产生起始条件来启动传输；在起始地址发送期间，主机发送从机地址和数据传输方向。如果从机进行了应答，则开始数据传输。传输会持续到主机发送一个停止条件为止，然后总线进入空闲状态。

I²C写操作

当主机产生起始条件并以一个字节表示ADE78xx的地址，后跟目标寄存器的16位地址和该寄存器的值时，ADE7854/ADE7858/ADE7868/ADE7878的I²C接口写操作即开始。

地址字节的七个最高有效位构成ADE7854/ADE7858/ADE7868/ADE7878的地址，即等于0111000b。地址字节的

0位为读/写位。由于这里是写操作，因此该位必须清0；因而，写操作的第一个字节为0x70。每次收到一个字节时，ADE7854/ADE7858/ADE7868/ADE7878都会产生一个应答。寄存器可能为8、16或32位，在传输完寄存器的最后一位且ADE78xx应答传输之后，主机即会产生停止条件。地址和寄存器内容是以MSB优先方式进行发送的。有关I²C写操作的更多信息，请参见图86。

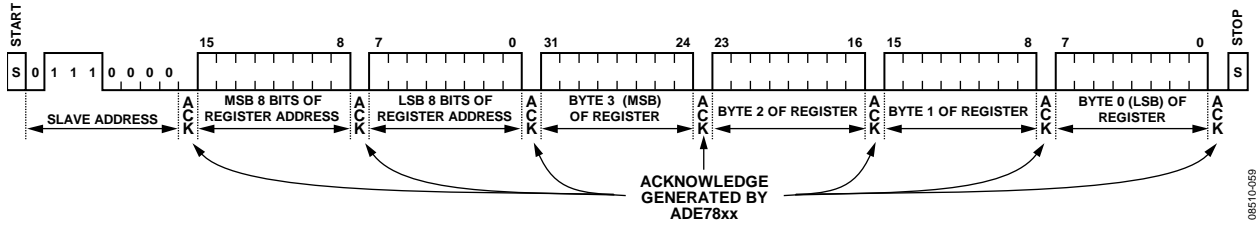


图86. 32位寄存器的I²C写操作

ADE7854/ADE7858/ADE7868/ADE7878

I²C读操作

ADE7854/ADE7858/ADE7868/ADE7878的I²C接口读操作是分两个阶段完成的。第一阶段设置寄存器的地址指针。第二阶段读取寄存器的内容。

如图87所示，当主机产生起始条件并以一个字节表示ADE7854/ADE7858/ADE7868/ADE7878的地址，后跟模板寄存器的16位地址时，第一阶段即开始。ADE78xx会应答收到的每个字节。地址字节与写操作的地址字节类似，并且等于0x70(详情参见“I²C写操作”部分)。寄存器地址的最

后一个字节传送完毕且ADE7854/ADE7858/ADE7868/ADE7878进行应答之后，第二阶段即会开始，同时主机产生新的起始地址和地址字节。该地址字节的七个最高有效位构成ADE78xx的地址，即等于0111000b。地址字节的0位为读/写位。由于这里是读操作，因此该位必须置1；因而，读操作的第一个字节为0x71。收到该字节之后，ADE78xx即会产生应答。然后，ADE78xx会发送该寄存器的值，而收到每个8位之后，主机即会产生应答。所有字节均以MSB优先方式发送。寄存器可能为8、16或32位，在传输完寄存器的最后一位之后，主机不会应答传输，而是产生停止条件。

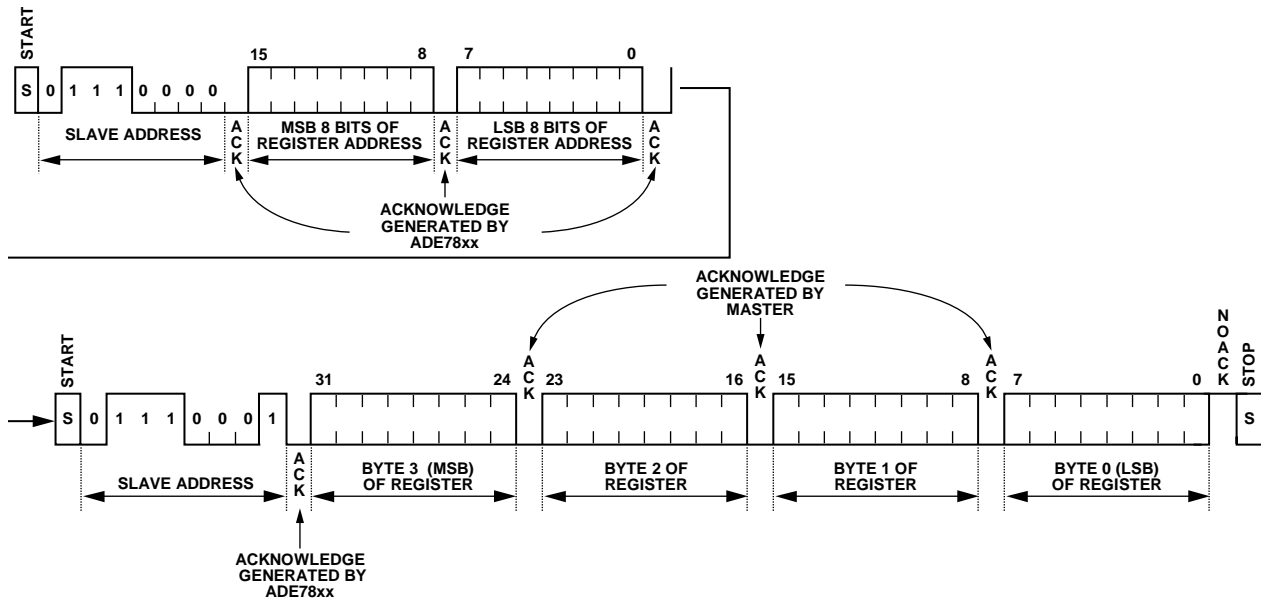


图87. 32位寄存器的I²C读操作

08510-060

SPI接口

ADE7854/ADE7858/ADE7868/ADE7878的SPI始终作为通信从机并包含以下四个引脚(具有双重功能): SCLK/SCL、MOSI/SDA、MISO/HSD和 \overline{SS} /HSA。SPI接口中使用的功能为SCLK、MOSI、MISO和 \overline{SS} 。数据传输的串行时钟施加于SCLK逻辑输入端。所有数据传输操作均与串行时钟同步。数据在SCLK的下降沿从MOSI逻辑输入端移入ADE78xx, 而ADE78xx在SCLK的上升沿对数据进行采样。数据在SCLK的下降沿从MISO逻辑输出端移出ADE7854/ADE7858/ADE7868/ADE7878, 而主机在SCLK的上升沿对数据进行采样。数据字的最高有效位优先移入和移出。此接口支持的最大串行时钟频率为2.5 MHz。当ADE7854/ADE7858/ADE7868/ADE7878没有数据传出时, MISO保持为高阻抗状态。有关ADE78xx SPI与包含SPI接口的主机之间连接的更多信息, 请参见图88。

\overline{SS} 逻辑输入为片选输入。当多个器件共享串行总线时, 即会使用该输入。整个数据传输操作期间, \overline{SS} 输入会被驱动至低电平。在数据传输操作期间, 如果将 \overline{SS} 拉高, 则会中止传输并将串行总线置于高阻抗状态。然后, 通过使 \overline{SS} 逻辑输入回到低电平, 即可开始新的传输。不过, 如果在完成之前中止了数据传输, 则会导致所访问的寄存器可能出现异常状态; 因此, 每次写入寄存器时, 都应通过回读来验证其值。所用协议与I²C接口中使用的协议类似。

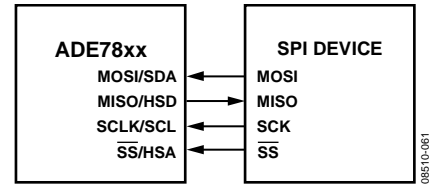


图88. 将ADE78xx SPI与SPI器件相连

SPI读操作

当主机将 \overline{SS} /HSA引脚设为低电平并开始在MOSI线路上发送一个字节来表示ADE7854/ADE7858/ADE7868/ADE7878地址时, ADE7854/ADE7858/ADE7868/ADE7878的SPI接口读操作即会开始。主机以SCLK的第一个高电平至低电平转换开始, 在MOSI线路上设置数据。ADE78xx的SPI在SCLK的低电平至高电平转换期间对数据进行采样。地址字节的七个最高有效位可以为任意值, 不过最好不同于0111000b, 即I²C协议中使用的七位。对于读操作, 地址字节的0(读/写)位必须为1。接着, 主机发送目标寄存器(即要读取的寄存器的)16位地址。在SCLK的低电平至高电平转换期间收到目标寄存器地址的最后一位之后, ADE78xx即会在SCLK的下一个高电平至低电平转换出现时开始在MISO线路上发送目标寄存器的内容; 因此, 主机可以在SCLK的低电平至高电平转换期间对数据进行采样。收到最后一位之后, 主机会将 \overline{SS} 和SCLK线路设为高电平, 通信到此结束。数据线路MOSI和MISO进入高阻抗状态。有关SPI读操作的更多信息, 请参见图89。

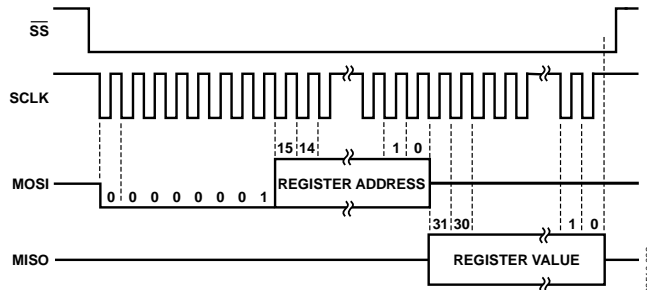


图89. 32位寄存器的SPI读操作

ADE7854/ADE7858/ADE7868/ADE7878

SPI写操作

当主机将 \overline{SS} /HSA引脚设为低电平并开始从MOSI线路上发送一个字节来表示ADE7854/ADE7858/ADE7868/ADE7878地址时，ADE78xx的SPI接口写操作即会开始。主机以SCLK的第一个高电平至低电平转换开始，在MOSI线路上设置数据。ADE78xx的SPI在SCLK的低电平至高电平转换期间对数据进行采样。地址字节的七个最高有效位可以为任意值，不过最好不同于0111000b，即I²C协议中使用的七

位。对于写操作，地址字节的0(读/写)位必须为0。接着，主机将发送目标寄存器(即要写入的寄存器)的16位地址和该寄存器的32、16或8位值，而不会丢失任何SCLK周期。发送完最后一位之后，主机在该SCLK周期结束时将 \overline{SS} 和SCLK线路设为高电平，通信到此结束。数据线MOSI和MISO进入高阻抗状态。有关SPI写操作的更多信息，请参见图90。

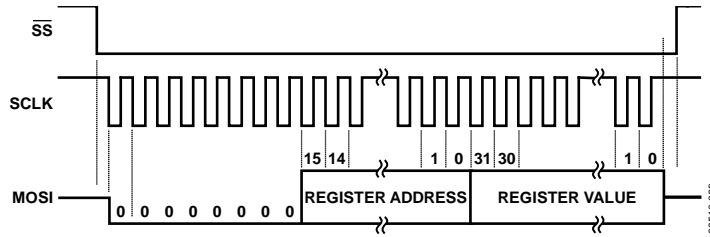


图90. 32位寄存器的SPI写操作

HSDC接口

默认情况下，会禁用高速数据采集(HSDC)接口。只有 [ADE7854/ADE7858/ADE7868/ADE7878](#) 配置为使用I²C接口时，才可使用该接口。[ADE7854/ADE7858/ADE7868/ADE7878](#)的SPI接口不能与HSDC同时使用。

当CONFIG寄存器的位6 (HSDCEN)置1时，即会激活HSDC。如果位HSDCEN清0(默认值)，则会禁用HSDC接口。使用SPI时，将位HSDCEN置1并不会产生任何效果。HSDC接口可用于向外部器件(通常为微处理器或DSP)发送最多十七个32位字。这些字表示相电流和电压、零线电流以及有功/无功/视在功率的瞬时值。发送的寄存器包括IAWV、VAWV、IBWV、VBWV、ICWV、VCWV、INWV、AVA、BVA、CVA、AWATT、BWATT、CWATT、AVAR、BVAR和CVAR。这些寄存器都是24位寄存器，并都通过符号扩展至32位(详情参见图37)。其中，[ADE7854](#)和[ADE7858](#)不包含INWV寄存器。HSDC会发送一个始终等于0的32位字来代替该寄存器。此外，[ADE7854](#)中不包含AVAR、BVAR和CVAR寄存器。而HSDC会发送三个始终等于0的32位字来代替这些寄存器。

HSDC可以与SPI或类似接口连接。HSDC始终作为通信主机并由以下三个引脚组成：HSA、HSD和HSCLK。HSA表示选择信号。字传输期间，该引脚保持低电平有效，并且通常连接到从机的选择引脚。HSD将数据发送到从机并通常连接到从机的数据输入引脚。而HSCLK是串行时钟线路(由[ADE7854/ADE7858/ADE7868/ADE7878](#)产生)并通常连接到从机的串行时钟输入。图91显示了[ADE78xx](#) HSDC和从机(包含SPI接口)之间的连接。

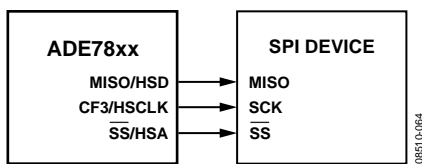


图91. 将ADE78xx HSDC与SPI相连

HSDC通信由HSDC_CFG寄存器进行管理(参见表53)。使用CONFIG寄存器的位6 (HSDCEN)启用该端口之前，建议先将HSDC_CFG寄存器设为理想值。这样，HSDC端口各个引脚的状态就会与理想的HSDC特性保持一致。硬件复位或上电之后，MISO/HSD和SS/HSA引脚会变为高电平。

HSDC_CFG寄存器的位0 (HCLK)决定HSDC通信的串行时钟频率。当HCLK为0(默认值)时，时钟频率为8 MHz。当HCLK为1时，时钟频率为4 MHz。每次HSCLK发生高电平至低电平转换时，即会发送一位数据。从机从HSDC接收数据，并在HSCLK的低电平至高电平转换期间对HSD线路进行采样。

字以32位数据包或8位数据包形式发送。当HSDC_CFG寄存器的位1 (HSIZE)为0(默认值)时，字以32位数据包形式发送。当位HSIZE为1时，寄存器以8位数据包形式发送。HSDC接口以MSB优先方式发送字。

当位2 (HGAP)置1时，该位会在数据包之间引入一个长达七个HSCLK周期的间隙。而当位HGAP清0(默认值)时，则不会在数据包之间引入间隙，因而此时通信时间最短。在这种情况下，HSIZE不会对通信造成任何影响，而数据位会在每个HSCLK高电平至低电平转换时被置于HSD线路中。

位[4:3] (HXFER[1:0])决定要发送的字数量。当HXFER[1:0]为00(默认值)时，发送全部16个字。当HXFER[1:0]为01时，则仅按照下列顺序发送表示相电流、零线电流和相电压三者瞬时值的字：IAWV、VAWV、IBWV、VBWV、ICWV、VCWV和一个始终等于INWV的32位字。当HXFER[1:0]为10时，则仅按照下列顺序发送相功率的瞬时值：AVA、BVA、CVA、AWATT、BWATT、CWATT、AVAR、BVAR和CVAR。值11是HXFER[1:0]的保留值，并且写入该值即相当于写入00(默认值)。

位5 (HSAPOL)决定通信期间SS/HSA引脚中HSA功能的极性。当HSAPOL为0(默认值)时，通信期间HSA为低电平有效。这意味着，没有进行通信时，HSA保持为高电平。执行通信时，当传输32位或8位数据包时HSA为低电平，间隙中为高电平。当HSAPOL为1时，通信期间SS/HSA引脚的HSA功能为高电平有效。这意味着，没有进行通信时，HSA保持为低电平。执行通信时，当传输32位或8位数据包时HSA为高电平，间隙中为低电平。

HSDC_CFG寄存器的位[7:6]为保留位。无论向这些位中写入任何值，均不会对HSDC行为造成任何影响。

图92显示了HGAP = 0、HXFER[1:0] = 00且HSAPOL = 0时的HSDC传输协议。请注意，每次HSCLK发生高电平至低电平转换时，HSDC接口即会将一个数据位置于HSD线路上，而与位HSIZE的值无关。

ADE7854/ADE7858/ADE7868/ADE7878

图93显示了HSIZE = 0、HGAP = 1、HXFER[1:0] = 00且HSAPOL = 0时的HSDC传输协议。请注意，HSDC接口会在每个32位字之间引入一个长达七个HSCLK周期的间隙。

图94显示了HSIZE = 1、HGAP = 1、HXFER[1:0] = 00且HSAPOL = 0时的HSDC传输协议。请注意，HSDC接口会在每个8位字之间引入一个长达七个HSCLK周期的间隙。

若要了解HSDC_CFG寄存器及HCLK、HSIZE、HGAP、HXFER[1:0]和HSAPOL位的功能描述，请参见表53。

表24列出了所有HSDC_CFG寄存器设置下执行HSDC数据传输所需的时间。使用某些设置时，传输时间小于125 μs (8 kHz)，即Waveform Sample寄存器更新速率。这意味着，HSDC端口每个采样周期都会发送数据。而使用另一些设置时，传输时间大于125 μs，这时HSDC端口仅在两个8 kHz连续采样周期的第一个周期内发送数据。这意味着，该端口实际上是以4 kHz的速率在发送寄存器。

表24. 各种HSDC设置的通信时间

HXFER[1:0]	HGAP	HSIZE ¹	HCLK	通信时间(μs)
00	0	N/A	0	64
00	0	N/A	1	128
00	1	0	0	77.125
00	1	0	1	154.25
00	1	1	0	119.25
00	1	1	1	238.25
01	0	N/A	0	28
01	0	N/A	1	56
01	1	0	0	33.25
01	1	0	1	66.5
01	1	1	0	51.625
01	1	1	1	103.25
10	0	N/A	0	36
10	0	N/A	1	72
10	1	0	0	43
10	1	0	1	86
10	1	1	0	66.625
10	1	1	1	133.25

¹ N/A表示不适用。

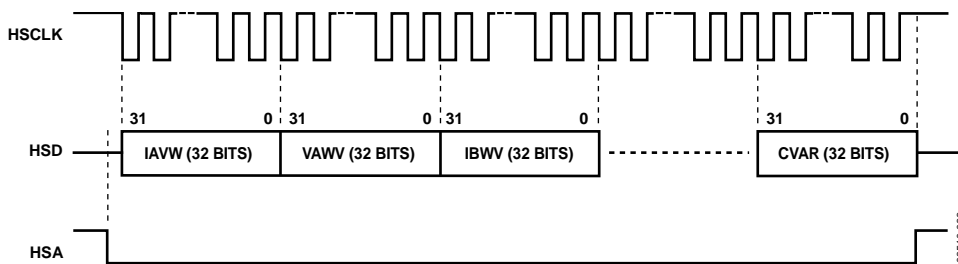


图92. HGAP = 0、HXFER[1:0] = 00且HSAPOL = 0时的HSDC通信；与HSIZE无关

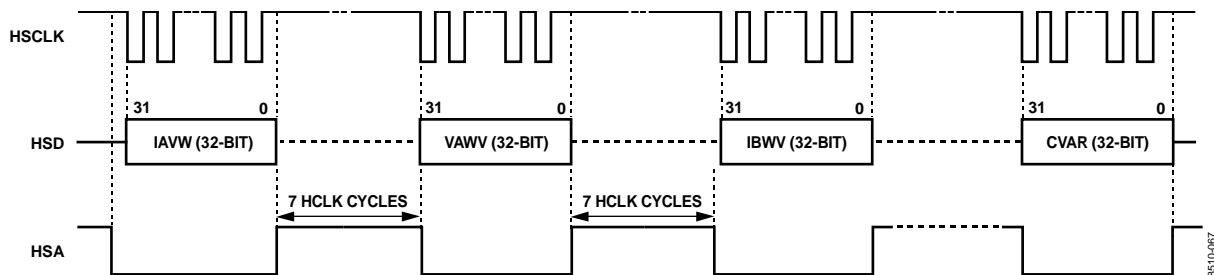


图93. HSIZE = 0、HGAP = 1、HXFER[1:0] = 00且HSAPOL = 0时的HSDC通信

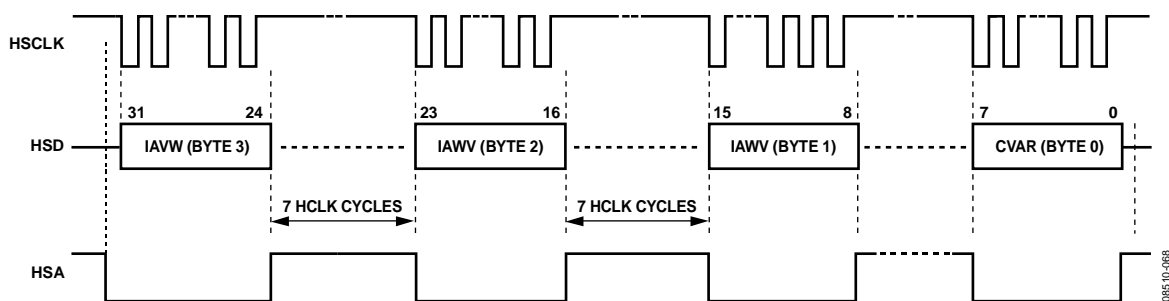


图94. HSIZE = 1、HGAP = 1、HXFER[1:0] = 00且HSAPOL = 0时的HSDC通信

快速设置为电表

电表通常用标称电流 I_n 、标称电压 V_n 、标称频率 f_n 和电表常数MC来表征。

要快速设置ADE7878，请执行以下步骤：

1. 选择相电流、电压和零线电流通道内的PGA增益：Gain寄存器中的位[2:0] (PGA1)、位[5:3] (PGA2)和位[8:6] (PGA3)。
2. 如果使用罗氏线圈，使能相电流和零线电流通道内的数字积分器：CONFIG寄存器中的位0 (INTEN)设置为1。
3. 如果 $f_n = 60$ Hz，则将COMPmode寄存器的位14 (SELFREQ)置1(仅限ADE7878)。
4. 根据公式25初始化WTHR1和WTHR0寄存器。让VARTHR1(仅限 ADE7858、ADE7868和ADE7878)和VATHR1等于WTHR1，让VARTHR0(仅限 ADE7858、ADE7868和ADE7878)和VATHR0等于WTHR0。
5. 根据公式26初始化CF1DEN、CF2DEN和CF3DEN寄存器。
6. 根据公式21和公式42初始化VLEVEL(仅限 ADE7878)和VNOM寄存器。
7. 使能数据存储RAM保护，向位于地址0xE7FE的内部8位寄存器写入0xAD，然后向位于地址0xE7E3的内部8位寄存器写入0x80。
8. 设置Run = 1，启动DSP。
9. 读取电能寄存器xWATTHR、xVARHR(仅限 ADE7858、ADE7868和 ADE7878)、xVAHR、xFWATTHR和xFVARHR(仅限 ADE7878)以擦除其内容，从一个已知状态开始累计电能。
10. 将CFMODE寄存器中的位9 (CF1DIS)、位10 (CF2DIS)和位11 (CF3DIS)清0，使能CF1、CF2和CF3频率转换器输出。

布局指南

图95显示了ADE7878及其周围电路的示意图：引脚VDD、AVDD、DVDD和REF_{in/out}上的去耦电容、16.384 MHz晶振及其负载电容。其余引脚取决于具体应用，图中未显示。

ADE7854、ADE7858和ADE7868可以采用相同的方法来使用去耦电容、晶振及其负载电容。

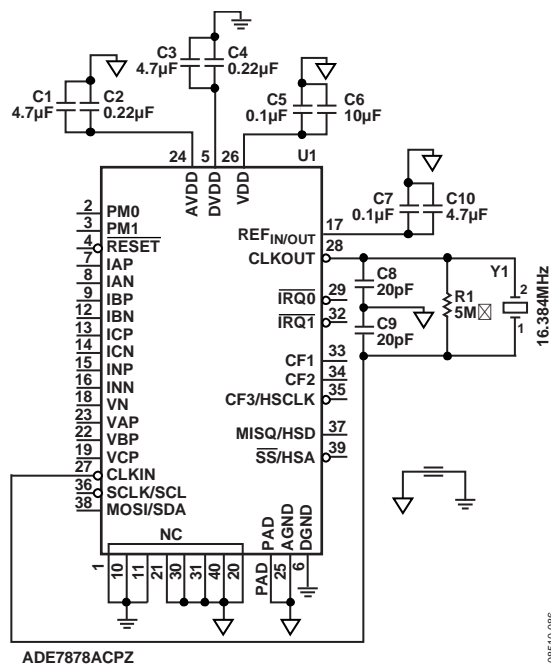


图95. ADE7878晶振和电容连接

图96和图97显示了一个印刷电路板(PCB)的建议布局方案，它包括两层，元件仅贴在电路板上层。遵守这些布局布线指南有助于实现低噪声设计，并提高对EMC干扰的抑制能力。

VDD、AVDD、DVDD和REF_{in/out}引脚各具有两个去耦电容，一个为uF级，另一个为220nF或100nF的陶瓷电容。陶瓷电容须尽可能靠近ADE7878放置，以便去耦高频噪声，uF电容则需放在附近。

晶振负载电容应尽可能靠近ADE7878放置，而晶振本身可以放在附近。

ADE7854/ADE7858/ADE7868/ADE7878

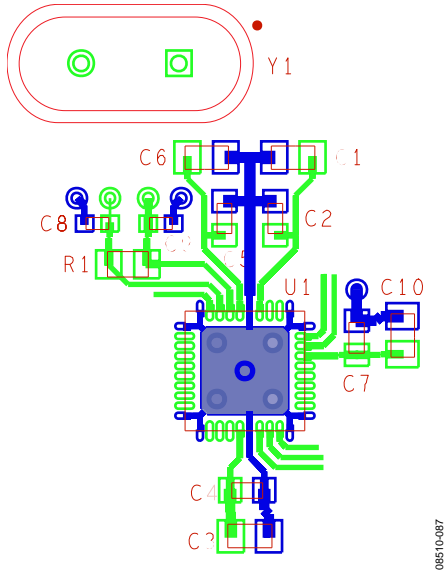


图96. ADE7878顶层印刷电路板

ADE7878的裸露焊盘焊接到PCB上的等效焊盘。然后将ADE7878的AGND和DGND走线直接接入PCB焊盘。

底层主要由接地层构成，接地层环绕尽可能多的晶体走线。

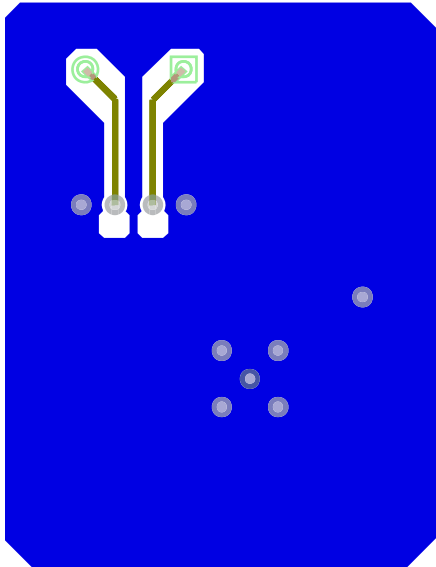


图97. ADE7878底层印刷电路板

晶振电路

可在ADE7854/ADE7858/ADE7868/ADE7878的CLKIN引脚上施加16.384 MHz数字时钟信号。此外，也可如图98所示，

连接一个特定频率的晶振。CL1和CL2表示连接晶振引脚的陶瓷电容数值，而CP1和CP2表示这些引脚上的寄生电容。

每个时钟引脚(CLKIN和CLKOUT)上的推荐总电容典型值为24 pF，这表示：

$$\text{总电容} = CP_1 + CL_1 = CP_2 + CL_2 = 24 \text{ pF}$$

晶振制造商的数据手册提供负载电容值。每个时钟引脚上的总电容推荐值为24 pF；因此，选择负载电容为12 pF的晶振。此外，选择陶瓷电容CL₁和CL₂时，必须考虑IC晶振引脚上的寄生电容CP₁和CP₂。因此，CL₁和CL₂数值必须根据下式计算：

$$CL_1 = CL_2 = 2 \times \text{总电容} - CP_1$$

其中，CP₁ = CP₂。

例如，假设选择12 pF晶振，且时钟引脚上的寄生电容为CP₁ = CP₂ = 2 pF，则用于晶振电路的陶瓷电容值必须为CL₁ = CL₂ = 22 pF。

评估板EVAL-ADE7878EBZ采用晶振VM6-1D11C12-TR-16.384MHZ(最大驱动功率1 mW；最大ESR 20 Ω；负载电容12 pF)。建议使用同样的晶振，或者规格接近的晶振。优先选择较低的ESR和负载电容、较高的晶振驱动电平能力。

另外，还建议与晶振并联连接一个5 MΩ电阻，如图98所示。

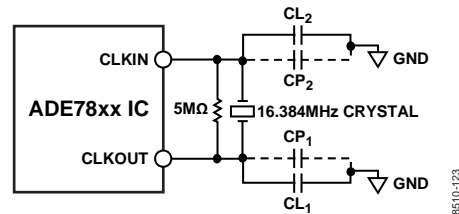


图98. 晶振电路

ADE7878评估板

基于ADE7878配置的评估板支持所有ADE7854、ADE7858、ADE7868和ADE7878器件。欲了解详情，请访问www.analog.com/ADE7878。

芯片版本

用户可以通过version寄存器来确定芯片的版本。该寄存器是8位只读版本寄存器，地址为0xE707。

硅片异常

本异常表描述了ADE7854、ADE7858、ADE7868和ADE7878硅片的已知问题，其中由版本寄存器确定的硅片版本(地址为0xE707)等于2、4和5。

ADI公司承诺在未来版本芯片中持续改进芯片功能，同时通过采用此处推荐的临时解决方案，确保这些未来版本芯片仍和您目前的软件/系统兼容。

ADE7854/ADE7858/ADE7868/ADE7878功能问题

芯片版本标识	芯片标志	芯片状态	异常表	报告问题数
版本 = 2	ADE7854ACPZ ADE7858ACPZ ADE7868ACPZ ADE7878ACPZ	已发布	修订版A	4 (er001, er002, er003, er004)
版本 = 4	ADE7854ACPZ ADE7858ACPZ ADE7868ACPZ ADE7878ACPZ	已发布	修订版B	1 (er005)
版本 = 5	ADE7854ACPZ ADE7858ACPZ ADE7868ACPZ ADE7878ACPZ	已发布	修订版C	1 (er005)

功能问题

表25. Offset Rms寄存器无法设为负值[er001, Version = 2硅片]

背景	当AIRMSOS、AVRMSOS、BIRMSOS、BVRMSOS、CIRMSOS、CVRMSOS和NIRMSOS寄存器均设为负值时，如果输入足够小，有效值数据路径中使用的平方根参数可能会变为负值。这种情况下，AIRMS、AVRMS、BIRMS、BVRMS、CIRMS或CVRMS有效值寄存器会自动置0。
问题	在版本寄存器确定版本为2的硅片上，AIRMSOS、AVRMSOS、BIRMSOS、BVRMSOS、CIRMSOS、CVRMSOS和NIRMSOS寄存器不支持负值。
临时解决方案	AIRMSOS、AVRMSOS、BIRMSOS、BVRMSOS、CIRMSOS、CVRMSOS和NIRMSOS寄存器不要使用负值。 欲了解有关该问题的更多信息，请前往以下网站提交查询： www.analog.com/en/content/technical_support_page/fca.html 。
相关问题	无。

ADE7854/ADE7858/ADE7868/ADE7878

表26. ADE7854、ADE7858、ADE7868、ADE7878可能不会立刻使用写入CF1DEN、CF2DEN、CF3DEN、SAGLVL和ZXTOUT寄存器的值[er002, Version = 2硅片]

背景	一般而言, CF1DEN、CF2DEN、CF3DEN、SAGLVL和ZXTOUT寄存器会在上电或硬件/软件复位之后立刻初始化。在RUN寄存器置1之后, 电能频率转换器(对于CF1DEN、CF2DEN和CF3DEN)、相电压骤降检测器(对于SAGLVL)和过零超时电路(对于ZXTOUT)会立刻使用这些值。
问题	在上电或硬件/软件复位之后, CF1DEN寄存器会初始化为新值, 不过新值可能会出现延迟, 因此并不能立刻供电能频率转换器使用。不过, 在使用CF1DEN默认值(0x0)在CF1引脚处触发第一个高电平至低电平转换之后, 转换器即会开始使用该新值。 CF2DEN和CF3DEN寄存器会分别在CF2和CF3引脚处表现出类似状态。Version = 4的芯片中已纠正CF1DEN、CF2DEN和CF3DEN的上述行为。
临时解决方案	在上电或硬件/软件复位之后, SAGLVL寄存器会初始化为新值, 不过新值可能会出现延迟, 因此并不能立刻供相电压骤降检测器使用。不过, 在至少一相电压上升至相电压ADC处满量程输入的10%以上时, 检测器即会使用该新值。 在上电或硬件/软件复位之后, ZXTOUT寄存器会初始化为新值, 不过新值可能会出现延迟, 因此并不能立刻供过零超时电路使用。不过, 在至少一相电压上升至相电压ADC处满量程输入的10%以上时, 该电流确实会使用该新值。 如果“问题”行中列出的状态并不与电表规格冲突, 那么CF1DEN、CF2DEN、CF3DEN、SAGLVL和ZXTOUT寄存器的新值仅可以写入一次。 如果该状态是不可接受的, 请连续将新值写入CF1DEN、CF2DEN和CF3DEN寄存器八次。这样, 电能频率转换器不立刻考虑新值的概率就降到了0.2 ppm以下。 一般而言, 上电或硬件/软件复位之后, 至少有一相电压会超过满量程的10%。如果无法保证这点, 那么也应该连续写入SAGLVL和ZXTOUT寄存器八次, 从而降低相电压骤降检测器和过零超时电路不立刻考虑新值的可能性。
相关问题	无。

表27. 只读Rms寄存器可能显示错误的值[er003, Version = 2硅片]

背景	只读有效值寄存器(AVRMS、BVRMS、CVRMS、AIRMS、BIRMS、CIRMS和NIRMS)可无限制地随时读取。
问题	ADE7854、ADE7858、ADE7868和ADE7878的固定功能DSP以125 μs(频率为8 kHz)为周期循环计算所有功率和有效值。如果连续访问(读取)两个有效值寄存器, 则第二个寄存器的值可能会损坏。因此, 在该125 μs周期内计算的视在功率也会损坏。该有效值计算会在下一个125 μs周期内恢复, 而所有有效值和视在功率值均计算正确。 如果两次连续有效值读取的开始时间间隔不到265 μs, 那么不论通信类型如何(SPI或I ² C), 都会出现上述问题。该问题仅影响有效值寄存器; ADE7854、ADE7858、ADE7868和ADE7878中所有其他寄存器的访问不存在任何限制。
临时解决方案	可以每次读取一个有效值寄存器, 并且两次读取的开始时间至少间隔265 μs。这样可以在IRQ0引脚处使用DREADY中断进行控制, 即每隔三个连续DREADY中断执行一次有效值寄存器读取, 从而确保两次有效值读取的开始时间间隔375 μs。 或者, 也可以将有效值寄存器与不受此局限性影响的其它寄存器交错读取, 从而确保两次连续有效值寄存器读取的开始时间间隔265 μs。
相关问题	无。

表28. 要获得最佳精度性能, 内部设置必须更改[er004, Version = 2芯片]

背景	内部默认设置为ADE7854、ADE7858、ADE7868和ADE7878提供最佳精度性能。
问题	研究发现, 使用不同设置时, 可改善精度性能。
临时解决方案	要为此内部寄存器使能新设置, 执行两次连续8位寄存器写操作: 第一次写操作: 将0xAD写入地址0xE7FE。 第二次写操作: 将0x01写入地址0xE7E2。 写操作必须连续执行, 中间无任何其他读/写操作。作为正确捕捉到值的验证, 地址0xE7E2的简单8位读取应显示0x01值。
相关问题	无。

ADE7854/ADE7858/ADE7868/ADE7878

表29. ADE7854、ADE7858、ADE7868和ADE7878可能不会立刻使用写入SAGLVL和ZXTOUT寄存器的值[er005, Version = 4和Version = 5硅片]

背景	一般而言，SAGLVL和ZXTOUT寄存器会在上电或硬件/软件复位之后立刻初始化。在RUN寄存器置1之后，相电压骤降检测器(对于SAGLVL)和过零超时电路(对于ZXTOUT)会立刻使用这些值。
问题	在上电或硬件/软件复位之后，SAGLVL寄存器会初始化为新值，不过新值可能会出现延迟，因此并不能立刻供相电压骤降检测器使用。不过，在至少一相电压上升至相电压ADC处满量程输入的10%以上时，检测器即会使用该新值。
临时解决方案	在上电或硬件/软件复位之后，ZXTOUT寄存器会初始化为新值，不过新值可能会出现延迟，因此并不能立刻供过零超时电路使用。不过，在至少一相电压上升至相电压ADC处满量程输入的10%以上时，该电流确实会使用该新值。
相关问题	一般而言，上电或硬件/软件复位之后，至少有一相电压会超过满量程的10%。如果无法保证这点，那么应该连续写入SAGLVL和ZXTOUT寄存器八次，从而将相电压骤降检测器和过零超时电路不立刻考虑新值的可能性降至0.2 ppm以下。

第1部分. ADE7854/ADE7858/ADE7868/ADE7878功能问题

参考编号	说明	状态
er001	失调有效值寄存器无法设为负值。	已确定
er002	ADE7854、ADE7858、ADE7868和ADE7878可能不会立刻使用写入CF1DEN、CF2DEN、CF3DEN、SAGLVL和ZXTOUT寄存器的值。	已确定
er003	只读有效值寄存器可能显示错误的值。	已确定
er004	要获得最佳精度性能，内部设置必须更改。	已确定
er005	ADE7854、ADE7858、ADE7868和ADE7878可能不会立刻使用写入SAGLVL和ZXTOUT寄存器的值。	已确定

“硅片异常”部分到此结束。

ADE7854/ADE7858/ADE7868/ADE7878

寄存器列表

表30. DSP数据存储RAM中的寄存器列表

地址	寄存器名称	R/W ¹	位长	通信期间的位长 ²	类型 ³	默认值	说明
0x4380	AIGAIN	R/W	24	32 ZPSE	S	0x000000	A相电流增益调整。
0x4381	AVGAIN	R/W	24	32 ZPSE	S	0x000000	A相电压增益调整。
0x4382	BIGAIN	R/W	24	32 ZPSE	S	0x000000	B相电流增益调整。
0x4383	BVGAIN	R/W	24	32 ZPSE	S	0x000000	B相电压增益调整。
0x4384	CIGAIN	R/W	24	32 ZPSE	S	0x000000	C相电流增益调整。
0x4385	CVGAIN	R/W	24	32 ZPSE	S	0x000000	C相电压增益调整。
0x4386	NIGAIN	R/W	24	32 ZPSE	S	0x000000	零线电流增益调整(仅限ADE7868和ADE7878)。
0x4387	AIRMSOS	R/W	24	32 ZPSE	S	0x000000	A相电流有效值失调。
0x4388	AVRMSOS	R/W	24	32 ZPSE	S	0x000000	A相电压有效值失调。
0x4389	BIRMSOS	R/W	24	32 ZPSE	S	0x000000	B相电流有效值失调。
0x438A	BVRMSOS	R/W	24	32 ZPSE	S	0x000000	B相电压有效值失调。
0x438B	CIRMSOS	R/W	24	32 ZPSE	S	0x000000	C相电流有效值失调。
0x438C	CVRMSOS	R/W	24	32 ZPSE	S	0x000000	C相电压有效值失调。
0x438D	NIRMSOS	R/W	24	32 ZPSE	S	0x000000	零线电流有效值失调(仅限ADE7868和ADE7878)。
0x438E	AVAGAIN	R/W	24	32 ZPSE	S	0x000000	A相视在功率增益调整。
0x438F	BVAGAIN	R/W	24	32 ZPSE	S	0x000000	B相视在功率增益调整。
0x4390	CVAGAIN	R/W	24	32 ZPSE	S	0x000000	C相视在功率增益调整。
0x4391	AWGAIN	R/W	24	32 ZPSE	S	0x000000	A相总有功功率增益调整。
0x4392	AWATTOS	R/W	24	32 ZPSE	S	0x000000	A相总有功功率失调整。
0x4393	BWGAIN	R/W	24	32 ZPSE	S	0x000000	B相总有功功率增益调整。
0x4394	BWATTOS	R/W	24	32 ZPSE	S	0x000000	B相总有功功率失调整。
0x4395	CWGAIN	R/W	24	32 ZPSE	S	0x000000	C相总有功功率增益调整。
0x4396	CWATTOS	R/W	24	32 ZPSE	S	0x000000	C相总有功功率失调整。
0x4397	AVARGAIN	R/W	24	32 ZPSE	S	0x000000	A相总无功功率增益调整(仅限ADE7858、ADE7868和ADE7878)。
0x4398	AVAROS	R/W	24	32 ZPSE	S	0x000000	A相总无功功率失调整(仅限ADE7858、ADE7868和ADE7878)。
0x4399	BVARGAIN	R/W	24	32 ZPSE	S	0x000000	B相总无功功率增益调整(仅限ADE7858、ADE7868和ADE7878)。
0x439A	BVAROS	R/W	24	32 ZPSE	S	0x000000	B相总无功功率失调整(仅限ADE7858、ADE7868和ADE7878)。
0x439B	CVARGAIN	R/W	24	32 ZPSE	S	0x000000	C相总无功功率增益调整(仅限ADE7858、ADE7868和ADE7878)。
0x439C	CVAROS	R/W	24	32 ZPSE	S	0x000000	C相总无功功率失调整(仅限ADE7858、ADE7868和ADE7878)。
0x439D	AFWGAIN	R/W	24	32 ZPSE	S	0x000000	A相基波有功功率增益调整。ADE7854、ADE7858和ADE7868的保留位置。
0x439E	AFWATTOS	R/W	24	32 ZPSE	S	0x000000	A相基波有功功率失调整。ADE7854、ADE7858和ADE7868的保留位置。
0x439F	BFWGAIN	R/W	24	32 ZPSE	S	0x000000	B相基波有功功率增益调整(仅限ADE7878)。
0x43A0	BFWATTOS	R/W	24	32 ZPSE	S	0x000000	B相基波有功功率失调整(仅限ADE7878)。
0x43A1	CFWGAIN	R/W	24	32 ZPSE	S	0x000000	C相基波有功功率增益调整。
0x43A2	CFWATTOS	R/W	24	32 ZPSE	S	0x000000	C相基波有功功率失调整(仅限ADE7878)。

ADE7854/ADE7858/ADE7868/ADE7878

地址	寄存器名称	R/W ¹	位长	通信期间的位长 ²	类型 ³	默认值	说明
0x43A3	AFVARGAIN	R/W	24	32 ZPSE	S	0x000000	A相基波无功功率增益调整(仅限ADE7878)。
0x43A4	AFVAROS	R/W	24	32 ZPSE	S	0x000000	A相基波无功功率失调调整(仅限ADE7878)。
0x43A5	BFVARGAIN	R/W	24	32 ZPSE	S	0x000000	B相基波无功功率增益调整(仅限ADE7878)。
0x43A6	BFVAROS	R/W	24	32 ZPSE	S	0x000000	B相基波无功功率失调调整(仅限ADE7878)。
0x43A7	CFVARGAIN	R/W	24	32 ZPSE	S	0x000000	C相基波无功功率增益调整(仅限ADE7878)。
0x43A8	CFVAROS	R/W	24	32 ZPSE	S	0x000000	C相基波无功功率失调调整(仅限ADE7878)。
0x43A9	VATHR1	R/W	24	32 ZP	U	0x000000	相位视在功率数据路径中所用VATHR[47:0]阈值的24个最高有效位。
0x43AA	VATHR0	R/W	24	32 ZP	U	0x000000	相位视在功率数据路径中所用VATHR[47:0]阈值的24个最低有效位。
0x43AB	WTHR1	R/W	24	32 ZP	U	0x000000	相位总/基波有功功率数据路径中所用WTHR[47:0]阈值的24个最高有效位。
0x43AC	WTHR0	R/W	24	32 ZP	U	0x000000	相位总/基波有功功率数据路径中所用WTHR[47:0]阈值的24个最低有效位。
0x43AD	VARTHR1	R/W	24	32 ZP	U	0x000000	相位总/基波无功功率数据路径中所用VARTHR[47:0]阈值的24个最高有效位(仅限ADE7858、ADE7868和ADE7878)。
0x43AE	VARTHR0	R/W	24	32 ZP	U	0x000000	相位总/基波无功功率数据路径中所用VARTHR[47:0]阈值的24个最低有效位(仅限ADE7858、ADE7868和ADE7878)。
0x43AF	保留	N/A ⁴	N/A ⁴	N/A ⁴	N/A ⁴	0x000000	此存储器位置应该保持为0x000000, 以确保正常工作。
0x43B0	VANOLOAD	R/W	24	32 ZPSE	S	0x0000000	视在功率数据路径中的空载阈值。
0x43B1	APNOLOAD	R/W	24	32 ZPSE	S	0x0000000	总/基波有功功率数据路径中的空载阈值。
0x43B2	VARNOLOAD	R/W	24	32 ZPSE	S	0x0000000	总/基波无功功率数据路径中的空载阈值。ADE7854的保留位置。
0x43B3	VLEVEL	R/W	24	32 ZPSE	S	0x000000	基波有功/无功功率算法中使用的寄存器(仅限ADE7878)。
0x43B4	保留	N/A ⁴	N/A ⁴	N/A ⁴	N/A ⁴	0x000000	此位置不应写入数据, 以确保正常工作。
0x43B5	DICOEFF	R/W	24	32 ZPSE	S	0x0000000	数字积分器算法中使用的寄存器。如果积分器处于开启状态, 则必须设为0xFF8000。实际操作中是以0xFFFF8000形式发送的。
0x43B6	HPFDIS	R/W	24	32 ZP	U	0x000000	禁用/使能电流数据路径中的HPF(参见表34)。
0x43B7	保留	N/A ⁴	N/A ⁴	N/A ⁴	N/A ⁴	0x000000	此存储器位置应该保持为0x000000, 以确保正常工作。
0x43B8	ISUMLVL	R/W	24	32 ZPSE	S	0x000000	比较相电流之和和零线电流时使用的阈值(仅限ADE7868和ADE7878)。

ADE7854/ADE7858/ADE7868/ADE7878

地址	寄存器名称	R/W ¹	位长	通信期间的位长 ²	类型 ³	默认值	说明
0x43B9至 0x43BE	保留	N/A ⁴	N/A ⁴	N/A ⁴	N/A ⁴	0x000000	这些存储器位置应该保持为0x000000，以确保正常工作。 IAWV、IBWV和ICWV寄存器之和(仅限 ADE7868和ADE7878)。 A相电流有效值。 A相电压有效值。 B相电流有效值。 B相电压有效值。 C相电流有效值。 C相电压有效值。 零线电流有效值(仅限 ADE7868和 ADE7878)。 这些存储器位置不应写入数据，以确保正常工作。
0x43BF	ISUM	R	28	32 ZP	S	N/A ⁴	
0x43C0	AIRMS	R	24	32 ZP	S	N/A ⁴	
0x43C1	AVRMS	R	24	32 ZP	S	N/A ⁴	
0x43C2	BIRMS	R	24	32 ZP	S	N/A ⁴	
0x43C3	BVRMS	R	24	32 ZP	S	N/A ⁴	
0x43C4	CIRMS	R	24	32 ZP	S	N/A ⁴	
0x43C5	CVRMS	R	24	32 ZP	S	N/A ⁴	
0x43C6	NIRMS	R	24	32 ZP	S	N/A ⁴	
0x43C7至 0x43FF	保留	N/A ⁴	N/A ⁴	N/A ⁴	N/A ⁴	N/A ⁴	

¹ R表示读取，而W表示写入。

² 32 ZPSE = 以32位字形式传输的24位带符号寄存器，其中四个MSB以0进行填充并通过符号扩展至28位。而32 ZP = 以32位字形式传输的28或24位带符号或无符号寄存器，其中分别有四个或八个MSB以0进行填充。

³ U表示无符号寄存器，而S表示二进制补码格式的带符号寄存器。

⁴ N/A表示不适用

表31. 内部DSP存储器RAM寄存器

地址	寄存器名称	R/W ¹	位长	通信期间的位长	类型 ²	默认值	说明
0xE203	保留	R/W	16	16	U	0x0000	此存储器位置不应写入数据，以确保正常工作。 Run寄存器负责启动和停止DSP。详情参见“数字信号处理器”部分。
0xE228	Run	R/W	16	16	U	0x0000	

¹ R表示读取，而W表示写入。

² U表示无符号寄存器，而S表示二进制补码格式的带符号寄存器。

表32. Billable寄存器

地址	寄存器名称	R/W ^{1,2}	位长 ²	通信期间的位长 ²	类型 ^{2,3}	默认值	说明
0xE400	AWATTHR	R	32	32	S	0x00000000	A相总有功电能累计。
0xE401	BWATTHR	R	32	32	S	0x00000000	B相总有功电能累计。
0xE402	CWATTHR	R	32	32	S	0x00000000	C相总有功电能累计。
0xE403	AFWATTHR	R	32	32	S	0x00000000	A相基波有功电能累计(仅限 ADE7878)。
0xE404	BFWATTHR	R	32	32	S	0x00000000	B相基波有功电能累计(仅限 ADE7878)。
0xE405	CFWATTHR	R	32	32	S	0x00000000	C相基波有功电能累计(仅限 ADE7878)。
0xE406	AVARHR	R	32	32	S	0x00000000	A相总无功电能累计(仅限 ADE7858、ADE7868和ADE7878)。
0xE407	BVARHR	R	32	32	S	0x00000000	B相总无功电能累计(仅限 ADE7858、ADE7868和ADE7878)。
0xE408	CVARHR	R	32	32	S	0x00000000	C相总无功电能累计(仅限 ADE7858、ADE7868和ADE7878)。
0xE409	AFVARHR	R	32	32	S	0x00000000	A相基波无功电能累计(仅限 ADE7878)。
0xE40A	BFVARHR	R	32	32	S	0x00000000	B相基波无功电能累计(仅限 ADE7878)。
0xE40B	CFVARHR	R	32	32	S	0x00000000	C相基波无功电能累计(仅限 ADE7878)。

ADE7854/ADE7858/ADE7868/ADE7878

地址	寄存器名称	R/W	位长 ²	通信期间的位长 ²	类型 ^{2,3}	默认值	说明
0xE40C	AVAHR	R	32	32	S	0x00000000	A相视在电能累计。
0xE40D	BVAHR	R	32	32	S	0x00000000	B相视在电能累计。
0xE40E	CVAHR	R	32	32	S	0x00000000	C相视在电能累计。

¹ R表示读取，而W表示写入。

² N/A表示不适用。

³ U表示无符号寄存器，而S表示二进制补码格式的带符号寄存器。

表33. Configuration and power quality寄存器

地址	寄存器名称	R/W ¹	位长	通信期间的位长 ²	类型 ³	默认值 ⁴	说明
0xE500	IPEAK	R	32	32	U	N/A	电流峰值寄存器。有关其组成成分的更多信息，请参见图50和表35。
0xE501	VPEAK	R	32	32	U	N/A	电压峰值寄存器。有关其组成成分的更多信息，请参见图50和表36。
0xE502	STATUS0	R/W	32	32	U	N/A	中断状态寄存器0。请参见表37。
0xE503	STATUS1	R/W	32	32	U	N/A	中断状态寄存器1。请参见表38。
0xE504	AIMAV	R	20	32 ZP	U	N/A	PSM0和PSM1模式下计算出的A相电流平均绝对值(仅限ADE7868和ADE7878)。
0xE505	BIMAV	R	20	32 ZP	U	N/A	PSM0和PSM1模式下计算出的B相电流平均绝对值(仅限ADE7868和ADE7878)。
0xE506	CIMAV	R	20	32 ZP	U	N/A	PSM0和PSM1模式下计算出的C相电流平均绝对值(仅限ADE7868和ADE7878)。
0xE507	OILVL	R/W	24	32 ZP	U	0xFFFFFFFF	过流阈值。
0xE508	OVLVL	R/W	24	32 ZP	U	0xFFFFFFFF	过压阈值。
0xE509	SAGLVL	R/W	24	32 ZP	U	0x000000	电压SAG电平阈值。
0xE50A	MASK0	R/W	32	32	U	0x00000000	中断使能寄存器0。请参见表39。
0xE50B	MASK1	R/W	32	32	U	0x00000000	中断使能寄存器1。请参见表40。
0xE50C	IAWV	R	24	32 SE	S	N/A	A相电流的瞬时值。
0xE50D	IBWV	R	24	32 SE	S	N/A	B相电流的瞬时值。
0xE50E	ICWV	R	24	32 SE	S	N/A	C相电流的瞬时值。
0xE50F	INWV	R	24	32 SE	S	N/A	零线电流的瞬时值(仅限ADE7868和ADE7878)。
0xE510	VAWV	R	24	32 SE	S	N/A	A相电压的瞬时值。
0xE511	VBWV	R	24	32 SE	S	N/A	B相电压的瞬时值。
0xE512	VCWV	R	24	32 SE	S	N/A	C相电压的瞬时值。
0xE513	AWATT	R	24	32 SE	S	N/A	A相总有功功率的瞬时值。
0xE514	BWATT	R	24	32 SE	S	N/A	B相总有功功率的瞬时值。
0xE515	CWATT	R	24	32 SE	S	N/A	C相总有功功率的瞬时值。
0xE516	AVAR	R	24	32 SE	S	N/A	A相总无功功率的瞬时值(仅限ADE7858、ADE7868和ADE7878)。
0xE517	BVAR	R	24	32 SE	S	N/A	B相总无功功率的瞬时值(仅限ADE7858、ADE7868和ADE7878)。
0xE518	CVAR	R	24	32 SE	S	N/A	C相总无功功率的瞬时值(仅限ADE7858、ADE7868和ADE7878)。

ADE7854/ADE7858/ADE7868/ADE7878

地址	寄存器名称	R/W	位长	通信期间的位长 ²	类型 ³	默认值 ⁴	说明
0xE519	AVA	R	24	32 SE	S	N/A	A相视在功率的瞬时值。
0xE51A	BVA	R	24	32 SE	S	N/A	B相视在功率的瞬时值。
0xE51B	CVA	R	24	32 SE	S	N/A	C相视在功率的瞬时值。
0xE51F	CHECKSUM	R	32	32	U	0x33666787	检验和验证。详情参见“校验和寄存器”部分。
0xE520	VNOM	R/W	24	32 ZP	S	0x000000	视在功率替代计算中使用的标称相电压有效值。VNOMxEN位置位后，忽略施加在对应相上的电压，且所有相应的有效值电压实例均以VNOM寄存器中的值代替。
0xE521至 0xE52E	保留						这些地址不应写入数据，以确保正常工作。
0xE600	PHSTATUS	R	16	16	U	N/A	相位峰值寄存器。参见表41。
0xE601	ANGLE0	R	16	16	U	N/A	时间延迟0。详情参见“相位时间间隔”部分。
0xE602	ANGLE1	R	16	16	U	N/A	时间延迟0。详情参见“相位时间间隔”部分。
0xE603	ANGLE2	R	16	16	U	N/A	时间延迟2。详情参见“相位时间间隔”部分。
0xE604至 0xE606	保留						这些地址不应写入数据，以确保正常工作。
0xE607	PERIOD	R	16	16	U	N/A	网络线路周期。
0xE608	PHNOLOAD	R	16	16	U	N/A	相位空载寄存器。参见表42。
0xE609至 0xE60B	保留						这些地址不应写入数据，以确保正常工作。
0xE60C	LINECYC	R/W	16	16	U	0xFFFF	线路周期累计模式计数。
0xE60D	ZXTOUT	R/W	16	16	U	0xFFFF	过零超时计数。
0xE60E	COMPmode	R/W	16	16	U	0x01FF	压缩模式寄存器。参见表43。
0xE60F	Gain	R/W	16	16	U	0x0000	ADC输入端的PGA增益。参见表44。
0xE610	CFMODE	R/W	16	16	U	0x0E88	CFx配置寄存器。参见表45。
0xE611	CF1DEN	R/W	16	16	U	0x0000	CF1分母。
0xE612	CF2DEN	R/W	16	16	U	0x0000	CF2分母。
0xE613	CF3DEN	R/W	16	16	U	0x0000	CF3分母。
0xE614	APHCAL	R/W	10	16 ZP	S	0x0000	A相相位校准。请参见表46。
0xE615	BPHCAL	R/W	10	16 ZP	S	0x0000	B相相位校准。请参见表46。
0xE616	CPHCAL	R/W	10	16 ZP	S	0x0000	C相相位校准。请参见表46。
0xE617	PHSIGN	R	16	16	U	N/A	功率符号寄存器。参见表47。
0xE618	CONFIG	R/W	16	16	U	0x0000	ADE7878 配置寄存器。参见表48。
0xE700	Mmode	R/W	8	8	U	0x1C	测量模式寄存器。参见表49。
0xE701	ACCmode	R/W	8	8	U	0x00	累计模式寄存器。参见表50。
0xE702	LCYCMODE	R/W	8	8	U	0x78	线路累计模式状态。参见表52。
0xE703	PEAKCYC	R/W	8	8	U	0x00	峰值检测半波周期数。
0xE704	SAGCYC	R/W	8	8	U	0x00	SAG检测半波周期数。

ADE7854/ADE7858/ADE7868/ADE7878

地址	寄存器名称	R/W	位长	通信期间的位长 ²	类型 ³	默认值 ⁴	说明
0xE705	CFCYC	R/W	8	8	U	0x01	两次连续电能锁存之间的CF脉冲数。请参见“使电能寄存器与CFx输出同步”部分。
0xE706	HSDC_CFG	R/W	8	8	U	0x00	HSDC配置寄存器。参见表53。
0xE707	Version	R	8	8	U		裸片版本。
0xEBFF	保留		8	8			当SPI选为激活端口时，可以使用此地址来控制SS/HSA引脚。详情参见“串行接口”部分。
0xEC00	LPOILVL	R/W	8	8	U	0x07	PSM2模式下使用的过流阈值(仅限ADE7868和ADE7878)。欲了解该寄存器的更多信息，请参见表54。
0xEC01	CONFIG2	R/W	8	8	U	0x00	PSM1模式下使用的配置寄存器。参见表55。

¹ R表示读取，而W表示写入。

² 32 ZP = 以32位形式传输的24或20位带符号或无符号寄存器，其中分别有8个或12个MSB以0进行填充。32 SE = 以32位形式传输的24位带符号寄存器，其通过符号扩展至32位。16 ZP = 以16位形式传输的10位无符号寄存器，其中六个MSB以0进行填充。

³ U表示无符号寄存器，而S表示二进制补码格式的带符号寄存器。

⁴ N/A表示不适用。

表34. HPFDIS寄存器(地址0x43B6)

默认值	默认值	说明
23:0	00000000	当HPFDIS = 0x00000000时，将使能电压和电流通道中的所有高通滤波器。而当该寄存器设为任何非零值时，则会禁用所有高通滤波器。

表35. IPEAK寄存器(地址0xE500)

位位置	位名称	默认值	说明
23:0	IPEAKVAL[23:0]	0	这些位包含电流通道中确定的峰值。
24	IPPHASE[0]	0	该位置1时，A相电流产生IPEAKVAL[23:0]值。
25	IPPHASE[1]	0	该位置1时，B相电流产生IPEAKVAL[23:0]值。
26	IPPHASE[2]	0	该位置1时，C相电流产生IPEAKVAL[23:0]值。
31:27		00000	这些位始终为0。

表36. VPEAK寄存器(地址0xE501)

位位置	位名称	默认值	说明
23:0	VPEAKVAL[23:0]	0	这些位包含电压通道中确定的峰值。
24	VPPHASE[0]	0	该位置1时，A相电压产生VPEAKVAL[23:0]值。
25	VPPHASE[1]	0	该位置1时，B相电压产生VPEAKVAL[23:0]值。
26	VPPHASE[2]	0	该位置1时，C相电压产生VPEAKVAL[23:0]值。
31:27		00000	这些位始终为0。

表37. STATUS0寄存器(地址0xE502)

位位置	位名称	默认值	说明
0	AEHF	0	该位置1时，表示任意一个总有功电能寄存器(AWATTHR、BWATTHR或CWATTHR)的位30已经改变。
1	FAEHF	0	该位置1时，表示任意一个基波有功电能寄存器(FWATTHR、BFWATTHR或CFWATTHR)的位30已经改变。对于ADE7854、ADE7858和ADE7868，该位始终为0。
2	REHF	0	该位置1时，表示任意一个总无功电能寄存器(AVARHR、BVARHR或CVARHR)的位30已经改变。对于ADE7854，该位始终为0。

ADE7854/ADE7858/ADE7868/ADE7878

位位置	位名称	默认值	说明
3	FREHF	0	该位置1时, 表示任意一个基波无功电能寄存器(AFVARHR、BFVARHR或CFVARHR)的位30已经改变。对于ADE7854、ADE7858和ADE7868, 该位始终为0。
4	VAEHF	0	该位置1时, 表示任意一个视在电能寄存器(AVAHR、BVAHR或CVAHR)的位30已经改变。
5	LENERGY	0	在线路电能累计模式下, 该位置1时, 则表示LINECYC寄存器中所设的整数个半波周期内的积分处理已结束。
6	REVAPA	0	该位置1时, 表示ACCMODE寄存器位6 (REVAPSEL)所确定的A相(总或基波)有功功率符号发生了变化。符号本身是由PHSIGN寄存器的位0 (AWSIGN)来指示(参见表47)。
7	REVAPB	0	该位置1时, 表示ACCMODE寄存器位6 (REVAPSEL)所确定的B相(总或基波)有功功率符号发生了变化。符号本身是由PHSIGN寄存器的位1 (BWSIGN)来指示(参见表47)。
8	REVAPC	0	该位置1时, 表示ACCMODE寄存器位6 (REVAPSEL)所确定的C相(总或基波)有功功率符号发生了变化。符号本身是由PHSIGN寄存器的位2 (CWSIGN)来指示(参见表47)。
9	REVPSUM1	0	该位置1时, 表示CF1数据路径中所有相功率之和的符号发生了变化。符号本身是由PHSIGN寄存器的位3 (SUM1SIGN)来指示(参见表47)。
10	REVRPA	0	该位置1时, 表示ACCMODE寄存器位7 (REVRPSEL)所确定的A相(总或基波)无功功率符号发生了变化。符号本身是由PHSIGN寄存器的位4 (AVARSIGN)来指示(参见表47)。对于ADE7854, 该位始终为0。
11	REVRPB	0	该位置1时, 表示ACCMODE寄存器位7 (REVRPSEL)所确定的B相(总或基波)无功功率符号发生了变化。符号本身是由PHSIGN寄存器的位5 (BVARSIGN)来指示(参见表47)。对于ADE7854, 该位始终为0。
12	REVRPC	0	该位置1时, 表示ACCMODE寄存器位7 (REVRPSEL)所确定的C相(总或基波)无功功率符号发生了变化。符号本身是由PHSIGN寄存器的位6 (CVARSIGN)来指示(参见表47)。对于ADE7854, 该位始终为0。
13	REVPSUM2	0	该位置1时, 表示CF2数据路径中所有相功率之和的符号发生了变化。符号本身是由PHSIGN寄存器的位7 (SUM2SIGN)来指示(参见表47)。
14	CF1		该位置1时, 表示CF1引脚处发生了高电平至低电平转换; 也就是说, 产生了低电平有效脉冲。即使通过将CFMODE寄存器的位9 (CF1DIS)置1禁用了CF1输出, 也会设置该位。CF1引脚处使用的功率类型由CFMODE寄存器的位[2:0] (CF1SEL[2:0])决定(参见表45)。
15	CF2		该位置1时, 表示CF2引脚处发生了高电平至低电平转换; 也就是说, 产生了低电平有效脉冲。即使通过将CFMODE寄存器的位10 (CF2DIS)置1禁用了CF2输出, 也会设置该位。CF2引脚处使用的功率类型由CFMODE寄存器的位[5:3] (CF2SEL[2:0])决定(参见表45)。
16	CF3		该位置1时, 表示CF3引脚处发生了高电平至低电平转换; 也就是说, 产生了低电平有效脉冲。即使通过将CFMODE寄存器的位11 (CF3DIS)置1禁用了CF3输出, 也会设置该位。CF3引脚处使用的功率类型由CFMODE寄存器的位[8:6] (CF3SEL[2:0])决定(参见表45)。
17	DREADY	0	该位置1时, 表示所有周期性(速率为8 kHz)DSP计算都已完成。
18	REVPSUM3	0	该位置1时, 表示CF3数据路径中所有相功率之和的符号发生了变化。符号本身是由PHSIGN寄存器的位8 (SUM3SIGN)来指示(参见表47)。
31:19	保留	0 0000 0000 0000	保留。这些位始终为0。

ADE7854/ADE7858/ADE7868/ADE7878

表38. STATUS1寄存器(地址0xE503)

位位置	位名称	默认值	说明
0	NLOAD	0	该位置1时,表示根据总有功/无功功率判断,至少有一相进入了空载条件。具体相位由PHNLOAD寄存器的位[2:0](NLPHASE[x])来指示(参见表42)。
1	FNLOAD	0	该位置1时,表示根据基波有功/无功功率判断,至少有一相进入了空载条件。具体相位由PHNLOAD寄存器的位[5:3](FNLPHASE[x])来指示(欲了解此寄存器,请参见表42)。对于ADE7854、ADE7858和ADE7868,该位始终为0。
2	VANLOAD	0	该位置1时,表示根据视在功率判断,至少有一相进入了空载条件。具体相位由PHNLOAD寄存器的位[8:6](VANLPHASE[x])来指示(参见表42)。
3	ZXTOVA	0	该位置1时,表示A相电压上的过零事件缺失。
4	ZXTOVB	0	该位置1时,表示B相电压上的过零事件缺失。
5	ZXTOVC	0	该位置1时,表示C相电压上的过零事件缺失。
6	ZXTOIA	0	该位置1时,表示A相电流上的过零事件缺失。
7	ZXTOIB	0	该位置1时,表示B相电流上的过零事件缺失。
8	ZXTOIC	0	该位置1时,表示C相电流上的过零事件缺失。
9	ZXVA	0	该位置1时,表示在A相电压上检测到了过零事件。
10	ZXVB	0	该位置1时,表示在B相电压上检测到了过零事件。
11	ZXVC	0	该位置1时,表示在C相电压上检测到了过零事件。
12	ZXIA	0	该位置1时,表示在A相电流上检测到了过零事件。
13	ZXIB	0	该位置1时,表示在B相电流上检测到了过零事件。
14	ZXIC	0	该位置1时,表示在C相电流上检测到了过零事件。
15	RSTDONE	1	执行软件复位命令时,CONFIG寄存器的位7(SWRST)会被置1;或者,从PSM1、PSM2或PSM3转换为PSM0,或硬件复位时,在转换过程结束且所有寄存器的值均变为默认值之后,该位会被置1。由于无法禁用此中断,因此IRQ1引脚会变为低电平来表示这一时刻。
16	SAG	0	该位置1时,表示PHSTATUS寄存器的位[14:12](VSPHASE[x])某一相上发生了SAG事件(参见表41)。
17	OI	0	该位置1时,表示PHSTATUS寄存器的位[5:3](OIPHASE[x])某一相上发生了过流事件(参见表41)。
18	OV	0	该位置1时,表示PHSTATUS寄存器的位[11:9](OVPHASE[x])某一相上发生了过压事件(参见表41)。
19	SEQERR	0	该位置1时,表示A相电压上的由负到正过零事件之后跟随的不是B相电压上的由负到正过零事件,而是C相电压上的由负到正过零事件。
20	MISMTCH	0	该位置1时,表示,其中 $\ ISUM\ - \ INWV\ > ISUMLVL$ ISUMLVL由ISUMLVL寄存器指示。对于ADE7854和ADE7858,该位始终为0。
21	保留	1	保留。该位始终置1。
22	保留	0	保留。该位始终置0。
23	PKI	0	该位置1时,表示用于检测电流通道中峰值的周期已经结束。IPEAK寄存器包含峰值及检测到该峰值的相位(参见表35)。
24	PKV	0	该位置1时,表示用于检测电压通道中峰值的周期已经结束。VPEAK寄存器包含峰值及检测到该峰值的相位(参见表36)。
31:25	保留	000 0000	保留。这些位始终为0。

ADE7854/ADE7858/ADE7868/ADE7878

表39. MASK0寄存器(地址0xE50A)

位位置	位名称	默认值	说明
0	AEHF	0	该位置1时, 如果任意一个总有功电能寄存器(AWATTHR、BWATTHR或CWATTHR)的位30发生了改变, 则使能中断。
1	FAEHF	0	该位置1时, 如果任意一个基波有功电能寄存器(AFWATTHR、BFWATTHR或CFWATTHR)的位30发生了改变, 则使能中断。对于ADE7854、ADE7858和ADE7868, 该位置1并不会产生任何作用。
2	REHF	0	该位置1时, 如果任意一个总无功电能寄存器(AVARHR、BVARHR或CVARHR)的位30发生了改变, 则使能中断。对于ADE7854, 该位置1并不会产生任何作用。
3	FREHF	0	该位置1时, 如果任意一个基波无功电能寄存器(AFVARHR、BFVARHR或CFVARHR)的位30发生了改变, 则使能中断。对于ADE7854、ADE7858和ADE7868, 该位置1并不会产生任何作用。
4	VAEHF	0	该位置1时, 如果任意一个视在电能寄存器(AVAHR、BVAHR或CVAHR)的位30发生了改变, 则使能中断。
5	LENERGY	0	在线路电能累计模式下, 该位置1时, 则会在LINECYC寄存器中所设的整数个半波周期内的积分处理结束时使能中断。
6	REVAPA	0	该位置1时, 如果ACCMODE寄存器位6 (REVAPSEL)所确定的A相(总或基波)有功功率符号发生了变化, 则使能中断。
7	REVAPB	0	该位置1时, 如果ACCMODE寄存器位6 (REVAPSEL)所确定的B相(总或基波)有功功率符号发生了变化, 则使能中断。
8	REVAPC	0	该位置1时, 如果ACCMODE寄存器位6 (REVAPSEL)所确定的C相(总或基波)有功功率符号发生了变化, 则使能中断。
9	REVPSUM1	0	该位置1时, 如果CF1数据路径中所有相功率之和的符号发生了变化, 则使能中断。
10	REVRPA	0	该位置1时, 如果ACCMODE寄存器位7 (REVRPSEL)所确定的A相(总或基波)无功功率符号发生了变化, 则使能中断。对于ADE7854, 该位置1并不会产生任何作用。
11	REVRPB	0	该位置1时, 如果ACCMODE寄存器位7 (REVRPSEL)所确定的B相(总或基波)无功功率符号发生了变化, 则使能中断。对于ADE7854, 该位置1并不会产生任何作用。
12	REVRPC	0	该位置1时, 如果ACCMODE寄存器位7 (REVRPSEL)所确定的C相(总或基波)无功功率符号发生了变化, 则使能中断。对于ADE7854, 该位置1并不会产生任何作用。
13	REVPSUM2	0	该位置1时, 如果CF2数据路径中所有相功率之和的符号发生了变化, 则使能中断。
14	CF1		该位置1时, 如果CF1引脚处发生了高电平至低电平转换, 即产生了低电平有效脉冲, 则使能中断。即使通过将CFMODE寄存器的位9 (CF1DIS)置1禁用了CF1输出, 也仍可使能该中断。CF1引脚处使用的功率类型由CFMODE寄存器的位[2:0] (CF1SEL[2:0])决定(参见表45)。
15	CF2		该位置1时, 如果CF2引脚处发生了高电平至低电平转换, 即产生了低电平有效脉冲, 则使能中断。即使通过将CFMODE寄存器的位10 (CF2DIS)置1禁用了CF2输出, 也仍可使能该中断。CF2引脚处使用的功率类型由CFMODE寄存器的位[5:3] (CF2SEL[2:0])决定(参见表45)。
16	CF3		该位置1时, 如果CF3引脚处发生了高电平至低电平转换, 即产生了低电平有效脉冲, 则使能中断。即使通过将CFMODE寄存器的位11 (CF3DIS)置1禁用了CF3输出, 也仍可使能该中断。CF3引脚处使用的功率类型由CFMODE寄存器的位[8:6] (CF3SEL[2:0])决定(参见表45)。
17	DREADY	0	该位置1时, 所有周期性(速率为8 kHz)DSP计算全部完成后即使能中断。
18	REVPSUM3	0	该位置1时, 如果CF3数据路径中所有相功率之和的符号发生了变化, 则使能中断。
31:19	保留	00 0000 0000 0000	保留。这些位不管理任何功能。

ADE7854/ADE7858/ADE7868/ADE7878

表40. MASK1寄存器(地址0xE50B)

位位置	位名称	默认值	说明
0	NLOAD	0	该位置1时, 如果根据总有功/无功功率判断, 至少有一相进入了空载条件, 则使能中断。
1	FNLOAD	0	该位置1时, 如果根据基波有功/无功功率判断, 至少有一相进入了空载条件, 则使能中断。对于ADE7854、ADE7858和ADE7868, 该位置1并不会产生任何作用。
2	VANLOAD	0	该位置1时, 如果根据视在功率判断, 至少有一相进入了空载条件, 则使能中断。
3	ZXTOVA	0	该位置1时, 如果A相电压上的过零事件缺失, 则使能中断。
4	ZXTOVB	0	该位置1时, 如果B相电压上的过零事件缺失, 则使能中断。
5	ZXTOVC	0	该位置1时, 如果C相电压上的过零事件缺失, 则使能中断。
6	ZXTOIA	0	该位置1时, 如果A相电流上的过零事件缺失, 则使能中断。
7	ZXTOIB	0	该位置1时, 如果B相电流上的过零事件缺失, 则使能中断。
8	ZXTOIC	0	该位置1时, 如果C相电流上的过零事件缺失, 则使能中断。
9	ZXVA	0	该位置1时, 如果在A相电压上检测到了过零事件, 则使能中断。
10	ZXVB	0	该位置1时, 如果在B相电压上检测到了过零事件, 则使能中断。
11	ZXVC	0	该位置1时, 如果在C相电压上检测到了过零事件, 则使能中断。
12	ZXIA	0	该位置1时, 如果在A相电流上检测到了过零事件, 则使能中断。
13	ZXIB	0	该位置1时, 如果在B相电流上检测到了过零事件, 则使能中断。
14	ZXIC	0	该位置1时, 如果在C相电流上检测到了过零事件, 则使能中断。
15	RSTDONE	0	由于无法禁用RSTDONE中断, 因此该引脚未附加任何功能。无论置1还是清0, 均不会产生任何效果。
16	SAG	0	该位置1时, 如果PHSTATUS寄存器的位[14:12] (VSPHASE[x])某一相上发生了SAG事件, 则使能中断(参见表41)。
17	OI	0	该位置1时, 如果PHSTATUS寄存器的位[5:3] (OIPHASE[x])某一相上发生了过流事件, 则使能中断(参见表41)。
18	OV	0	该位置1时, 如果PHSTATUS寄存器的位[11:9] (OVPHASE[x])某一相上发生了过压事件, 则使能中断(参见表41)。
19	SEQERR	0	该位置1时, 如果A相电压上的由负到正过零事件之后跟随的不是B相电压上的由负到正过零事件, 而是C相电压上的由负到正过零事件, 则使能中断。
20	MISMATCH	0	该位置1时, 如果 $ ISUM - INWV > ISUMLVL$ 大于ISUMLVL寄存器给出的ISUMLVL值, 则使能中断。对于ADE7854和ADE7858, 该位置1并不会产生任何作用。
22:21	保留	00	保留。这些位不管理任何功能。
23	PKI	0	该位置1时, 如果用于检测电流通道中峰值的周期已经结束, 则使能中断。
24	PKV	0	该位置1时, 如果用于检测电压通道中峰值的周期已经结束, 则使能中断。
31:25	保留	000 0000	保留。这些位不管理任何功能。

ADE7854/ADE7858/ADE7868/ADE7878

表41. PHSTATUS寄存器(地址0xE600)

位位置	位名称	默认值	说明
2:0	保留	000	保留。这些位始终为0。
3	OIPHASE[0]	0	该位置1时, A相电流发生OI事件导致STATUS1寄存器的位17(OI)置位。
4	OIPHASE[1]	0	该位置1时, B相电流发生OI事件导致STATUS1寄存器的位17(OI)置位。
5	OIPHASE[2]	0	该位置1时, C相电流发生OI事件导致STATUS1寄存器的位17(OI)置位。
8:6	保留	000	保留。这些位始终为0。
9	OVPHASE[0]	0	该位置1时, A相电压发生OV事件导致STATUS1寄存器的位18(OV)置位。
10	OVPHASE[1]	0	该位置1时, B相电压发生OV事件导致STATUS1寄存器的位18(OV)置位。
11	OVPHASE[2]	0	该位置1时, C相电压发生OV事件导致STATUS1寄存器的位18(OV)置位。
12	VSPHASE[0]	0	该位置1时, A相电压发生SAG事件导致STATUS1寄存器的位16(SAG)置位。
13	VSPHASE[1]	0	该位置1时, B相电压发生SAG事件导致STATUS1寄存器的位16(SAG)置位。
14	VSPHASE[2]	0	该位置1时, C相电压发生SAG事件导致STATUS1寄存器的位16(SAG)置位。
15	保留	0	保留

表42. PHNOLOAD寄存器(地址0xE608)

位位置	位名称	默认值	说明
0	NLPHASE[0]	0	0: 根据总有功/无功功率判断, A相并未处于空载条件。 1: 根据总有功/无功功率判断, A相处于空载条件。该位与STATUS1寄存器的位0(NLOAD)一起设置。 ADE7854空载条件完全取决于总有功功率。
1	NLPHASE[1]	0	0: 根据总有功/无功功率判断, B相并未处于空载条件。 1: 根据总有功/无功功率判断, B相处于空载条件。该位与STATUS1寄存器的位0(NLOAD)一起设置。 ADE7854空载条件完全取决于总有功功率。
2	NLPHASE[2]	0	0: 根据总有功/无功功率判断, C相并未处于空载条件。 1: 根据总有功/无功功率判断, C相处于空载条件。该位与STATUS1寄存器的位0(NLOAD)一起设置。 ADE7854空载条件完全取决于总有功功率。
3	FNLPHASE[0]	0	0: 根据基波有功/无功功率确定A相并未处于空载条件。对于ADE7854、ADE7858和ADE7868, 该位始终为0。 1: 根据基波有功/无功功率确定A相处于空载条件。该位与STATUS1的位1(FNLOAD)一起设置。
4	FNLPHASE[1]	0	0: 根据基波有功/无功功率确定B相并未处于空载条件。对于ADE7854、ADE7858和ADE7868, 该位始终为0。 1: 根据基波有功/无功功率确定B相处于空载条件。该位与STATUS1的位1(FNLOAD)一起设置。
5	FNLPHASE[2]	0	0: 根据基波有功/无功功率确定C相并未处于空载条件。对于ADE7854、ADE7858和ADE7868, 该位始终为0。 1: 根据基波有功/无功功率确定C相处于空载条件。该位与STATUS1的位1(FNLOAD)一起设置。
6	VANLPHASE[0]	0	0: 根据视在功率确定A相并未处于空载条件。 1: 根据视在功率确定A相处于空载条件。该位与STATUS1寄存器的位2(VANLOAD)一起设置。
7	VANLPHASE[1]	0	0: 根据视在功率确定B相并未处于空载条件。 1: 根据视在功率确定, B相处于空载条件。该位与STATUS1寄存器的位2(VANLOAD)一起设置。
8	VANLPHASE[2]	0	0: 根据视在功率确定, C相并未处于空载条件。 1: 根据视在功率确定, C相处于空载条件。该位与STATUS1寄存器的位2(VANLOAD)一起设置。
15:9	保留	000 0000	保留。这些位始终为0。

ADE7854/ADE7858/ADE7868/ADE7878

表43. COMPMODE寄存器(地址0xE60E)

位位置	位名称	默认值	说明
0	TERMSEL1[0]	1	将TERMSEL1[2:0]全部置1时, 表示CF1输出中包含了所有三相之和。CF1输出计算中包含A相。
1	TERMSEL1[1]	1	CF1输出计算中包含B相。
2	TERMSEL1[2]	1	CF1输出计算中包含C相。
3	TERMSEL2[0]	1	将TERMSEL2[2:0]全部置1时, 表示CF2输出中包含了所有三相之和。CF2输出计算中包含A相。
4	TERMSEL2[1]	1	CF2输出计算中包含B相。
5	TERMSEL2[2]	1	CF2输出计算中包含C相。
6	TERMSEL3[0]	1	将TERMSEL3[2:0]全部置1时, 表示CF3输出中包含了所有三相之和。CF3输出计算中包含A相。
7	TERMSEL3[1]	1	CF3输出计算中包含B相。
8	TERMSEL3[2]	1	CF3输出计算中包含C相。
10:9	ANGLESEL[1:0]	00	00: 测量相电压和相电流之间的角度。 01: 测量相电压之间的角度。 10: 测量相电流之间的角度。 11: 不测量任何角度。
11	VNOMAEN	0	该位为0时, 则定期计算A相上的视在功率。 该位为1时, 将使用VNOM寄存器而不是常规测量的有效值相位电压来计算A相上的视在功率。忽略施加的A相电压输入, 且所有A相有效值电压实例均以VNOM寄存器中的值代替。
12	VNOMBEN	0	该位为0时, 则定期计算B相上的视在功率。 该位为1时, 将使用VNOM寄存器而不是常规测量的有效值相位电压来计算B相上的视在功率。忽略施加的B相电压输入, 且所有B相有效值电压实例均以VNOM寄存器中的值代替。
13	VNOMCEN	0	该位为0时, 则定期计算C相上的视在功率。 该位为1时, 将使用VNOM寄存器而不是常规测量的有效值相位电压来计算C相上的视在功率。忽略施加的C相电压输入, 且所有C相有效值电压实例均以VNOM寄存器中的值代替。
14	SELFREQ	0	当ADE7878连接到50 Hz网络时, 该位应该清0(默认值)。当ADE7878连接到60 Hz网络时, 该位应该置1。对于ADE7854、ADE7858和ADE7868, 该位不起任何作用。
15	保留	0	该位默认为0, 并且不管理任何功能。

表44. GAIN寄存器(地址0xE60F)

位位置	位名称	默认值	说明
2:0	PGA1[2:0]	000	相电流增益选择。 000: 增益 = 1。 001: 增益 = 2。 010: 增益 = 4。 011: 增益 = 8。 100: 增益 = 16。 101, 110, 111: 保留。设置这些值时, ADE7854/ADE7858/ADE7868/ADE7878的表现和PGA1[2:0] = 000时一致。
5:3	PGA2[2:0]	000	零线电流增益选择。 000: 增益 = 1。对于ADE7854和ADE7858, 这些位始终为000。 001: 增益 = 2。 010: 增益 = 4。 011: 增益 = 8。 100: 增益 = 16。 101, 110, 111: 保留。设置这些值时, ADE7868/ADE7878的表现和PGA2[2:0] = 000时一致。

ADE7854/ADE7858/ADE7868/ADE7878

8:6	PGA3[2:0]	000	相电压增益选择。 000: 增益 = 1。 001: 增益 = 2。 010: 增益 = 4。 011: 增益 = 8。 100: 增益 = 16。 101, 110, 111: 保留。设置这些值时, ADE7854/ADE7858/ADE7868/ADE7878的表现和PGA3[2:0] = 000时一致。
15:9	保留	000 0000	保留。这些位不管理任何功能。

表45. CFMODE寄存器(地址0xE610)

位位置	位名称	默认值	说明
2:0	CF1SEL[2:0]	000	000: CF1频率和COMPmode寄存器的位[2:0] (TERMSEL1[x])标示各相总有功率之和成正比。 001: 在COMPmode寄存器的位[2:0] (TERMSEL1[x])所指示的各相上, CF1频率与总无功功率之和成正比。对于ADE7854, 此条件不起任何作用。 010: 在COMPmode寄存器的位[2:0] (TERMSEL1[x])所指示的各相上, CF1频率与视在功率之和成正比。 011: 在COMPmode寄存器的位[2:0] (TERMSEL1[x])所指示的各相上, CF1频率与基波有功功率之和成正比。对于ADE7854、ADE7858和ADE7868, 此条件不起任何作用。 100: 在COMPmode寄存器的位[2:0] (TERMSEL1[x])所指示的各相上, CF1频率与基波无功功率之和成正比。对于ADE7854、ADE7858和ADE7868, 此条件不起任何作用。 101, 110, 111: 保留。设置时, 不产生CF1信号。
5:3	CF2SEL[2:0]	001	000: 在COMPmode寄存器的位[5:3] (TERMSEL2[x])所指示的各相上, CF2频率与总有功率之和成正比。 001: 在COMPmode寄存器的位[5:3] (TERMSEL2[x])所指示的各相上, CF2频率与总无功功率之和成正比。对于ADE7854, 此条件不起任何作用。 010: 在COMPmode寄存器的位[5:3] (TERMSEL2[x])所指示的各相上, CF2频率与视在功率之和成正比。 011: 在COMPmode寄存器的位[5:3] (TERMSEL2[x])所指示的各相上, CF2频率与基波有功功率之和成正比。对于ADE7854、ADE7858和ADE7868, 此条件不起任何作用。 100: 在COMPmode寄存器的位[5:3] (TERMSEL2[x])所指示的各相上, CF2频率与基波无功功率之和成正比。对于ADE7854、ADE7858和ADE7868, 此条件不起任何作用。 101, 110, 111: 保留。设置时, 不产生CF2信号。
8:6	CF3SEL[2:0]	010	000: 在COMPmode寄存器的位[8:6] (TERMSEL3[x])所指示的各相上, CF3频率与总有功率之和成正比。 001: 在COMPmode寄存器的位[8:6] (TERMSEL3[x])所指示的各相上, CF3频率与总无功功率之和成正比。对于ADE7854, 此条件不起任何作用。 010: 在COMPmode寄存器的位[8:6] (TERMSEL3[x])所指示的各相上, CF3频率与视在功率之和成正比。 011: 在COMPmode寄存器的位[8:6] (TERMSEL3[x])所指示的各相上, CF3频率与基波有功功率之和成正比。对于ADE7854、ADE7858和ADE7868, 此条件不起任何作用。 100: 在COMPmode寄存器的位[8:6] (TERMSEL3[x])所指示的各相上, CF3频率与基波无功功率之和成正比。对于ADE7854、ADE7858和ADE7868, 此条件不起任何作用。 101, 110, 111: 保留。设置时, 不产生CF3信号。
9	CF1DIS	1	该位置1时, 禁用CF1输出。即使CF1DIS = 1, 仍会使能对应的数字频率转换器。 该位置0时, 使能CF1输出。

ADE7854/ADE7858/ADE7868/ADE7878

位位置	位名称	默认值	说明
10	CF2DIS	1	该位置1时, 禁用CF2输出。即使CF2DIS = 1, 仍会使能对应的数字频率转换器。 该位置0时, 使能CF2输出。
11	CF3DIS	1	该位置1时, 禁用CF3输出。即使CF3DIS = 1, 仍会使能对应的数字频率转换器。 该位置0时, 使能CF3输出。
12	CF1LATCH	0	该位置1时, 器件会在产生CF1脉冲时锁存对应电能寄存器的内容。请参见“使电能寄存器与CFx输出同步”部分。
13	CF2LATCH	0	该位置1时, 器件会在产生CF2脉冲时锁存对应电能寄存器的内容。请参见“使电能寄存器与CFx输出同步”部分。
14	CF3LATCH	0	该位置1时, 器件会在产生CF3脉冲时锁存对应电能寄存器的内容。请参见“使电能寄存器与CFx输出同步”部分。
15	保留	0	保留。该位不管理任何功能。

表46. APHCAL、BPHCAL和CPHCAL寄存器(地址0xE614、地址0xE615和地址0xE616)

位位置	位名称	默认值	说明
9:0	PHCALVAL	000000000	如果电流领先电压, 这些位只能在0到383范围内变化。 如果电流滞后电压, 这些位只能在512到575范围内变化。 如果PHCALVAL位设为384到511范围内的数值, 则补偿方式类似于PHCALVAL设为256到383之间时。 如果PHCALVAL位设为576到1023范围内的数值, 则补偿方式类似于PHCALVAL设为384到511之间时。
15:10	保留	000000	保留。这些位不管理任何功能。

表47. PHSIGN寄存器(地址0xE617)

位位置	位名称	默认值	说明
0	AWSIGN	0	0: A相上ACCMODE寄存器的位6 (REVAPSEL)给出的(总/基波)有功功率为正值时。 1: A相上ACCMODE寄存器的位6 (REVAPSEL)给出的(总/基波)有功功率为负值时。
1	BWSIGN	0	0: B相上ACCMODE寄存器的位6 (REVAPSEL)给出的(总/基波)有功功率为正值时。 1: B相上ACCMODE寄存器的位6 (REVAPSEL)给出的(总/基波)有功功率为负值时。
2	CWSIGN	0	0: C相上ACCMODE寄存器的位6 (REVAPSEL)给出的(总/基波)有功功率为正值时。 1: C相上ACCMODE寄存器的位6 (REVAPSEL)给出的(总/基波)有功功率为负值时。
3	SUM1SIGN	0	0: CF1数据路径中所有相功率之和为正值时。 1: CF1数据路径中所有相功率之和为负值时。CF1数据路径中的相功率由COMPMODE寄存器的位[2:0] (TERMSEL1[x])和CFMODE寄存器的位[2:0] (CF1SEL[x])确定。
4	AVARSIGN	0	0: A相上ACCMODE寄存器的位7 (REVRPSEL)给出的(总/基波)无功功率为正值时。对于ADE7854, 该位始终为0。 1: A相上ACCMODE寄存器的位7 (REVRPSEL)给出的(总/基波)无功功率为负值时。
5	BVARSIGN	0	0: B相上ACCMODE寄存器的位7 (REVRPSEL)给出的(总/基波)无功功率为正值时。对于ADE7854, 该位始终为0。 1: B相上ACCMODE寄存器的位7 (REVRPSEL)给出的(总/基波)无功功率为负值时。
6	CVARSIGN	0	0: C相上ACCMODE寄存器的位7 (REVRPSEL)给出的(总/基波)无功功率为正值时。对于ADE7854, 该位始终为0。 1: C相上ACCMODE寄存器的位7 (REVRPSEL)给出的(总/基波)无功功率为负值时。

ADE7854/ADE7858/ADE7868/ADE7878

位位置	位名称	默认值	说明
7	SUM2SIGN	0	0: CF2数据路径中所有相功率之和为正值时。 1: CF2数据路径中所有相功率之和为负值时。CF2数据路径中的相功率由COMPmode寄存器的位[5:3] (TERMSEL2[x])和CFMODE寄存器的位[5:3] (CF2SEL[x])确定。
8	SUM3SIGN	0	0: CF3数据路径中所有相功率之和为正值时。 1: CF3数据路径中所有相功率之和为负值时。CF3数据路径中的相功率由COMPmode寄存器的位[8:6] (TERMSEL3[x])和CFMODE寄存器的位[8:6] (CF3SEL[x])确定。
15:9	保留	000 0000	保留。这些位始终为0。

表48. CONFIG寄存器(地址0xE618)

位位置	位名称	默认值	说明
0	INTEN	0	积分器使能。该位置1时，则在电表内使能内部数字积分器，以便在所有三相和零线电流输入上使用罗氏线圈。 该位清0时，则禁用内部数字积分器。
2:1	保留	00	保留。这些位不管理任何功能。
3	SWAP	0	该位置1时，电压通道输出会与电流通输出互换。因此，电流通道信息位于Voltage channel寄存器中，反之亦然。
4	MOD1SHORT	0	该位置1时，电压通道ADC的表现和电压输入接地时一致。
5	MOD2SHORT	0	该位置1时，电流通道ADC的表现和电压输入接地时一致。
6	HSDCEN	0	该位置1时，使能HSDC串行端口且CF3/HSCLK引脚选择HSCLK功能。 该位清0时，禁用HSDC且CF3/HSCLK引脚选择CF3功能。
7	SWRST	0	该位置1时，启动软件复位。
9:8	VTOIA[1:0]	00	这些位决定了功率路径中与A相电流一起考虑的具体相电压。 00 = A相电压。 01 = B相电压。 10 = C相电压。 11 = 保留。设置这些值时， ADE7854/ADE7858/ADE7868/ADE7878 的表现和VTOIA[1:0] = 00时一致。
11:10	VTOIB[1:0]	00	这些位决定了功率路径中与B相电流一起考虑的具体相电压。 00 = B相电压。 01 = C相电压。 10 = A相电压。 11 = 保留。设置这些值时， ADE7854/ADE7858/ADE7868/ADE7878 的表现和VTOIB[1:0] = 00时一致。
13:12	VTOIC[1:0]	00	这些位决定功率路径中与C相电流一起考虑的具体相电压。 00 = C相电压。 01 = A相电压。 10 = B相电压。 11 = 保留。设置这些值时， ADE7854/ADE7858/ADE7868/ADE7878 的表现和VTOIC[1:0] = 00时一致。
15:14	保留	0	保留。这些位不管理任何功能。

表49. MMODE寄存器(地址0xE700)

位位置	位名称	默认值	说明
1:0	PERSEL[1:0]	00	00: 选择A相作为电压线路周期测量的数据来源。 01: 选择B相作为电压线路周期测量的数据来源。 10: 选择C相作为电压线路周期测量的数据来源。 11: 保留。设置这些值时, ADE7854/ADE7858/ADE7868/ADE7878的表现和PERSEL[1:0] = 00时一致。
2	PEAKSEL[0]	1	PEAKSEL[2:0]位会同时全部置1, 以允许在所有三相上同时执行峰值检测。如果超过一个PEAKSEL[2:0]位置1, 由于需要检测多个相位上的过零事件, 因此PEAKCYC寄存器中给出的峰值测量周期会相应递减。 该位置1时, A相启用电压电流峰值检测。
3	PEAKSEL[1]	1	该位置1时, B相启用电压电流峰值检测。
4	PEAKSEL[2]	1	该位置1时, C相启用电压电流峰值检测。
7:5	保留	000	保留。这些位不管理任何功能。

表50. ACCMODE寄存器(地址0xE701)

位位置	位名称	默认值	说明
1:0	WATTACC[1:0]	00	00: 总/基波有功功率的带符号累计模式。ADE7878上可测量基波有功功率。 01: 保留。设置该值时, 器件的表现和WATTACC[1:0] = 00时一致。 10: 保留。设置该值时, 器件的表现和WATTACC[1:0] = 00时一致。 11: 总/基波有功功率的绝对值累计模式。
3:2	VARACC[1:0]	00	00: 总/基波无功功率的带符号累计模式。ADE7858、ADE7868和ADE7878上可测量总无功功率。ADE7878可测量基波无功功率。对于ADE7854, 这些位始终为00。 01: 保留。设置该值时, 器件的表现和VARACC[1:0] = 00时一致。 10: 累计总/基波无功功率, 具体取决于总/基波有功功率的符号: 如果有功率为正值, 则以原样来累计无功功率, 而如果有功率为负值, 则以相反符号形式累计无功功率。 11: 保留。设置该值时, 器件的表现和VARACC[1:0] = 00时一致。
5:4	CONSEL[1:0]	00	这些位选择电能累计寄存器的输入。IA'、IB'和IC'分别为偏移-90°的IA、IB和IC。参见表51。 00: 三相四线且带有三个电压传感器。 01: 三相三线三角形连接。 10: 三相四线且带有两个电压传感器。 11: 三相四线三角形连接。
6	REVPSEL	0	0: 利用各相上的总有功率来触发STATUS0寄存器的某个位, 如下所示: A相上触发的是位6 (REVAPA); B相上触发的是位7 (REVAPB); 而C相上触发的是位8 (REVAPC)。对于ADE7854、ADE7858和ADE7868, 该位始终为0。 1: 利用各相上的基波有功功率来触发STATUS0寄存器的某个位, 如下所示: A相上触发的是位6 (REVAPA); B相上触发的是位7 (REVAPB); 而C相上触发的是位8 (REVAPC)。
7	REVRPSEL	0	0: 利用各相上的总无功功率来触发STATUS0寄存器的某个位, 如下所示: A相上触发的是位10 (REVRPA); B相上触发的是位11 (REVRPB); 而C相上触发的是位12 (REVRPC)。对于ADE7854、ADE7858和ADE7868, 该位始终为0。 1: 利用各相上的基波无功功率来触发STATUS0寄存器的某个位, 如下所示: A相上触发的是位10 (REVRPA); B相上触发的是位11 (REVRPB); 而C相上触发的是位12 (REVRPC)。

ADE7854/ADE7858/ADE7868/ADE7878

表51. 电能寄存器的位CONSEL[1:0]

Energy寄存器	CONSEL[1:0] = 00	CONSEL[1:0] = 01	CONSEL[1:0] = 10	CONSEL[1:0] = 11
AWATTHR, AFWATTHR BWATTHR, BFWATTHR	VA × IA VB × IB	VA × IA 0	VA × IA VB = -VA - VC VB × IB	VA × IA VB = -VA VB × IB
CWATTHR, CFWATTHR AVARHR, AFVARHR BVARHR, BFVARHR	VC × IC VA × IA' VB × IB'	VC × IC VA × IA' 0	VC × IC VA × IA' VB = -VA - VC VB × IB'	VC × IC VA × IA' VB = -VA VB × IB'
CVARHR, CFVARHR AVAHR BVAHR CVAHR	VC × IC' VA rms × IA rms VB rms × IB rms VC rms × IC rms	VC × IC' VA rms × IA rms 0 VC rms × IC rms	VC × IC' VA rms × IA rms VB rms × IB rms VC rms × IC rms	VC × IC' VA rms × IA rms VB rms × IB rms VC rms × IC rms

表52. LCYCMODE寄存器(地址0xE702)

位位置	位名称	默认值	说明
0	LWATT	0	0: 瓦时累计寄存器(AWATTHR、BWATTHR、CWATTHR、AFWATTHR、BFWATTHR和CFWATTHR)置于正常累计模式。 1: 瓦时立即寄存器(AWATTHR、BWATTHR、CWATTHR、AFWATTHR、BFWATTHR和CFWATTHR)置于线路周期累计模式。
1	LVAR	0	0: 乏时累计寄存器(AVARHR、BVARHR和CVARHR)置于定期累计模式。对于ADE7854, 该位始终为0。 1: 乏时累计寄存器(AVARHR、BVARHR和CVARHR)置于线路周期累计模式。
2	LVA	0	0: VA时累计寄存器(AVAHR、BVAHR和CVAHR)置于定期累计模式。 1: VA时累计寄存器(AVAHR、BVAHR和CVAHR)置于线路周期累计模式。
3	ZXSEL[0]	1	0: A相不计入线路周期累计模式下的过零计数。 1: A相计入线路周期累计模式下的过零计数。如果选择了多相来进行过零检测, 则累计时间会相应缩短。
4	ZXSEL[1]	1	0: B相不计入线路周期累计模式下的过零计数。 1: B相计入线路周期累计模式下的过零计数。
5	ZXSEL[2]	1	0: C相不计入线路周期累计模式下的过零计数。 1: C相计入线路周期累计模式下的过零计数。
6	RSTREAD	1	0: 禁用读取并复位所有Energy寄存器。当位[2:0](LWATT、LVAR和LVA)置1时, 应将该位清0。 1: 使能读取并复位所有xWATTHR、xVARHR、xVAHR、xFWATTHR和xFVARHR寄存器。这意味着, 读取后, 上述寄存器会复位至0。
7	保留	0	保留。该位不管理任何功能。

表53. HSDC_CFG寄存器(地址0xE706)

位位置	位名称	默认值	说明
0	HCLK	0	0: HSCLK为8 MHz。 1: HSCLK为4 MHz。
1	HSIZE	0	0: HSDC以32位数据包且MSB优先形式传输32位寄存器。 1: HSDC以32位数据包且MSB优先形式传输8位寄存器。
2	HGAP	0	0: 数据包之间不引入间隙。 1: 数据包之间引入长达七个HCLK周期的间隙。

ADE7854/ADE7858/ADE7868/ADE7878

位位置	位名称	默认值	说明
4:3	HXFER[1:0]	00	00 = 对于ADE7854, HSDC按照下列顺序传输十六个32位字: IAWV、VAWV、IBWV、VBWV、ICWV、VCWV、一个等于0的32位字、AVA、BVA、CVA、AWATT、BWATT、CWATT和三个等于0的32位字。对于ADE7858, HSDC按照下列顺序传输十六个32位字: IAWV、VAWV、IBWV、VBWV、ICWV、VCWV、一个等于0的32位字、AVA、BVA、CVA、AWATT、BWATT、CWATT、AVAR、BVAR和CVAR。对于ADE7868和ADE7878, HSDC按照下列顺序传输十六个32位字: IAWV、VAWV、IBWV、VBWV、ICWV、VCWV、INWV、AVA、BVA、CVA、AWATT、BWATT、CWATT、AVAR、BVAR和CVAR。 01 = 对于ADE7854和ADE7858, HSDC传输电流和电压的六个瞬时值: IAWV、VAWV、IBWV、VBWV、ICWV、VCWV和一个等于0的32位字。对于ADE7868和ADE7878, HSDC传输电流和电压的七个瞬时值: IAWV、VAWV、IBWV、VBWV、ICWV、VCWV和INWV。 10 = 对于ADE7854, HSDC传输相功率的六个瞬时值: AVA、BVA、CVA、AWATT、BWATT、CWATT和三个等于0的32位字。对于ADE7858、ADE7868和ADE7878, HSDC传输相功率的九个瞬时值: AVA、BVA、CVA、AWATT、BWATT、CWATT、AVAR、BVAR和CVAR。 11 = 保留。设置这些值时, ADE7854/ADE7858/ADE7868/ADE7878的表现和HXFER[1:0] = 00时一致。
5	HSAPOL	0	0: \overline{SS} /HSA输出引脚低电平有效。 1: \overline{SS} /HSA输出引脚高电平有效。
7:6	保留	00	保留。这些位不管理任何功能。

表54. LPOILVL寄存器(地址0xEC00)¹

位位置	位名称	默认值	说明
2:0	LPOIL[2:0]	111	阈值估计相当于满量程乘以LPOIL/8。
7:3	LPLINE[4:0]	00000	测量周期为(LPLINE + 1)/50秒。

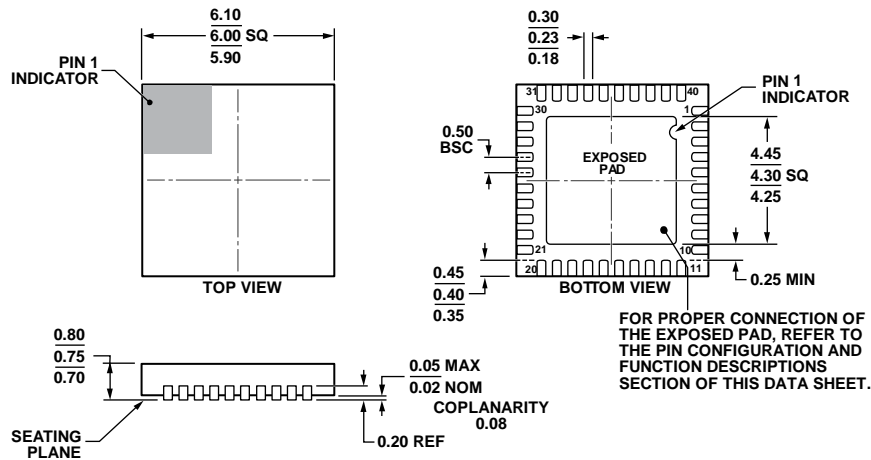
¹ LPOILVL寄存器仅适用于ADE7868和ADE7878; 该寄存器在ADE7854和ADE7858上为保留寄存器。

表55. CONFIG2寄存器(地址0xEC01)

位位置	位名称	默认值	说明
0	EXTREFEN	0	该位为0时, 表示ADC中采用的是内部基准电压源。 该位为1时, 则引脚17 REFIN/OUT上连接了外部基准电压源。
1	I2C_LOCK	0	该位为0时, 可以切换 \overline{SS} /HSA引脚三次来激活SPI端口。如果I ² C为激活的串行端口, 则该位必须置1, 以便将其锁定。此后, 器件会忽略 \overline{SS} /HSA引脚的杂散切换, 因而无法切换至使用SPI端口。如果SPI为激活的串行端口, 则只要对CONFIG2寄存器执行任意写操作即可锁定该端口。之后将无法切换至使用I ² C端口。锁定后, ADE7854/ADE7858/ADE7868/ADE7878会在更改PSMx功耗模式时保持串行端口的选择。
7:2	保留	0	保留。这些位不管理任何功能。

ADE7854/ADE7858/ADE7868/ADE7878

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-220-WJJD.

图99. 40引脚引线框芯片级封装[LFCSP_WQ]
6 mm x 6 mm, 超薄四方体
(CP-40-10)
图示尺寸单位: mm

05-06-2011-A

订购指南

型号 ¹	温度范围	封装描述	封装选项
ADE7854ACPZ	-40°C至+85°C	40引脚 LFCSP_WQ	CP-40-10
ADE7854ACPZ-RL	-40°C至+85°C	40引脚 LFCSP_WQ, 13"卷带和卷盘	CP-40-10
ADE7858ACPZ	-40°C至+85°C	40引脚 LFCSP_WQ	CP-40-10
ADE7858ACPZ-RL	-40°C至+85°C	40引脚 LFCSP_WQ, 13"卷带和卷盘	CP-40-10
ADE7868ACPZ	-40°C至+85°C	40引脚 LFCSP_WQ	CP-40-10
ADE7868ACPZ-RL	-40°C至+85°C	40引脚 LFCSP_WQ, 13"卷带和卷盘	CP-40-10
ADE7878ACPZ	-40°C至+85°C	40引脚 LFCSP_WQ	CP-40-10
ADE7878ACPZ-RL	-40°C至+85°C	40引脚 LFCSP_WQ, 13"卷带和卷盘	CP-40-10

¹ Z = 符合RoHS标准的器件。

注释

注释

I²C指最初由Philips Semiconductors(现为NXP Semiconductors)开发的一种通信协议。